

**WYDZIAŁ
ELEKTROTECHNIKI
I INFORMATYKI**
POLITECHNIKI RZESZOWSKIEJ

Mgr inż. MIROSŁAW SOBASZEK

**STEROWANIE WZMACNIACZEM MOCY
KLASY D Z WYKORZYSTANIEM UJEMNEGO
SPRZEŻENIA ZWROTNEGO Z WYJŚCIOWEGO
FILTRU LC**

Promotor

Prof. dr hab. inż. Leszek Trybus

Rzeszów 2021

Składam serdeczne podziękowania dla:

Pana prof. dr. hab. inż. Leszka Trybusa

Pana prof. dr. hab. inż. Andrzeja Kolka

za opiekę naukową i pomoc w realizacji badań

Mojej Żonie dziękuję za cierpliwość i nieocenione wsparcie

SPIS TREŚCI

1. Wprowadzenie.....	5
1.1. Akustyczne wzmacniacze mocy	5
1.2. Wzmacniacz mocy klasy D	10
1.2.1. Stopień mocy	10
1.2.2. Filtr wyjściowy	12
1.2.3. Modulacja sygnału sterującego stopniem mocy klasy D.....	15
1.2.4. Kompensacja zniekształceń wzmacniaczy mocy	20
1.3. Motywacje i cele pracy	26
2. Opis opracowanego układu wzmacniacza mocy w klasie D	29
2.1. Ogólna budowa urządzenia.....	29
2.2. Układ sterująco-zarządzający i jego interfejsy komunikacyjne	32
2.3. Opis zasilacza stabilizowanego zasilającego końcówkę mocy.....	34
3. Stopień mocy klasy D.....	37
3.1. Konstrukcja stopnia mocy	37
3.2. Wybór liczby faz i sposobu sterowania stopnia mocy.....	38
3.3. Efektywna rozdzielczość wyjściowa wbudowanego modulatora szerokości impulsów.....	41
4. Filtr wyjściowy	45
4.1. Transmitancja filtru wyjściowego	45
4.2. Zależność parametrów filtru od obciążenia	46
4.3. Dobór parametrów filtru wyjściowego stopnia mocy klasy D	47
5. Obwód sprzężenia zwrotnego	51
5.1. Konstrukcja obwodu sprzężenia zwrotnego	51
5.2. Wybór przetworników ADC.....	54
5.3. Próbkowanie sygnału w przetwornikach SAR	54
5.4. Powiększenie efektywnej rozdzielczości przetwarzania A/C poprzez nadpróbkowanie z uśrednianiem	55
6. Mikroprocesorowy układ sterowania wzmacniacza mocy.....	57
6.1. Wykorzystanie kompensatora PID do sterowania stopniem mocy wzmacniacza klasy D	57

6.2. Realizacja programu kompensatora PID z wykorzystaniem języka maszynowego jednostki arytmetycznej mikrokontrolera sygnałowego	59
6.3. Wpływ częstotliwości próbkowania na precyzję przetwarzania danych w stałoprzecinkowej jednostce arytmetycznej	60
6.4. Wpływ szumu przetwarzania A/C na ograniczenie wzmocnień kompensatora.....	61
6.5. Synchronizacja procesów przetwarzania danych w systemie mikroprocesorowym.....	62
7. Dobór nastaw kompensatora PID.....	65
7.1. Model układu sterowania	65
7.2. Opis układu jako obiektu regulacji	66
7.3. Eliminacja biegunów i zer oraz zapasy fazy	67
7.4. Wpływ opóźnienia na podstawowe parametry wzmacniacza	70
7.5. Analiza odporności układu na zmiany parametrów obiektu regulacji	72
7.5.1. Zmiana impedancji obciążenia.....	72
7.5.2. Zmiana częstotliwości rezonansowej obiektu regulacji	75
7.5.3. Wpływ zmian parametrów obiektu na charakterystyki układu zamkniętego	77
7.6. Pomiar charakterystyk częstotliwościowych obiektu sterowania	79
7.7. Estymacja parametrów obiektu na podstawie zmierzonych charakterystyk Bodego	81
7.8. Automatyczny dobór nastaw kompensatora PID	82
8. Pomiary parametrów wzmacniacza	85
8.1. Ocena rzeczywistych parametrów transmitancji obwodu regulacji wzmacniacza....	85
8.2. Pomiar charakterystyk częstotliwościowych układu zamkniętego	86
8.3. Pomiar widma sygnału wyjściowego i zniekształceń nieliniowych	87
8.4. Pomiar impedancji wyjściowej wzmacniacza.....	88
9. Dyskusja nad możliwością poprawy parametrów układu.....	91
9.1. Wykorzystanie transmitancji rezonansowych do powiększenia wzmocnienia układu otwartego w górnym zakresie pasma akustycznego	91
9.2. Dodatkowe sprzężenie z predyktorem Smitha	93
10. Podsumowanie	101
Literatura.....	105

Załączniki	110
A. Szczegółowe schematy zbudowanego wzmacniacza mocy	110
B. Program sterujący wzmacniaczem z kompensatorem PID	115
C. Program sterujący wzmacniaczem z kompensatorem PID i predyktorem Smitha	116
D. Streszczenie rozprawy w języku angielskim	119
E. Informacje o dorobku naukowo-dydaktycznym i popularyzatorskim	120

1. Wprowadzenie

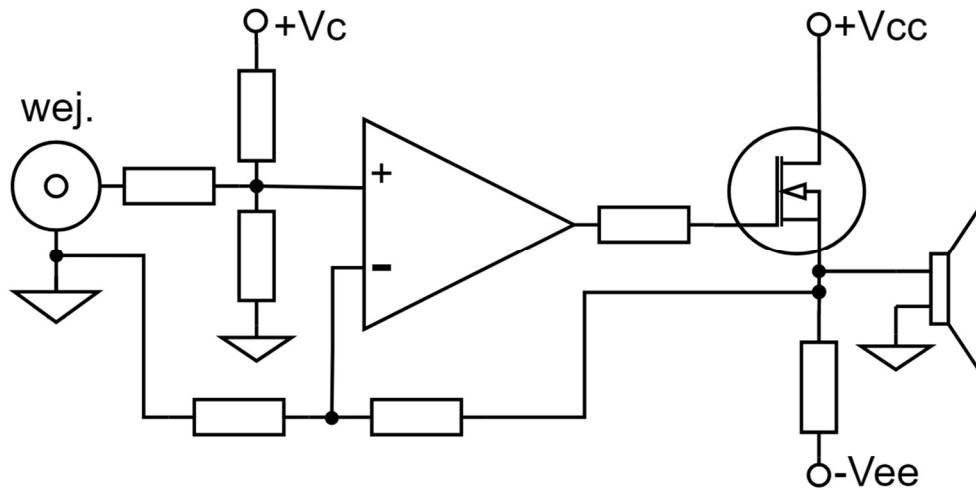
Konstrukcja akustycznych wzmacniaczy mocy na przestrzeni lat ewaluowała od prostych układów lampowych o sprawności energetycznej sięgającej kilku procent do złożonych układów impulsowych o sprawności przekraczającej 90%. Jednocześnie dzięki rozwojowi elementów aktywnych i technik sterowania drastycznie zmniejszono zniekształcenia sygnału i szumy wprowadzane na wyjście wzmacniaczy. Przeprowadzone badania wskazują, że pomimo wieloletniego rozwoju, akustyczne wzmacniacze mocy nadal wprowadzają szum i zniekształcenia, których poziom jest słyszalny w dobrych warunkach odsłuchowych. Szczególnie konstrukcja najczęściej wykorzystywanych, ze względu na niski koszt produkcji, impulsowych wzmacniaczy mocy klasy D wymaga dalszego rozwoju w celu poprawy jakości reprodukcji dźwięku.

1.1. Akustyczne wzmacniacze mocy

Zmysł słuchu to jeden z najważniejszych kanałów komunikacji człowieka. Jest niezwykle ważny w procesie rozwoju emocjonalnego i uczenia się, ostrzega również przed niebezpieczeństwem. Już w czasach prehistorycznych człowiek zapisywał treści w formie znaków, a od średniowiecza rozwijano notacje umożliwiające zapis dźwięków, jak np. zapis nutowy. Pierwsze urządzenie umożliwiające zapis i odtwarzanie dźwięku na metalowej folii z wykorzystaniem układu mechanicznego, czyli tzw. fonograf, zostało zbudowane przez Thomasa Edisona w latach 70. XIX w. Z początkiem XX w. zaczęto wykorzystywać zapis magnetyczny. W roku 1898 Valdemar Poulsen opatentował telegrafon, a w 1930 r. przedsiębiorstwo Ludwig Blattner Picture Corporation zaprezentowało Blattnerphone. Rozwój magnetofonów, urządzeń, które po raz pierwszy pozwoliły na wysokiej jakości zapis i odtwarzanie dźwięków, związany był bezpośrednio z wynalezieniem lamp elektronowych. Szczególnie istotne stało się opracowanie przez Lee De Foresta w 1906 r. triody umożliwiającej wzmacnianie sygnałów [1]. W tym samym roku Miller Reese Hutchinson i Kelly Turner wynaleźli głośnik magnetoelektryczny; konstrukcja tego przetwornika praktycznie nie zmieniła się od czasu jego opracowania. Układy zbudowane z wykorzystaniem lamp elektronowych, a później tranzystorów, pozwalały na wzmocnienie bardzo słabego sygnału odczytywanego z taśmy magnetycznej do poziomu umożliwiającego napędzenie membrany głośnika w sposób zapewniający odpowiednią głośność.

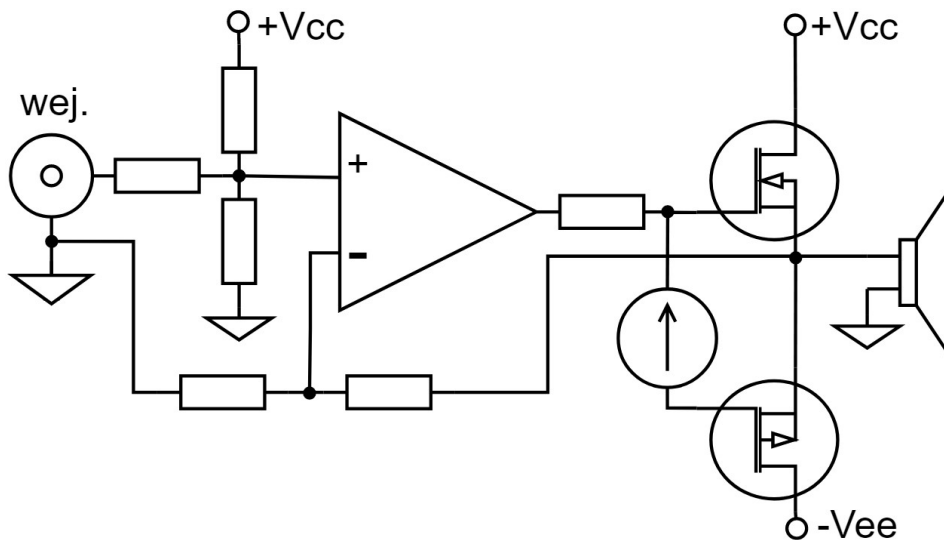
Współczesne systemy cyfrowego zapisu dźwięku zapewniają bardzo dobre parametry odtwarzanego sygnału. Poziom szumów i zniekształceń nieliniowych w stosunku do poziomu sygnału oryginalnego jest w cyfrowych odtwarzaczach domowych mniejszy o ponad 90 dB, a dla systemów studyjnych różnica ta sięga nawet 120 dB [2,3]. Wydaje się, że dążenie do uzyskania doskonałych parametrów systemów służących do odtwarzania dźwięków, tzw. systemów audio, jest uzasadnione, gdyż przeprowadzone badania wskazują, iż w dobrych warunkach narząd słuchu jest w stanie rejestrować dźwięki o zakresie dynamiki do około 118 dB [4]. Z drugiej jednak strony należy zauważyć, że prawie wszystkie dostępne materiały muzyczne poddawane są procesowi drastycznej kompresji dynamiki [5]. Operacji tej dokonuje się w celu ułatwienia odbioru utworu muzycznego w środowisku narażonym na zakłócenia, jak np. szum otoczenia czy odgłosy pracy silnika samochodu. Sygnały dźwiękowe zapisane w postaci cyfrowej muszą zostać przetworzone do postaci analogowej i wzmacnione. Jedynie nieliczne, najwyższej klasy scalone przetworniki ADC zapewniają parametry pozwalające na odtworzenie sygnału z odstępem od szumu i zniekształceń na poziomie przekraczającym 90 dB w całym paśmie audio. Budowa wzmacniacza mocy wprowadzającego szum i zniekształcenia mniejsze od tych, które zapewniają standardy zapisu cyfrowego, jest zadaniem szczególnie wymagającym. Ponadto często oczekuje się, aby wzmacniacz miał niewielkie rozmiary i wysoką sprawność energetyczną.

Konstrukcja wzmacniaczy ewoluowała wraz z rozwojem elementów aktywnych oraz z opracowywaniem technik kompensacji niedoskonałości tych elementów, najczęściej wykorzystujących sprzężenie zwrotne. Wzmacniacze mocy stosowane do reprodukcji sygnałów audio mają zwykle umiarkowane wzmocnienie napięciowe, równe około 30 dB, oraz bardzo duże wzmocnienie prądowe, które może wynosić nawet 130 dB. Pierwszy układ elektronicznego wzmacniacza audio opatentował Lee De Forest w 1908 r. Wczesne konstrukcje wzmacniaczy były zbudowane w oparciu o pojedynczy element aktywny włączony w układ dzielnika napięcia. Element aktywny pod wpływem sygnału sterującego zmieniał swą rezystancję, a przez to napięcie wyjściowe dzielnika. Układy, w których elementy aktywne pracują w liniowym zakresie pracy, nazywa się układami pracującymi w klasie A. Ze względu na to, że przez gałąź obwodu z elementem aktywnym płynie stały prąd, sprawność układów tego rodzaju jest niewielka i nie przekracza 25%. Przykład wzmacniacza mocy klasy A pokazano na rys. 1.1.



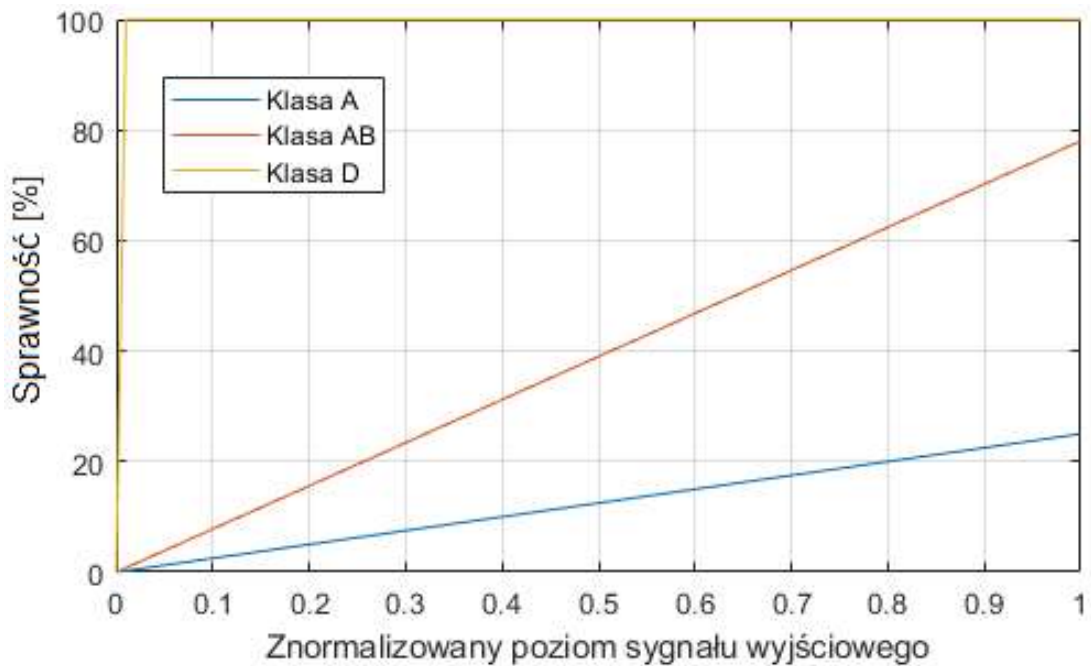
Rys. 1.1. Przykład układu wzmacniacza mocy klasy A

Poprawę sprawności energetycznej wzmacniacza mocy uzyskano, opracowując układ tzw. wzmacniacza klasy B. Układ ten posiada dwa elektroniczne elementy aktywne, po jednym w każdej z dwóch gałęzi kierujących do obciążenia dodatnie lub ujemne napięcie. Konfiguracja obwodu pozwala na włączanie przewodzenia elementu aktywnego jedynie w jednej z gałęzi w danej chwili. Dzięki temu można wyeliminować straty mocy związane z przepływem składowej stałej prądu. Układ wprowadzał jednak znaczne zniekształcenia związane z nieliniowością charakterystyk elementów aktywnych na skrajach obszarów przewodzenia i zatkania. Niedogodność tę nieco zmniejszono, ustalając punkty pracy elementów aktywnych stopnia wyjściowego tak, aby płynął przez nie niewielki prąd stały – tzw. układ wzmacniacza w klasie AB. Jednak do uzyskania dobrych parametrów sygnału wyjściowego konieczne było zastosowanie kompensacji zniekształceń w układzie ze sprzężeniem zwrotnym. Przykład wzmacniacza ze stopniem mocy klasy AB pokazano na rys. 1.2. Dzięki poprawie sprawności i dobrej jakości wyjściowego sygnału wzmacniacze ze stopniem końcowym klasy AB były najchętniej stosowane do końca pierwszej dekady XXI w. Najlepsze wzmacniacze mocy klasy AB zapewniają ponad 110 dB odstęp sygnału od szumu i zniekształceń w całym paśmie akustycznym i to przy skutecznej mocy wyjściowej przekraczającej 100 W – np. wzmacniacz dm58 firmy Halcro [6].



Rys. 1.2. Przykład układu wzmacniacza mocy klasy AB

Sprawność tego typu rozwiązań teoretycznie może osiągać poziom 78%, jednak w praktycznie zrealizowanych układach rzadko przekracza 60%. Z tego powodu poszukiwano rozwiązań, które umożliwiłyby poprawę sprawności bez pogorszenia jakości sygnału wyjściowego. Wynikiem tych prac było opracowanie wzmacniaczy mocy tzw. klas G i H zbudowanych podobnie jak wzmacniacze klasy AB, w których dynamicznie dostosowuje się wartość napięć zasilających stopnia końcowego do poziomu napięcia na wyjściu. Układy te znalazły zastosowanie głównie w aplikacjach zasilanych bateryjnie. W aplikacjach nie wymagających bardzo dobrej jakości sygnału wyjściowego stosowano niekiedy wzmacniacze o najwyższej sprawności energetycznej, tzw. klasy D, których tranzystory stopnia końcowego pracują w sposób impulsowy. Prawdopodobnie po raz pierwszy ideę impulsowego sterowania tranzystorami stopnia mocy zaproponowano w 1963 r. [7]. Wzmacniacze impulsowe zawdzięczają wysoką sprawność temu, że tranzystory stopnia mocy pracują w stanie otwarcia, w którym mała rezystancja klucza tranzystorowego powoduje znikomy spadek napięcia, lub w stanie zatkania, gdy prąd nie płynie. W obu stanach straty wydzielane na tranzystorach są niewielkie. Na rys. 1.3 pokazano wykresy pozwalające porównać teoretyczną sprawność poszczególnych klas wzmacniaczy mocy w funkcji znormalizowanego sygnału wyjściowego, tzn. stosunku wartości maksymalnej napięcia sygnału wyjściowego do napięcia zasilania stopnia mocy.



Rys. 1.3. Teoretyczna sprawność poszczególnych klas wzmacniaczy mocy

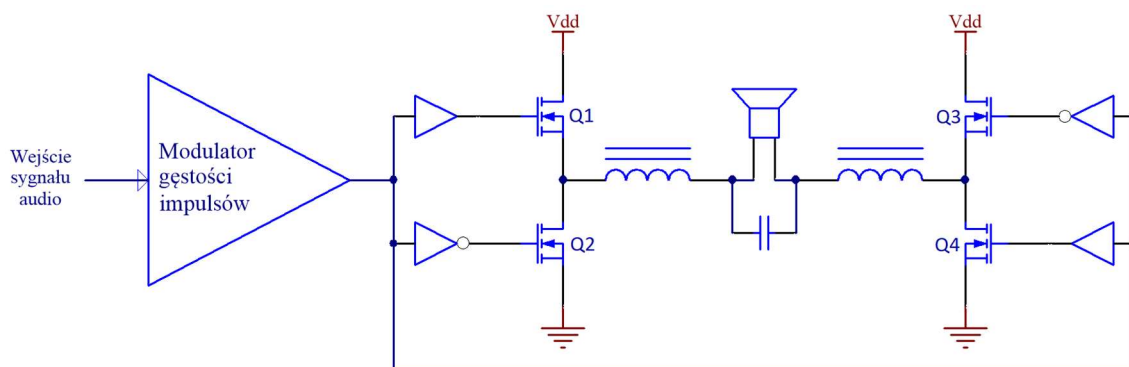
Parametry wzmacniaczy klasy D do końca XX w. znacznie odbiegały od dojrzałych już wówczas konstrukcji klasy AB. Dopiero powszechne wprowadzenie telefonii komórkowej spowodowało powstanie wielkiego rynku urządzeń przenośnych, dla których długość czasu pracy z zasilaniem bateryjnym była jednym z kluczowych parametrów użytkowych. Sytuacja rynkowa zachęcała do dopracowania konstrukcji wzmacniaczy impulsowych charakteryzujących się najwyższą sprawnością energetyczną. Jednak zyskały one popularność dopiero, gdy ich parametry pozwalały na reprodukcję sygnału audio o dobrej jakości, do której przyzwyczajeni byli użytkownicy wzmacniaczy klasy AB. Wzmacniacze z impulsowym stopniem mocy są obecnie bardzo powszechnie wykorzystywane. Ich zastosowanie pozwala na istotną, w globalnej skali, oszczędność energii elektrycznej. Dodatkowo urządzenia te ze względu na niewielkie straty mocy mogą być miniaturyzowane. Aktualnie najlepsze konstrukcje wzmacniaczy mocy klasy D ustępują parametrami czołowym układom klasy A czy AB, jednak ich ciągły rozwój i znacznie niższy koszt produkcji doprowadził do dominacji rozwiązań impulsowych w segmencie tańszych urządzeń HiFi do użytku domowego oraz w profesjonalnym sprzęcie estradowym.

1.2. Wzmacniacz mocy klasy D

Wzmacniacze mocy klasy D zawdzięczają swoją wysoką sprawność impulsowej pracy tranzystorów stopnia wyjściowego. Pociąga to jednak za sobą szereg wyzwań związanych ze sterowaniem tranzystorów oraz tłumieniem wysokoczęstotliwościowych składowych zmodulowanego cyfrowo sygnału, tak aby nie przedostały się one na wyjście głośnikowe i nie promieniowały energii elektromagnetycznej nieekranowanym kablem głośnikowym, zakłócając pracę innych urządzeń. Ze względu na znaczne opóźnienie fazowe obwodu wzmacniacza z filtrem wyjściowym, niebanalnym wyzwaniem jest także kompensacja zniekształceń wprowadzanych do sygnału wyjściowego zarówno w obwodzie stopnia mocy, jak i w filtrze wyjściowym. Poszukiwaniu technicznych rozwiązań służących poprawie jakości sygnału wyjściowego powinna towarzyszyć świadomość, że wzmacniacze mocy klasy D zyskały swoją popularność dzięki znacznie niższym kosztom produkcji. Nie można więc tej przewagi utracić.

1.2.1. Stopień mocy

Stopnie mocy współczesnych wzmacniaczy klasy D pracują w topologii synchronicznego przekształtnika obniżającego napięcie (*Synchronous Buck Converter*), najczęściej w układzie pełnomostkowym zasilanym pojedynczym źródłem napięcia (*Bridge Tied Load*). Przykład takiego układu pokazano na rys. 1.4. Możliwe jest zastosowanie układu półmostkowego z symetrycznym zasilaniem (jak dalej na rys. 1.8). Niekiedy wykorzystuje się złożone układy stopni mocy z wielopoziomowym zasilaniem. Ich zalety to mniejsza moc wysokoczęstotliwościowych składowych widma sygnału na wyjściu oraz poprawa sprawności [8–16].



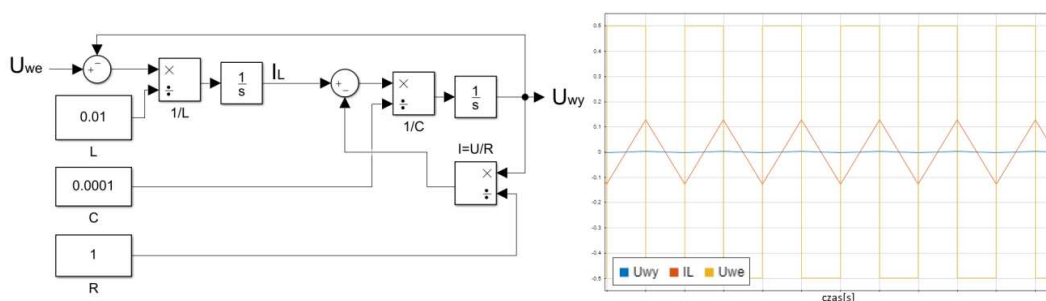
Rys. 1.4. Stopień mocy wzmacniacza klasy D w konfiguracji pełnomostkowej

Impulsowe stopnie mocy buduje się najczęściej z tranzystorów MOS z kanałem indukowanym typu N. Tranzystory te mają najlepsze parametry z punktu widzenia przydatności do pracy w układzie impulsowym spośród wszystkich kluczy półprzewodnikowych. Ich bardzo niska rezystancja kanału w stanie nasycenia i stosunkowo niskie pojemności własne zapewniają niewielkie straty. Ze względu na pojemności własne tranzystory zbudowane na bazie krzemu pracują efektywnie w zakresie częstotliwości przełączania do kilku MHz. Natomiast pojemności własne kluczy zbudowanych z wykorzystaniem azotku galu pozwalają na pracę ze znacznie wyższymi częstotliwościami [17]. Bramki tranzystorów steruje się szybkimi sterownikami (*gate driver*) o dużej wydajności prądowej. W układach z wysoką częstotliwością przełączania sterowniki bramek są elementami, których wpływ na sprawność i poziom zniekształceń wyjściowych jest niemal równie ważny jak samych tranzystorów. Wysoka częstotliwość pracy stopnia mocy i związana z tym większa odległość tej częstotliwości od pasma akustycznego pozwalają zmniejszyć wymiary elementów LC filtru dolnoprzepustowego, a przez to rozmiary i koszt urządzeń elektronicznych.

Średnie napięcie na wyjściu stopnia mocy V_{OUT} zależy bezpośrednio od napięcia zasilania V_{DD} i współczynnika gęstości sygnału sterującego D : $V_{OUT} = D \cdot V_{DD}$. Największe zniekształcenia dodawane do sygnału sterującego w stopniu mocy klasy D są związane z niestabilnością napięcia zasilania oraz ograniczeniami dynamicznymi tranzystorów, które nie natychmiast zamykają się i otwierają. Powoduje to, że pomiędzy sygnałami sterującymi zakończeniem przewodzenia jednego z tranzystorów półmostka a włączeniem drugiego konieczne jest dodanie pewnego opóźnienia, tzw. czasu martwego (*deadtime*). Czas martwy wprowadza się kosztem stanu wysokiego lub niskiego, ma on zatem wpływ na gęstość sygnału wyjściowego i w konsekwencji zmienia amplitudę sygnału wyjściowego [18,19]. Istotny wpływ na wartość sygnału wyjściowego ma także zależność rezystancji kanału tranzystorów w stanie nasycenia od temperatury [20]. Z opisanych wyżej powodów wzmacniacze mocy klasy D muszą pracować ze stabilizowanym napięciem zasilania lub być objęte pętlą ujemnego sprzężenia zwrotnego.

1.2.2. Filtr wyjściowy

Ze względu na impulsowy charakter sygnału sterującego, na wyjściu wzmacniacza umieszcza się filtr dolnoprzepustowy w celu usunięcia składowych sygnału o częstotliwościach niesłyszalnych dla człowieka. Najczęściej wykorzystuje się filtr drugiego rzędu zbudowany z elementów LC, ponieważ jest to najprostszy układ pozwalający na uzyskanie płaskiej charakterystyki przenoszenia dla częstotliwości znacznie niższych od częstotliwości granicznej filtra. Niekiedy zmodulowany sygnał impulsowy jest kierowany bezpośrednio do głośnika, który ze względu na inercyjny charakter nie jest w stanie odtworzyć składowych sygnału o wysokich częstotliwościach [21-24]. Połączenie głośnika bez użycia filtra dolnoprzepustowego jest stosowane w układach małej mocy, gdy układ wzmacniacza znajduje się w bezpośredniej bliskości głośnika, jak np. w telefonach komórkowych. Połączenie głośnika bez filtra może jednak obniżyć sprawność energetyczną wzmacniacza [25] oraz wpływać na maksymalną moc wyjściową głośnika. Dzieje się tak ze względu na straty wynikające z przepływu wysokoczęstotliwościowych składowych prądu przez rezystancję uzwojenia oraz ze względu na moc traconą przez wzbudzenie prądów wirowych w stalowych nabiegunkach układu magnetycznego głośników dynamicznych. Pokazany na rys. 1.4 przekształtnik synchroniczny (Buck) obniżający napięcie pracuje w trybie z ciągłym prądem cewki. Pary kluczy tranzystorowych Q1,Q4 oraz Q2,Q3 załącza i wyłącza się naprzemiennie, wymuszając zmianę kierunku przepływu prądu w cewkach wyjściowego filtra dolnoprzepustowego. Prąd płynący przez cewki zmienia się w sposób ciągły ze względu na ich indukcyjność, z prędkością wynikającą ze stałej czasowej filtra. Na rys. 1.5 pokazano przebiegi czasowe oraz model opisujący zależności napięcia na kondensatorze U_{wy} i prądu na cewce I_L w funkcji napięcia wejściowego U_{we} .



Rys. 1.5. Model filtra dolnoprzepustowego LC wraz z przebiegami napięć na wejściu i wyjściu filtra oraz przebiegiem prądu cewki filtra

Częstotliwość graniczna wyjściowego filtra dolnoprzepustowego powinna znajdować się ponad pasmem akustycznym. Jednocześnie filtr powinien zapewnić tłumienie częstotliwości nośnej sygnału impulsowego podanego z wyjścia stopnia mocy. Tłumienie wysokoczęstotliwościowych składowych sygnału jest konieczne, gdyż powodują one emisję energii elektromagnetycznej poprzez nieekranowany kabel przyłączeniowy [26]. Częstotliwości, na których pojawiają się zakłócenia, mogą być wykorzystywane do komunikacji radiowej, np. rozgłośni nadających na zakresie AM. Z tego powodu wzmacniacz, który przekracza normy emisji elektromagnetycznej, nie może zostać wprowadzony do powszechnego użytku.

Transmitancja filtra LC drugiego rzędu, którego model pokazano na rys. 1.5, ma postać

$$T_{LC}(s) = \frac{\frac{1}{LC}}{s^2 + s \frac{1}{Z_{load}} \sqrt{\frac{L}{C}} \sqrt{\frac{1}{LC} + \frac{1}{LC}}} \quad (1.1)$$

gdzie:

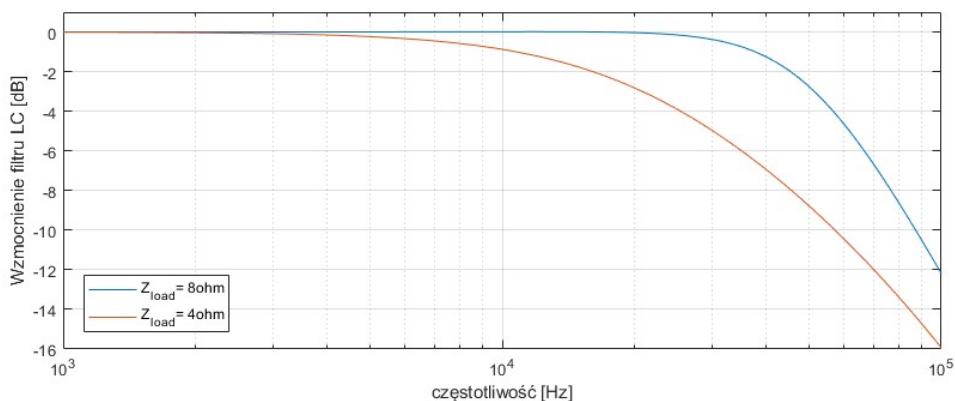
Z_{load} – impedancja obciążenia

L i C – indukcyjność i pojemność filtra

Częstotliwość naturalnych oscylacji filtra wynosi $f_N = \frac{1}{2\pi\sqrt{LC}}$, a współczynnik tłumienia

$$\xi = \sqrt{\frac{L}{4CZ_{load}^2}}.$$

Charakterystyczne parametry filtra mogą zmieniać się wraz ze zmianą typu podłączonego głośnika. Współczynnik tłumienia ξ maleje wraz ze wzrostem rezystancji obciążenia [27]. Z tego powodu filtr, który dla obciążenia 8Ω ma płaską charakterystykę przenoszenia w zakresie do 20 kHz, dla obciążenia 4Ω może tłumić składowe sygnału o częstotliwości 20 kHz nawet o kilka dB. Taką sytuację pokazano na rys. 1.6.



Rys. 1.6. Wpływ zmiany rezystancji obciążenia na przesunięcie częstotliwości granicznej filtra z 50 kHz dla $Z_{load} = 8 \Omega$, do 20 kHz dla $Z_{load} = 4 \Omega$ ($L = 35 \mu\text{H}$, $C = 300 \text{ nF}$)

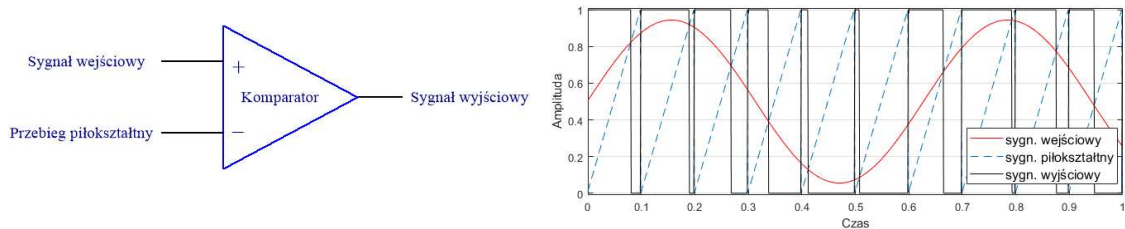
Wpływ wielkości obciążenia na charakterystykę częstotliwościową filtra można zmniejszyć, ustawiając jego częstotliwość graniczną z dala od pasma akustycznego, co jednak pogarsza tłumienie składowych wysokoczęstotliwościowych sygnału impulsowego. Elementy LC należy dobrać tak, aby uzyskać krytyczny współczynnik tłumienia filtra ($\xi = 0.707$) dla średniej wartości rezystancji obciążenia [28].

Filtr wyjściowy jest także źródłem zniekształceń liniowych ze względu na zmieniające się opóźnienie grupowe oraz zniekształceń nieliniowych i intermodulacyjnych ze względu na nieliniowość parametrów elementów LC [29,30]. Elementy indukcyjne z rdzeniem ferrytowym mają nieliniowe charakterystyki indukcyjności w funkcji prądu. Z tego powodu konieczne jest stosowanie cewek o znacznych wymiarach oraz praca w zakresie prądów znacznie niższych niż prąd nasycenia cewki. Także kondensatory z dielektrykiem o dużej przenikalności względnej, jak np. często stosowane kondensatory ceramiczne z dielektrykiem X7R, są elementami, których pojemność zależy od przyłożonego napięcia [31]. Wymusza to konieczność stosowania większych i droższych kondensatorów z dielektrykiem o bardziej liniowej zależności przenikalności elektrycznej od napięcia, np. z dielektrykiem z folii poliestrowej. Koszty i rozmiar kondensatorów są zwykle znacznie niższe niż w przypadku elementów indukcyjnych, zwłaszcza gdy częstotliwość przełączania stopnia mocy wzmacniacza pozwala na zastosowanie wysokiej częstotliwości granicznej filtra.

1.2.3. Modulacja sygnału sterującego stopniem mocy klasy D

Średnią gęstość stanu wysokiego sygnału sterującego stopniem mocy moduluje się wejściowym sygnałem audio. Dzięki temu, po usunięciu z sygnału wyjściowego składowych wysokoczęstotliwościowych, otrzymuje się sygnał ciągły odpowiadający wzmacnionemu sygnałowi audio. Modulacji gęstości sygnału sterującego dokonuje się z wykorzystaniem jednego z układów, tj. modulatora szerokości impulsu PWM (*Pulse Width Modulation*), modulatora delta-sigma $\Delta\Sigma$ lub w układzie rezonansowym.

Na rys. 1.7 pokazano schemat modulatora PWM. Zasada działania polega na porównaniu wartości sygnału wejściowego z poziomem sygnału piłokształtnego o najczęściej stałej częstotliwości. Dyskretny stan na wyjściu zależy od tego, który z sygnałów jest większy.



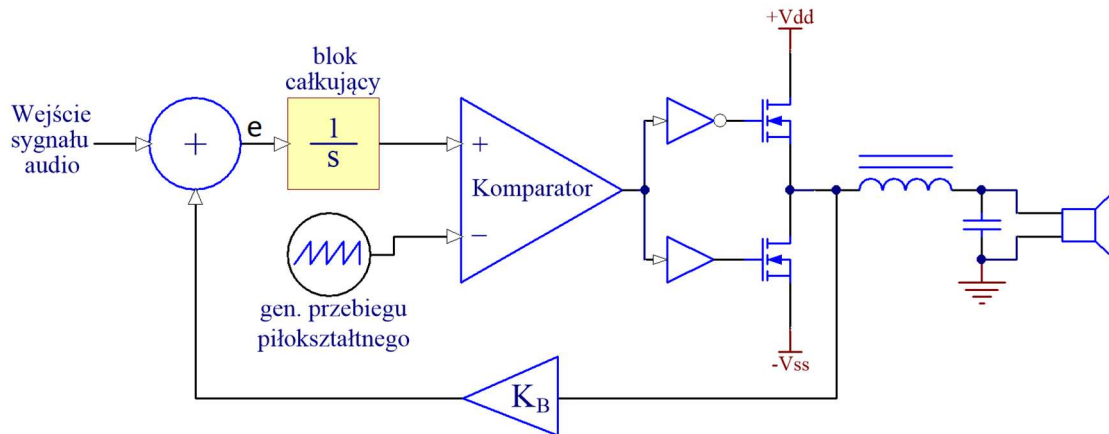
Rys. 1.7. Schemat i przebiegi obrazujące działanie modulatora szerokości impulsu

Jak pokazano w pracy [32], sygnał na wyjściu modulatora $y(t)$ ma postać

$$y(t) = x(t) + 2 \sum_{k=1}^{\infty} \frac{(-1)^k}{k\pi} \left[\sin \left(k\pi \left(2f_g t + \frac{x(t)+1}{2} \right) \right) - \sin \left(k\pi \left(2f_g t - \frac{x(t)+1}{2} \right) \right) \right] \quad (1.2)$$

gdzie $x(t)$ oznacza sygnał wejściowy, a f_g częstotliwość przebiegu piłokształtnego. Można zauważyć, że jeśli częstotliwość f_g jest dużo większa niż częstotliwości sygnału audio $x(t)$, wówczas widmo sygnału odpowiadającego drugiemu członowi wyrażenia (2.2) będzie znajdować się znacznie powyżej pasma akustycznego. Dzięki temu, po zastosowaniu filtra dolnoprzepustowego, możliwe jest uzyskanie na wyjściu oryginalnego sygnału $x(t)$. Układ PWM może pracować ze znacznym poziomem modulacji sygnału wyjściowego (do 100%). Implementacja modulacji PWM w domenie analogowej wymaga źródła sygnału piłokształtnego o stałej prędkości narastania napięcia, bowiem w przeciwnym wypadku sygnał PWM będzie zniekształcony. Wzmacniacze wykorzystujące układ modulatora PWM są proste w budowie, jednak

charakteryzują się dużymi zniekształceniami i brakiem odporności na niestabilność zasilania [33]. Z tego powodu stopnie mocy tych wzmacniaczy często obejmuje się pętlą ujemnego sprzężenia zwrotnego [34-39]. Przykład takiego układu pokazano na rys. 1.8.



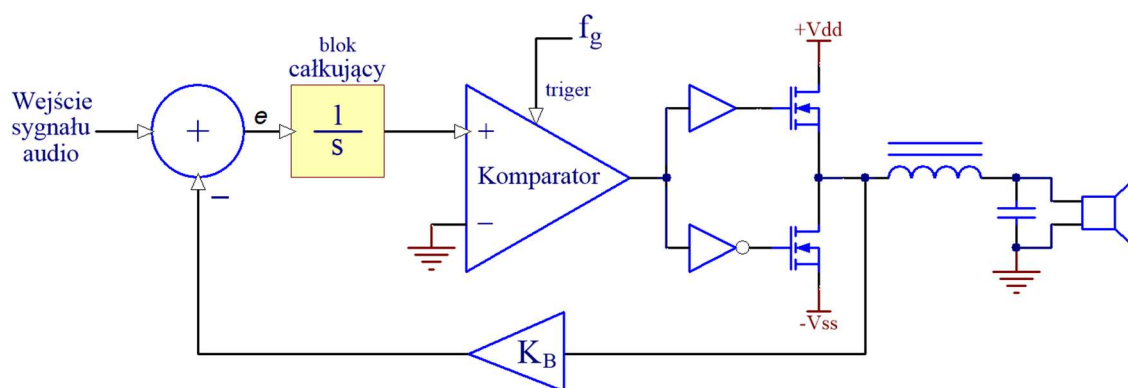
Rys. 1.8. Układ wzmacniacza klasy D z modulatorem PWM, objęty pętlą sprzężenia zwrotnego z integratorem pierwszego rzędu

Sygnal sprzężenia zwrotnego pobierany jest sprzed filtru wyjściowego i odejmowany od analogowego sygnału wejściowego. Powoduje to dużą zawartość wysokoczęstotliwościowych składowych pochodzących z wyjściowego sygnału PWM w sygnale błędu e . Z tego powodu sygnał błędu poddaje się operacji całkowania. Całkowanie sygnału e zapewnia duże wzmocnienie dla niskich częstotliwości, pozwalając na kompensację błędów w tym zakresie oraz tłumienie składowych wysokoczęstotliwościowych. Ze względu na stałą prędkość opadania charakterystyki wzmocnienia integratora w funkcji częstotliwości (-20 dB/dek), konieczne jest znaczne oddalenie częstotliwości nośnej sygnału PWM od pasma akustycznego. Jak pokazano w pracy [40], zniekształcenia na wyjściu opisanego układu maleją wraz ze wzrostem częstotliwości przełączania tranzystorów stopnia końcowego. W tab. 1.1 zestawiono parametry najlepszych wzmacniaczy z modulatorem PWM, z uwzględnieniem poziomu wprowadzanych zniekształceń harmoniczných (*Total Harmonic Distortion*).

Tab. 1.1. Wzmacniacze z modulatorem PWM oraz sprzężeniem zwrotnym sprzed filtru wyjściowego

Praca/rok	[40]/2008	[15]/2015	[38]/2016	[39]/2018
Filtr w pętli sterowania	Podwójny analogowy integrator drugiego rzędu	Różnicowy analogowy integrator drugiego rzędu	Analogowy integrator czwartego rzędu	Analogowy integrator różnicowy piątego rzędu
min. THD	0.003% @ 1 kHz 0.03% @ 6 kHz	0.01% @ 1 kHz	0.03% @ 1 kHz	0.002% @ 1 kHz
Impedancja obciążenia	4 Ω	8 Ω	4 Ω	4 lub 8 Ω
Moc	~1.5 W @ 0.25% THD	~1.5 W @ 1% THD	70 W @ ~10% THD	20 W @ 0.016% THD

Często stosowanym modulatorem gęstości sygnału, wykorzystującym obwód sprzężenia zwrotnego, jest układ modulatora Δ - Σ . Pierwotną strukturę tego układu zaprezentowano w 1962 r. [41], a później zaadaptowano do sterowania stopniem mocy wzmacniaczy klasy D w formie z jednobitowym przetwarzaniem, pokazanej na rys. 1.9.



Rys. 1.9. Schemat blokowy wzmacniacza mocy z modulatorem Δ - Σ i integratorem pierwszego rzędu

Układ całkuje sygnał błędny e , a następnie zamienia go na sygnał cyfrowy z wykorzystaniem jednobitowego przetwornika analogowo-cyfrowego w postaci komparatora wyzwalanego częstotliwością f_g . Otrzymany w ten sposób sygnał steruje tranzystorami stopnia mocy klasy D, który generuje na wyjściu przebieg dyskretny o amplitudzie równej w przybliżeniu napięciu zasilania. Ponieważ w warunkach stabilnej pracy wielkość błędny w układach z ujemnym sprzężeniem zwrotnym zależy odwrotnie

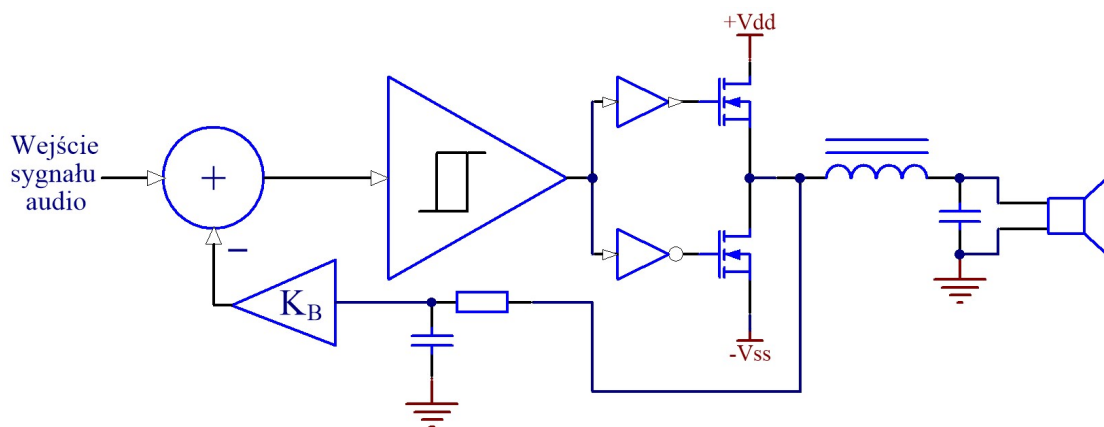
proporcjonalnie od wzmocnienia w otwartej pętli [42], można spodziewać się, że dla niskich częstotliwości, dla których wzmocnienie układu całkującego jest bardzo duże, sygnał na wyjściu będzie niemal równy sygnałowi wejściowemu. Ponieważ wzmocnienie układu całkującego rośnie wraz z częstotliwością próbkowania [43], więc aby uzyskać niewielki błąd w szerokim paśmie należy wyzwać komparator z wysoką częstotliwością. Konieczność stosowania wysokiej częstotliwości próbkowania jest istotną wadą tego typu rozwiązań ze względu na ograniczenia prędkości przełączania tranzystorów i związane z nimi straty mocy. Wadę tę można w znacznym stopniu ograniczyć, stosując układ z wielokrotnym całkowaniem [44-47]. Ważną zaletą układu z modulatorem Δ - Σ jest kompensacja błędów wprowadzanych za blokiem całkującym, a związanych z niestabilnością zasilania i niezerowymi czasami przełączania tranzystorów stopnia mocy. W tab. 1.2 zestawiono parametry trzech wzmacniaczy mocy z modulatorem Δ - Σ oraz sprzężeniem zwrotnym sprzed filtru wyjściowego. Dyskretyzację sygnału w układach całkujących zrealizowano techniką przełączania kondensatorów (*capacitor switching*).

Tab. 1.2. Wzmacniacze z modulatorem Δ - Σ oraz sprzężeniem zwrotnym sprzed filtru wyjściowego

Praca/rok	[46]/2005	[44]/2008	[47]/2008
Transmitancja w pętli sterowania	Analogowy/ dyskretny integrator siódmego rzędu	Dyskretny integrator czwartego rzędu	Dyskretny integrator czwartego rzędu
min. THD	0.004% @ 1 kHz	0.022% @ 1 kHz	–
Impedancja obciążenia	4 lub 6 Ω	32 Ω	4 Ω
Moc	40 W @ 20% THD	1.5 W @ 0.5% THD	1 W @ 0.8% THD

Wzmacniacze mocy klasy D realizuje się także jako układy samooscyłujące. W odróżnieniu od dwóch poprzednich metod modulacji sygnału sterującego stopniem mocy, układy samooscyłujące nie wykorzystują zwykle źródła sygnału zegarowego, a częstotliwość ich pracy może znacznie się zmieniać w zależności od głębokości modulacji sygnału wyjściowego. Aby zapewnić niegasnące oscylacje sygnału wyjściowego w całym zakresie parametrów pracy, układy tego typu wymagają

skrupulatnego doboru transmitancji pętli sprzężenia zwrotnego i toru głównego układu (kompensatora). Ich niewątpliwą zaletą jest możliwość objęcia sprzężeniem zwrotnym filtru wyjściowego [48]. Wzmocnienie w pętli, a więc i poziom kompensacji zniekształceń, zależy od częstotliwości modulacji oraz częstotliwości sygnału wyjściowego [49]. Z tego powodu zniekształcenia sygnału wyjściowego we wzmacniaczach tego typu silnie rosną wraz ze wzrostem częstotliwości sygnału wejściowego oraz poziomem sygnału wyjściowego. Ze względu na te wady, układy wzmacniaczy samooscylicujących są rzadko wykorzystywane. Prostym przykładem samooscylicującego wzmacniacza mocy jest regulator histerezowy (*Bang-Bang*). Układ wykorzystujący ten typ sterowania pokazano na rys. 1.10. Układy z regulatorem histerezowym nie osiągają dobrych parametrów sygnału wyjściowego. Ich zaletą jest natomiast wysoka sprawność energetyczna i prosta budowa [50,51,35].



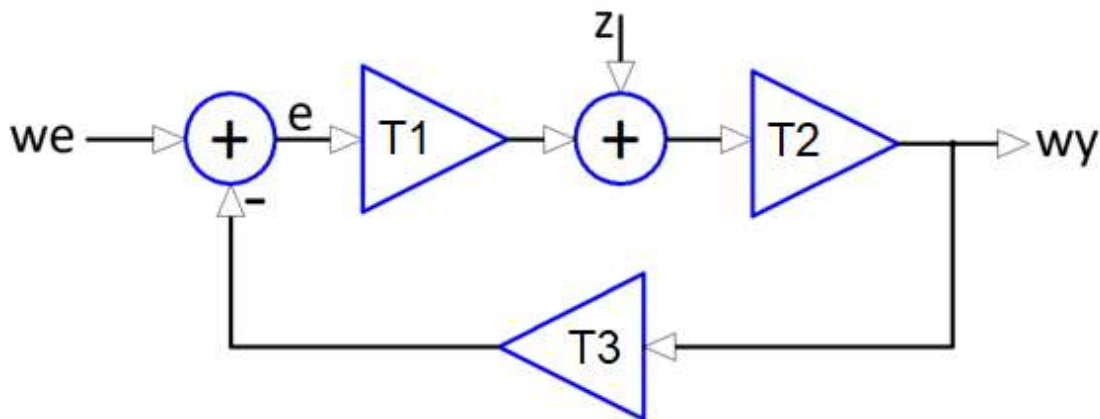
Rys. 1.10. Układ wzmacniacza klasy D z regulatorem histerezowym

W układach z cyfrowym wejściem sygnału audio pożądane jest, aby modulator gęstości sygnału zrealizowany był w domenie cyfrowej. W przeciwnym wypadku należałoby stosować przetwornik ADC, z którego sygnał i tak zostałby zamieniony na cyfrową reprezentację w układzie modulatora gęstości sygnału. Cyfrowy modulator szerokości impulsu DPWM (*Digital Pulse Width Modulation*) realizowany jest za pomocą układu licznika. Cyfrowy sygnał piłokształtny otrzymuje się w układzie licznika, który zlicza impulsy sygnału zegarowego aż do zadanej wartości, po której przekroczeniu jest resetowany. Sygnał PWM otrzymujemy, porównując wartość licznika z wartością w rejestrze wypełnienia (*duty cycle*). Rozdzielczość współczynnika głębokości modulacji PWM i czas próbkowania zależą proporcjonalnie od częstotliwości taktowania układu DPWM. Na przykład, aby uzyskać sygnał PWM o częstotliwości próbkowania

$f_p = 44,1$ kHz i rozdzielczości $N=16$ bit, sygnał zegarowy podawany na wejście licznika musi mieć częstotliwość $f_g = f_p \cdot 2^N \approx 2,9$ GHz. Układy cyfrowe pracujące z tak wysoką częstotliwością są kosztowne i energochłonne, co może utrudniać ich powszechne stosowanie. Wysoką rozdzielczość modulacji w domenie cyfrowej można uzyskać, wykorzystując modulator typu Click [52]. Jednak realizacja złożonego algorytmu tego modulatora wymaga dużej mocy obliczeniowej, co rzutuje na koszt układu, w którym realizuje się program. Z tego powodu modulator typu Click nie jest powszechnie stosowany. Modulację $\Delta\Sigma$ można także implementować w domenie cyfrowej [53], wymaga to jednak użycia szybkiego i precyzyjnego przetwornika ADC w pętli sprzężenia zwrotnego. Ponadto cyfrowy układ modulatora $\Delta\Sigma$, podobnie jak jego analogowa wersja, musi pracować z wysoką częstotliwością, aby parametry sygnału wyjściowego były odpowiednie.

1.2.4. Kompensacja zniekształceń wzmacniaczy mocy

Kompensacja błędów przetwarzania z wykorzystaniem ujemnego sprzężenia zwrotnego jest powszechnie stosowana w technice ze względu na dobre rezultaty, które osiąga się w przypadku poprawnego zastosowania. Na rys. 1.11 pokazano schemat blokowy układu kompensacji sygnału zakłócającego z , w układzie ze sprzężeniem zwrotnym.



Rys. 1.11. Schemat blokowy układu z ujemnym sprzężeniem zwrotnym

Transmitancja układu wynosi

$$T = \frac{wy}{we} = \frac{T1 \cdot T2}{1 + T1 \cdot T2 \cdot T3} = \frac{1}{\frac{1}{T1 \cdot T2} + T3} \quad (1.3)$$

Jeśli wzmocnienie w głównym torze układu jest duże ($|T1 \cdot T2| \gg 1$), wówczas o wzmocnieniu całego układu decyduje głównie transmitancja pętli sprzężenia zwrotnego, czyli $T \approx \frac{1}{T3}$. Z tego względu zwykle $T3$ jest mniejsze od jedności ($T3 < 1$). Wrażliwości transmitancji układu zamkniętego T na zmiany transmitancji składowych mają następującą postać:

$$\begin{aligned}\frac{\delta T}{\delta T1} &= \frac{T2}{T1^2 T2^2 T3^2 + 2T1 \cdot T2 \cdot T3 + 1}, \\ \frac{\delta T}{\delta T2} &= \frac{T1}{T1^2 \cdot T2^2 \cdot T3^2 + 2T1 \cdot T2 \cdot T3 + 1}, \\ \frac{\delta T}{\delta T3} &= -\frac{T1^2 \cdot T2^2}{T1^2 \cdot T2^2 \cdot T3^2 + 2T1 \cdot T2 \cdot T3 + 1}.\end{aligned}\tag{1.4}$$

Transmitancja układu zamkniętego T jest szczególnie wrażliwa na zmiany w pętli sprzężenia zwrotnego, natomiast wpływ zmian transmitancji w torze głównym jest dużo słabszy (dla $|T1 \cdot T2| \gg 1$).

Ważnym zadaniem układu sprzężenia zwrotnego jest tłumienie zakłóceń. Transmitancja zakłóceniewa układu z rys. 1.11 wynosi

$$\frac{wy}{z} = \frac{T2}{1 + T1 \cdot T2 \cdot T3}\tag{1.5}$$

Tłumienie zakłóceń rośnie więc wraz ze wzrostem modułu $|T1 \cdot T3|$. Natomiast transmitancja głównego toru $T2$ za punktem wprowadzania zakłóceń praktycznie nie ma wpływu na tłumienie. Z wymienionych powodów układy wzmacniaczy mocy konstruuje się tak, aby wzmocnienia transmitancji $T1$, $T3$ nie zmieniały się w funkcji wielkości sygnału ani zmian parametrów obciążenia. Transmitancja $T2$ reprezentuje zwykle stopień mocy wzmacniacza. Ze względu na często stosowane zasilanie tego stopnia z niestabilizowanego źródła napięcia oraz obciążenie niską impedancją głośnika, zmienną w funkcji częstotliwości, jest on źródłem największych zakłóceń i zniekształceń sygnału we wzmacniaczu mocy.

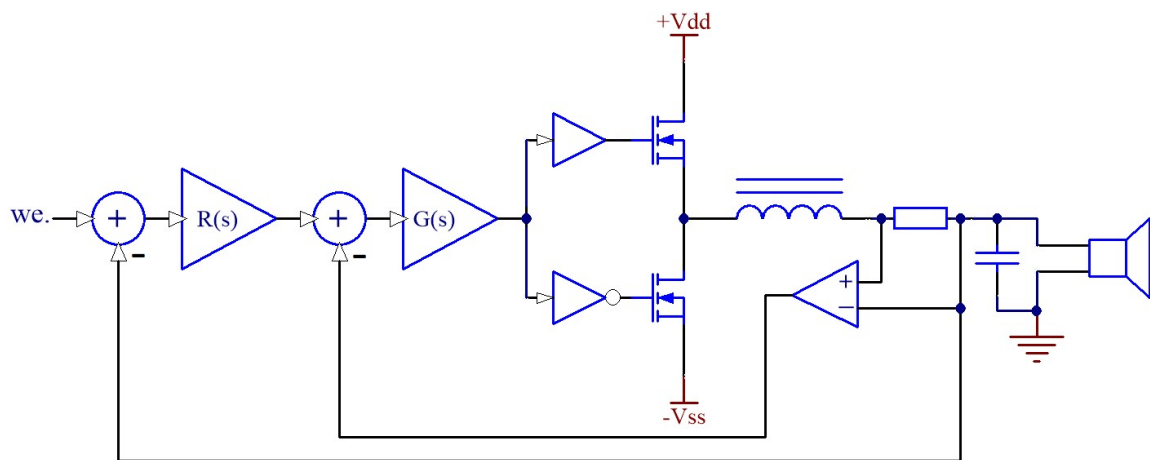
Ważnym aspektem projektowania układu ze sprzężeniem zwrotnym jest zapewnienie stabilności i nieoscyłacyjnej odpowiedzi impulsowej. Odpowiedź skokowa układu wzmacniacza klasy D ze sprzężeniem zwrotnym powinna być aperiodyczna lub jej bliska, co pozwoli ograniczyć moc strat oraz poziom emisji promieniowania

elektromagnetycznego. Podstawowym założeniem mechanizmu sterowania z wykorzystaniem sprzężenia zwrotnego jest określanie błędu regulacji e poprzez odejmowanie sygnału sprzężenia zwrotnego od sygnału referencyjnego i wzmocnienie go w taki sposób, aby zanikał lub zmniejszał się (dla stałej wartości wejścia). Gdyby błąd e po przejściu przez transmitancje $T1 \cdot T2 \cdot T3$ został przesunięty w fazie o 180° , wówczas sygnały z wejścia i sprzężenia zwrotnego dodawałyby się i błąd e wzrastałby. Aby zapewnić stabilną pracę i aperiodyczną odpowiedź skokową układu z rys. 1.11, całkowite przesunięcie fazowe transmitancji w pętli $T1 \cdot T2 \cdot T3$ nie może być większe niż 135° dla wszystkich sygnałów o częstotliwościach, dla których moduł transmitancji pętli $|T1 \cdot T2 \cdot T3|$ jest większy lub równy jedności [54].

Należy zauważyć, że przesunięcie fazowe filtra LC stosowanego na wyjściu wzmacniaczy klasy D jest dla wysokich częstotliwości równe 180° . Z tego powodu filtr ten nie jest zwykle objęty pętlą sprzężenia zwrotnego, a więc nie kompensuje się wpływu nieliniowości elementów LC na sygnał wyjściowy. Spadek indukcyjności w funkcji prądu cewki ma wpływ na poziom zniekształceń na wyjściu wzmacniaczy klasy D przy większych mocach wyjściowych [28]. We współcześnie produkowanych wzmacniaczach klasy D, które oferują dobrą jakość sygnału wyjściowego, tam gdzie odstęp sygnału od zniekształceń przekracza 80 dB, stosuje się duże i drogie cewki indukcyjne. Wzmacniacze klasy D dobrej jakości często wyposażone są w filtr, którego koszt przewyższa koszt układu scalonego wzmacniacza mocy nawet kilkukrotnie [55]. W celu zminiaturyzowania gabarytów oraz kosztów wzmacniaczy mocy klasy D, producenci układów scalonych starają się opracować technikę pozwalającą zastosować kompensację z wykorzystaniem sprzężenia zwrotnego zza filtra wyjściowego. W standardowych analogowych aplikacjach udaje się objąć wzmacniacz wraz z filtrem wyjściowym płytkim sprzężeniem zwrotnym. Jednak ze względu na duże przesunięcie fazowe w pętli, a co za tym idzie, jej niewielkie wzmocnienie, kompensacja nieliniowości jest ograniczona (zmniejszenie zniekształceń o około 6 dB). Wydaje się jednak, że poprawa realizowana jest kosztem zapasu fazy, na co wskazuje pojawienie się oscylacji w odpowiedzi skokowej wzmacniacza [56].

W celu objęcia filtra wyjściowego pętlą sprzężenia zwrotnego można zastosować dodatkowy układ sterowania prądem cewki. Jak pokazano na rys. 1.12, wewnętrzna pętla sprzężenia steruje prądem płynącym w cewce filtra LC, podczas gdy zewnętrzna kontroluje wartość napięcia wyjściowego. Dzięki temu, że wewnętrzna pętla obejmuje

obiekt o niewielkim przesunięciu fazowym (do 90°), łatwo można zapewnić jej stabilność i dość duże wewnętrzne wzmocnienie.



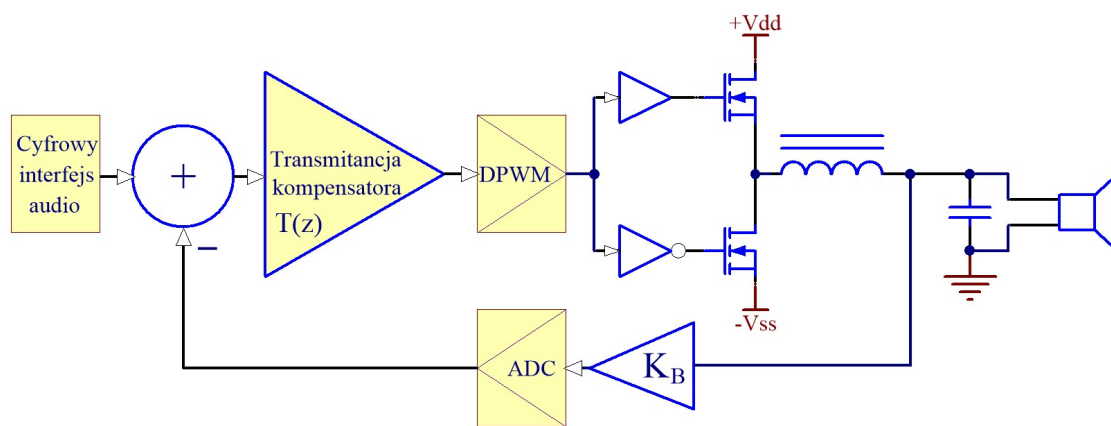
Rys. 1.12. Układ z dodatkową wewnętrzną pętlą sprzężenia zwrotnego do sterowania prądem cewki

Dzięki zastosowaniu sprzężenia zwrotnego wewnętrzny obwód sterowania ma znacznie niższe przesunięcie fazowe niż układ pierwotny i dzięki temu zewnętrzna pętla obejmuje obiekt o zmniejszonym przesunięciu fazowym. Umożliwia to zachowanie stabilności nawet dla znacznego wzmocnienia w pętli, a co za tym idzie, wyraźnej kompensacji niedoskonałości filtra LC. Jak wykazano wyżej, technika ta może dawać dobre wyniki pod warunkiem małego przesunięcia fazowego układu wewnętrznego. Aby było to możliwe, konieczne jest wykorzystanie precyzyjnego i szybkiego układu pomiaru prądu, którego budowa ze względu na pracę z impulsowym sygnałem wspólnym występującym na zaciskach rezystora pomiarowego jest wymagająca i kosztowna, zwłaszcza gdy używa się go do sterowania stopniem w konfiguracji mostkowej BTL (*Bridge Tied Load*). Dodatkowo układ objęty wewnętrzną pętlą powinien pracować z dużą częstotliwością, co może ograniczać sprawność wzmacniacza mocy. Ze względu na opisane trudności układ ze sterowaniem prądu cewki nie zyskał większej popularności w urządzeniach powszechnego użytku. Może on jednak dawać dobre rezultaty i charakteryzować się dużą odpornością na zmianę impedancji obciążenia [57,58].

Zaproponowane zostały także układy ze sterowaniem analogowym oraz pojedynczą analogową pętlą sprzężenia zwrotnego obejmującą filtr wyjściowy, opisane w pracy [59]. Nie przedstawiono tam jednak ani symulacji, ani wyników pomiarów tego układu. Jak pokazano w pracy [60], budowa takiego układu wydaje się jednak możliwa pod warunkiem, że stopień końcowy wzmacniacza mocy pracowałby z bardzo wysoką

częstotliwością przełączania. Być może nowe tranzystory wykonane na bazie azotku galu pozwolą zbudować konstrukcje tego typu [61]. W pracach [48] i [58] zaproponowano teoretyczne realizacje wzmacniaczy oscylujących, które obejmują sprzężeniem zwrotnym filtr wyjściowy. Nie zaprezentowano jednak fizycznie zrealizowanych układów, a zamieszczone symulacje wskazują na umiarkowane możliwości kompensacji zniekształceń i zakłóceń.

Najlepsze parametry wzmacniaczy mocy ze sprzężeniem zwrotnym z wyjścia filtra dolnoprzepustowego stopnia mocy uzyskuje się w układach ze sterowaniem zrealizowanym w domenie cyfrowej, w sposób pokazany na rys. 1.13.



Rys. 1.13. Wzmacniacz mocy klasy D ze sprzężeniem zwrotnym z wyjściowego filtra LC oraz sterowaniem zrealizowanym w domenie cyfrowej

Realizacja w domenie cyfrowej pozwala na dobór współczynników transmitancji kompensatora w sposób gwarantujący precyzję, stabilność oraz dużą elastyczność projektowania charakterystyk amplitudowo-fazowych. Należy jednak liczyć się z kilkoma dodatkowymi źródłami opóźnień sygnału w pętli sprzężenia zwrotnego. Są to:

- 1) opóźnienie przetwarzania analogowo-cyfrowego w obwodzie sprzężenia zwrotnego,
- 2) opóźnienie związane z czasem obliczeń kompensatora,
- 3) opóźnienie wprowadzane w układzie DPWM,
- 4) opóźnienia transferu danych.

Większe całkowite przesunięcie fazy w układzie sterowania cyfrowego wymaga zastosowania złożonej transmitancji kompensatora, a przede wszystkim układów o wysokiej prędkości działania w celu zmniejszenia tego przesunięcia. Pierwszą próbę cyfrowego sterowania wzmacniaczem przeprowadzono w 2000 r. i opisano w pracy [62],

jednak w tym czasie kontrolery sygnałów cyfrowych i wbudowane przetworniki ADC były zbyt wolne, aby zapewnić pasmo przenoszenia o odpowiedniej szerokości. W roku 2006 w pracy [63] opisano sterowany cyfrowo wzmacniacz audio z kompensatorem zrealizowanym w układzie FPGA. Nie podano natomiast wyników pomiarów zbudowanego układu, jednak symulowane zniekształcenia nieliniowe THD (*Total Harmonic Distortion*) o wartości ponad 2% dla częstotliwości 1 kHz i ponad 10% dla częstotliwości powyżej 10 kHz uniemożliwiałyby jego wykorzystanie do odtwarzania muzyki. Pierwszy wysokiej jakości wzmacniacz z cyfrowym sterowaniem o wystarczającej szerokości pasma z pojedynczym sprzężeniem zwrotnym od sygnału napięcia na wyjściu filtru LC przedstawiono w pracy [64]. Wykorzystano kompensator cyfrowy oparty na układzie FPGA z zewnętrznym interfejsem ADC. Układ zapewniał wysoki odstęp sygnału od szumu i zniekształceń dochodzący do 110 dB dla sygnału o częstotliwości 1 kHz. Wadą układu była utrata stabilności w przypadku odłączenia obciążenia (głośnika). W pracy [65] z 2017 r. zaprezentowano wysokiej jakości wzmacniacz oparty na specjalnie zaprojektowanym układzie scalonym wykonanym w technologii MOS 140 nm. Układ integruje przetwornik ADC o krótkim czasie pomiaru, cyfrowy filtr kompensatora, wielofazowy modulator PWM oraz wyjściowy stopień mocy klasy D. Układ ten posiada bardzo dobre parametry sygnału wyjściowego (odstęp od zniekształceń i szumu przekracza 100 dB dla 1 kHz), a ponadto zapewnia stabilną pracę z odłączonym obciążeniem. Kluczowe parametry wyżej opisanych układów pokazano w tabeli 1.3.

Tab. 1.3. Fizycznie zrealizowane wzmacniacze klasy D obejmujące pętlę sprzężenia zwrotnego wyjściowy filtr LC

Praca/rok	[64]/2009	[65]/2017
Autor	T. Mouton i B. Putzeys	D. Schinkel i inni
Filtr w pętli sterowania	Cyfrowy kompensator biegunów transmitancji filtru wyjściowego LC i integrator piątego rzędu	
THD	0.0009% @ 15 W, 8 Ω , 1 kHz 0.0015% @ 30 W, 8 Ω , 10 kHz	0.004% @ 5 W, 8 Ω , w całym paśmie audio
Impedancja obciążenia	2.6~35 Ω	min. 1 Ω
Moc	20 W @ 0.001% THD, 8 Ω , 1 kHz 30 W @ 0.0012% THD, 4 Ω , 1 kHz	80 W @ 10% THD, 4 Ω , 1 kHz 40 W @ 0.004% THD, 4 Ω , 1 kHz

Układy posiadają cyfrowe interfejsy sygnału audio, są to więc rozwiązania przygotowane do wdrożenia we współcześnie produkowanym sprzęcie. W pracach [64] i [65] wykazano, że możliwa jest stabilna praca układu z pojedynczym, globalnym sprzężeniem zwrotnym obejmującym wyjściowy filtr LC oraz znacząca kompensacja zniekształceń wynikających z niedoskonałości tego filtra. Druga z tych publikacji prezentuje wyniki prac zespołu pracującego na rzecz holenderskiej firmy NXP Semiconductors. Firma ta opisane w artykule rozwiązania wykorzystuje w układach serii TDF853X, oferujących obecnie najwyższą jakość sygnału wyjściowego spośród dostępnych układów scalonych wzmacniaczy mocy klasy D. W udostępnionej broszurze informacyjnej [66] firma NXP prezentuje obwód rozwojowy wykorzystujący rozwiązania serii TDF853X. Analizując ten układ, można zauważyć, że filtry wyjściowe wzmacniaczy mocy klasy D zbudowane są z cewek o znacznie mniejszych rozmiarach niż w przypadku układów nieobejmujących sprzężenia zwrotnego filtra wyjściowego. W pracach [64] i [65] nie wyjaśniono jednak szczegółowo procesu projektowania oraz nie określono wpływu ani wymagań stawianych poszczególnym elementom układu wzmacniacza. Zaprezentowane rozwiązania zostały zrealizowane z wykorzystaniem kosztownego układu FPGA (EP3C25 firmy Altera) lub w oparciu o dedykowany układ CMOS, którego projekt może wykonać jedynie firma posiadająca specjalistyczną wiedzę i narzędzia.

Zaprezentowane prace [39] (modulacja PWM), [46] (modulacja Δ - Σ) oraz [64] (cyfrowy kompensator i modulator PWM) opisują aktualnie najlepsze konstrukcje wzmacniaczy mocy klasy D. Konstrukcje te, pomimo bardzo dobrych parametrów, nie dorównują jakością sygnału wyjściowego najlepszym wzmacniaczom ze stopniem końcowym klasy A/AB. Wydaje się jednak, że wysoka sprawność energetyczna i niższe koszty wzmacniaczy klasy D mogą, w wielu zastosowaniach, rekompensować użytkownikom niedoskonałości sygnału wyjściowego.

1.3. Motywacje i cele pracy

Elektroakustyczne wzmacniacze mocy stanowią niezbędne ogniwo w procesie odtwarzania dźwięku. Rozwój i powszechne wykorzystanie technologii teleinformatycznych spowodowały ogromny wzrost liczby urządzeń, dzięki którym można odtwarzać dźwięki zarejestrowane w przeszłości i z dala od słuchacza. W zależności od przeznaczenia wzmacniacza, główny wysiłek projektowy podejmuje się,

aby spełnić często sprzeczne ze sobą założenia, tzn. wysoką sprawność energetyczną, niewielkie wymiary, niski koszt lub doskonałą jakość sygnału wyjściowego. Ze względu na coraz większą przepustowość połączeń sieciowych i niemal nieograniczoną przestrzeń pamięci, użytkownicy urządzeń multimedialnych zyskują dostęp do nagrań o bardzo dużej częstotliwości próbkowania i rozdzielczości bitowej sygnału dźwiękowego. Pociąga to za sobą konieczność zapewnienia bardzo dobrej jakości sygnału dostarczanego do zestawów głośnikowych lub słuchawek. Z drugiej strony coraz wyższe, ekonomiczne i ekologiczne koszty energii elektrycznej oraz potrzeba miniaturyzacji urządzeń sprawiają, że niezbędne staje się zapewnienie wysokiej sprawności energetycznej powszechnie stosowanych wzmacniaczy mocy. Obecnie jedynie impulsowe wzmacniacze mocy klasy D są w stanie zapewnić wysoką sprawność energetyczną, toteż konieczne jest podjęcie wysiłku celem takiego dopracowania ich konstrukcji, aby zapewniały bardzo dobrą jakość sygnału wyjściowego. Jak pokazano w poprzednich punktach, aktualnie najlepsze parametry osiągają wzmacniacze mocy wykorzystujące sprzężenie zwrotne sygnału z wyjścia filtra dolnoprzepustowego oraz kompensator zrealizowany w domenie cyfrowej. Ze względu na masowe wykorzystanie niezbędne jest utrzymanie niskich kosztów produkcji pomimo zastosowania nowej, złożonej struktury układu sterowania.

Wobec takich motywacji zasadnicze cele pracy można sformułować następująco:

- 1) skonstruowanie wzmacniacza mocy klasy D sterowanego niskokosztowym mikrokontrolerem sygnałowym,
- 2) dobór metody sterowania z ujemnym sprzężeniem zwrotnym z wyjściowego dolnoprzepustowego filtra LC,
- 3) analiza możliwości praktycznego zastosowania wzmacniacza mocy klasy D wykorzystującego do sterowania ujemne sprzężenie zwrotne z wyjściowego filtra dolnoprzepustowego.

Uszczegółowiając bliżej pierwszy cel i związane z nim problemy należy wyjaśnić, że urządzenie w celu zapewnienia jego faktycznego funkcjonowania zawierać będzie również jednostkę sterująco-zarządzającą i zasilacz stabilizowany. Natomiast sam wzmacniacz mocy klasy D, jak można wnosić z poprzedniego rozdziału, powinien zawierać impulsowy stopień mocy sterowany sygnałem PWM, dolnoprzepustowy filtr LC oraz mikroprocesorowy układ sterowania ze sprzężeniem zwrotnym z filtra LC, zrealizowanym za pośrednictwem wbudowanego przetwornika ADC. Praca w paśmie

akustycznym nakłada wysokie wymagania na cykl obliczeń mikrokontrolera sygnałowego w układzie sterowania.

Powszechnie stosowanym algorytmem sterowania ze sprzężeniem zwrotnym, który skutecznie kompensuje zniekształcenia i nieliniowości, jest algorytm PID. Ze względu na wyjściowy filtr LC oraz opóźnienia wnoszone przez obliczenia i elementy wykonawcze wzmacniacza, modelem obiektu sterowania dla kompensatora PID jest transmitancja rezonansowa z opóźnieniem. Do wyznaczenia nastaw kompensatora można w takim przypadku zastosować metodę eliminacji biegunów i zer w układzie otwartym, wraz z założonym zapasem fazy.

Nastawy PID określone jak wyżej zależą jednak od obciążenia, czyli konkretnego głośnika dołączonego do wzmacniacza. Wzmacniacz mocy klasy D o ogólnym przeznaczeniu powinien więc mieć możliwość automatycznego określenia tych nastaw odpowiednio do przyłączonego obciążenia, najlepiej zaraz po włączeniu zasilania. Można to osiągnąć poprzez szybki pomiar charakterystyki częstotliwościowej obciążenia, co powinien wykonać mikrokontroler układu sterująco-zarządzającego wraz z mikrokontrolerem sygnałowym wzmacniacza.

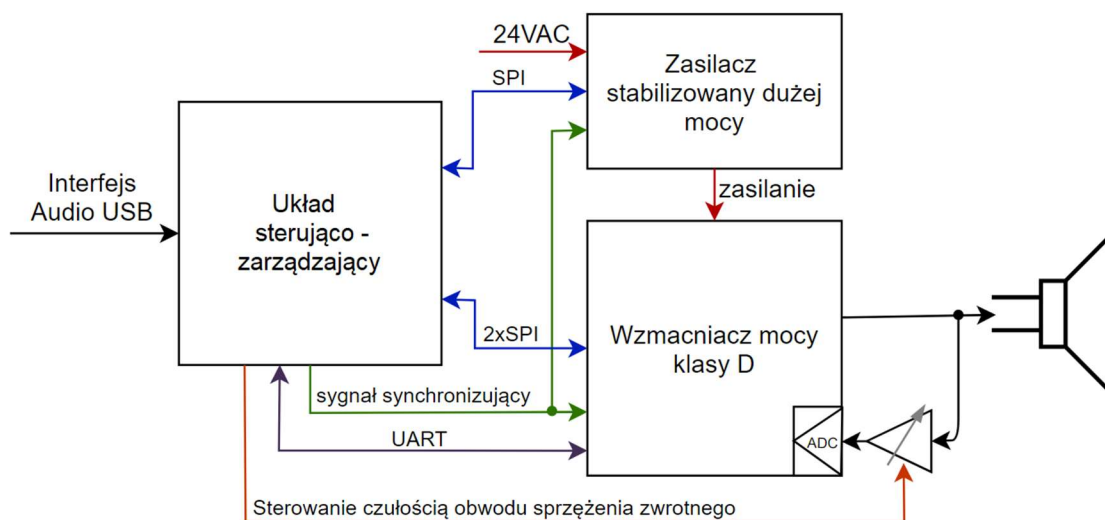
Problemy zasygnalizowane powyżej omawiane są w kolejnych rozdziałach pracy. Kończą je badania parametrów zbudowanego wzmacniacza klasy D oraz dyskusja nad możliwością ich ewentualnej poprawy.

2. Opis opracowanego układu wzmacniacza mocy w klasie D

Prezentowana konstrukcja wzmacniacza mocy została opracowana w ciągu wieloletnich prac, w trakcie których zbudowano trzy prototypy. Opracowane układy pozwoliły zbadać ograniczenia i poszukiwać rozwiązań możliwych do faktycznego zastosowania. Poza stopniem końcowym, urządzenie zawiera układ sterująco-zarządzający oraz zasilacz stabilizowany z nastawianym napięciem wyjściowym. Stopień mocy klasy D oraz zasilacz są wyposażone w 16-bitowe mikrokontrolery sygnałowe, a układ sterująco-zarządzający w 32-bitowy mikrokontroler ogólnego przeznaczenia. Sygnał akustyczny jest doprowadzany przez interfejs USB do mikrokontrolera 32-bitowego, a dalej za pomocą interfejsów SPI do mikrokontrolera sygnałowego stopnia mocy klasy D. Do sterowania pracą wzmacniacza służy interfejs UART. Regulator całkujący zapewnia stabilność napięcia zasilania.

2.1. Ogólna budowa urządzenia

Architekturę układu opracowano tak, aby powstało kompletne urządzenie spełniające praktyczne wymagania odpowiadające rzeczywistym potrzebom użytkownika. Do stopnia mocy dodano więc zasilacz oraz układ sterujący, którego głównym zadaniem jest przesyłanie strumienia audio z interfejsu USB komputera oraz sterowanie wzmocnieniem wzmacniacza.

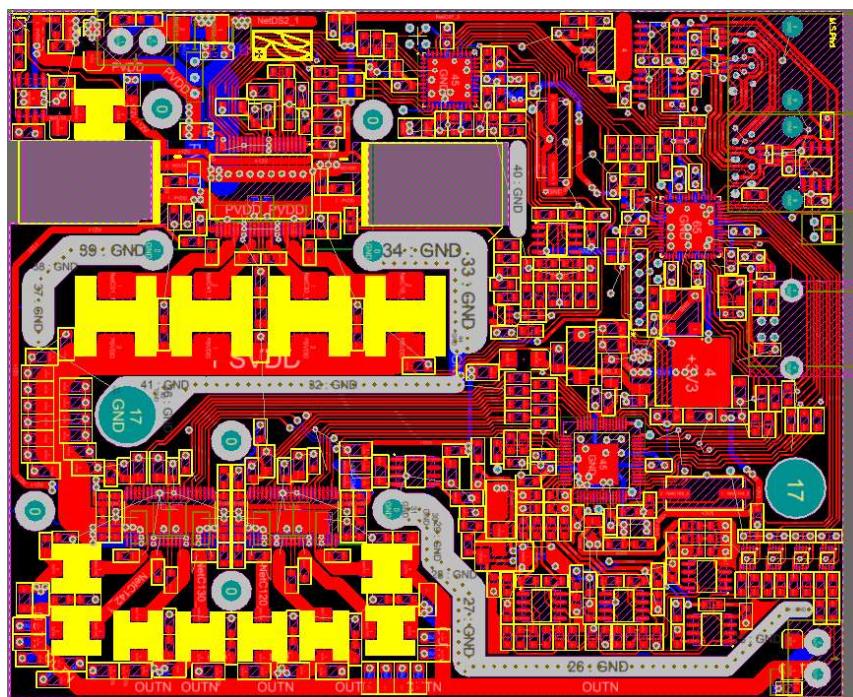


Rys. 2.1. Schemat blokowy urządzenia

Wzmacniacz, którego schemat blokowy pokazano na rys. 2.1, składa się z trzech głównych bloków:

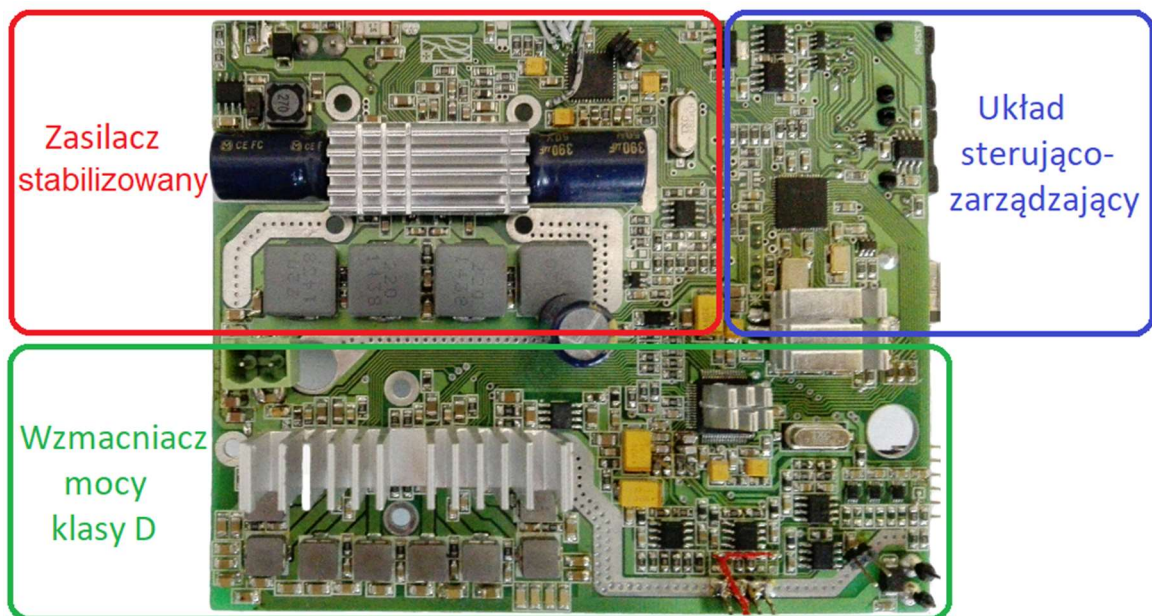
- układu sterująco-zarządzającego pracą wzmacniacza mocy i zasilacza stabilizowanego,
- impulsowego zasilacza stabilizowanego, utrzymującego napięcie zasilania stopnia mocy odpowiednie do wybranego poziomu głośności,
- stopnia mocy wzmacniacza klasy D, wraz z obwodem sprzężenia zwrotnego o regulowanym wzmacnieniu.

Szczegółowy schemat urządzenia znajduje się w załączniku rozprawy. Każdy blok sterowany jest mikrokontrolerem odpowiednio dobranym do realizowanych zadań. Wzmacniacz mocy klasy D i zasilacz stabilizowany zbudowany w topologii przetwornicy Buck wykorzystują 16-bitowe mikrokontrolery DSC (*Digital Signal Controller*). Układ sterująco-zarządzający zbudowano w oparciu o mikrokontroler PIC32MZ posiadający znaczne zasoby pamięci, jednostkę arytmetyczno-logiczną zoptymalizowaną do realizacji programów stworzonych w języku C i bogate wyposażenie w interfejsy komunikacyjne. Cyfrowy sygnał audio dostarczany jest do układu za pośrednictwem interfejsu USB obsługującego standardowo wykorzystywany w systemach operacyjnych komputerów PC protokół CDC (*Common Device Class*) do asynchronicznego przesyłania danych audio i sygnałów sterujących, np. głośnością.



Rys. 2.2. Projekt obwodu drukowanego prototypowego wzmacniacza

Z układu sterująco-zarządzającego sygnał audio przesyłany jest do mikrokontrolera układu wzmacniacza mocy magistralą SPI. Za pomocą tej samej magistrali wzmacniacz przesyła dane odczytane z przetwornika ADC układu sprzężenia zwrotnego. Dane te wykorzystywane są w procesie pomiaru charakterystyk Bodego transmitancji stopnia mocy obciążonego głośnikiem. Ponadto układ sterująco-zarządzający, za pośrednictwem magistrali UART, przesyła do wzmacniacza mocy rozkazy sterujące trybem pracy (wyłączony, pomiar charakterystyk Bodego transmitancji, normalna praca) oraz nastawy kompensatora PID. W zależności od ustawionej głośności układ sterująco-zarządzający ustala także napięcie wyjściowe zasilacza oraz wzmocnienie napięciowe toru sprzężenia zwrotnego wzmacniacza mocy klasy D. Takie rozwiązanie pozwala na osiągnięcie stałej dynamiki sygnału wyjściowego niezależnie od ustawionego poziomu głośności. Wzmacniacz zrealizowano na dwustronnym obwodzie drukowanym o dużej skali integracji, którego projekt pokazano na rys. 2.2. Obwód PCB (*Printed Circuit Board*) na powierzchni o wymiarach 129 x 106 mm mieści 357 elementów elektronicznych. W czasie projektowania obwodu istotną uwagę zwrócono na minimalizację wpływu przesłuchów przez wspólną impedancję, przesłuchów pojemnościowych i indukcyjnych z obwodów impulsowych przekształtników Buck do obwodu sprzężenia zwrotnego.



Rys. 2.3. Widok prototypowego wzmacniacza mocy

Na rys. 2.3 pokazano widok złożonego i uruchomionego wzmacniacza. Urządzenie jest zabezpieczone przed uszkodzeniem w wyniku wystąpienia zbyt dużego napięcia na

każdym z wejść oraz przed przeciążeniem prądowym. Wzmacniacz zasilany jest pojedynczym napięciem stałym o nominalnej wartości 24 V. Napięcia konieczne do pracy wszystkich obwodów wzmacniacza zostały wytworzone w umieszczonych na płycie PCB układach zintegrowanych przetwornic DC/DC i stabilizatorów napięcia.

2.2. Układ sterująco-zarządzający i jego interfejsy komunikacyjne

Do głównych zadań układu sterująco-zarządzającego należą:

- diagnostyka poprawności działania układu,
- sterowanie pracą pozostałych bloków,
- obsługa interfejsu USB do asynchronicznego przesyłu danych strumienia audio.

Zadania te obsługiwane są przez mikrokontroler PIC32M. Moc obliczeniowa na poziomie 330 DMIPS i obszerna pamięć (512 kB RAM, 2 MB ROM) pozwalają z łatwością zrealizować postawione zadania. W układzie zostały wykorzystane dwa generatory sygnału zegarowego:

1) 24 MHz taktujący interfejs USB,

2) 24.576 MHz taktujący rdzeń procesora, wszystkie interfejsy komunikacyjne oraz generator wytwarzający sygnał synchronizacyjny o częstotliwości 1.536 MHz. Układ wyposażono w dwa interfejsy CAN służące do wysyłania statusów procesów programu wbudowanego i danych diagnostycznych przydatnych w trakcie realizacji prac rozwojowych.

Po załączeniu zasilania układ:

1) sprawdza poziom napięcia zasilającego, statusy pracy bloków zasilacza oraz wzmacniacza mocy,

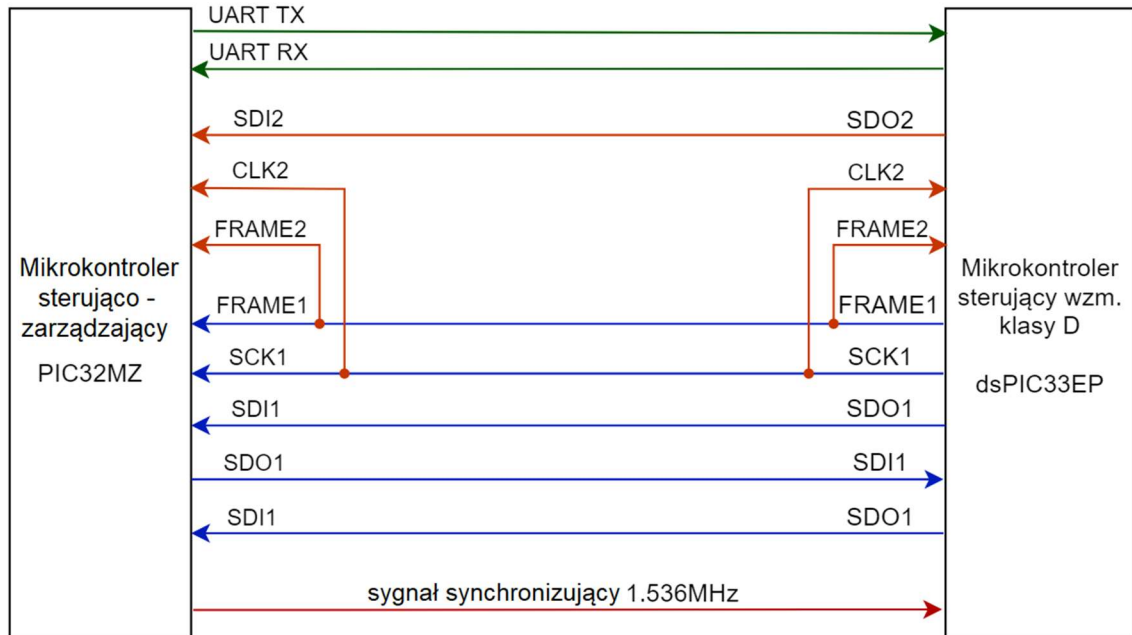
2) uruchamia zasilacz stabilizowany i wzmacniacz,

3) rozpoczyna procedurę pomiaru charakterystyk Bodego obciążonego głośnikiem stopnia mocy wzmacniacza klasy D,

4) po przeprowadzeniu pomiaru układ sterująco-zarządzający przeprowadza procedurę samostrojenia i przesyła obliczone współczynniki wzmocnień kompensatora PID do mikrokontrolera wzmacniacza mocy,

5) ostatnim krokiem procedury uruchamiania jest konfiguracja wzmacniacza mocy klasy D do normalnego trybu pracy, w którym synchronicznie przesyłane są dane strumienia audio.

Na rys. 2.4 pokazano schemat połączeń magistral komunikacyjnych wykorzystywanych do przesyłania rozkazów, statusów i danych pomiędzy mikrokontrolerami układów sterująco-zarządzającego i wzmacniacza mocy klasy D.



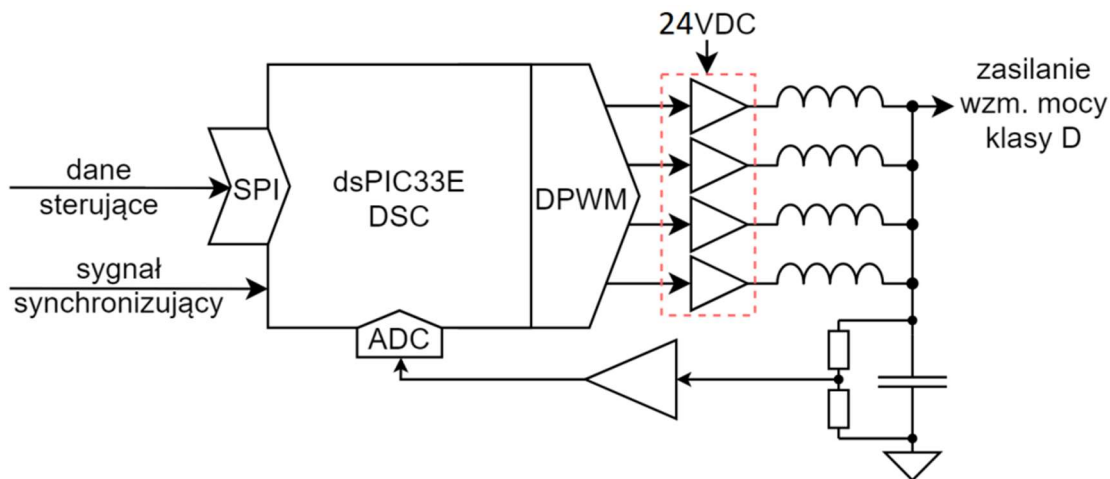
Rys. 2.4. Schemat komunikacji pomiędzy mikrokontrolerem układu sterująco-zarządzającego a mikrokontrolerem wzmacniacza mocy klasy D

W trybie normalnej pracy strumień audio przesyłany jest pojedynczą magistralą SPI o długości słowa danych 16 bit i częstotliwości 768 kHz sygnału taktującego CLK1. Linia SDO1 przesyłane są dane na wejście regulatora wzmacniacza, a linią SDI1 dane zmierzone na wyjściu wzmacniacza. W trybie normalnej pracy dane audio o rozdzielczości 16 bit przesyłane są z prędkością 48 kps (kilo samples per second) i taką częstotliwość ma sygnał wskazujący pierwszy bit słowa danych FRAME1. W trybie pomiaru charakterystyk Bodego konieczne jest generowanie pobudzeń w znacznie szerszym paśmie częstotliwości, natomiast rozdzielczość pionowa sygnału ma drugorzędne znaczenie. Z tego względu w trybie tym wykorzystano dwie magistrale SPI o długości słowa danych 8 bit, taktowane sygnałem zegarowym 1.536 MHz, dzięki czemu sygnały przesyłane są z częstotliwością próbkowania 192 kps. Pierwszy interfejs SPI wysyła linią SDO1 sygnały pobudzeń na wejście stopnia mocy klasy D. Odbiorniki interfejsów SPI zawierają bufory FIFO działające w sposób umożliwiający przesunięcie w czasie sygnału gotowości do odczytu danych maksymalnie o jeden cykl zegarowy. W celu zapewnienia poprawnego pomiaru fazy obiektu sterowania sygnały z wejścia wzmacniacza mocy i wyjścia układu sprzężenia zwrotnego odczytywane są jednocześnie

i przesyłane dwoma zsynchronizowanymi magistrami SPI odpowiednio na liniach SDI1 i SDI2. W trybie pomiaru charakterystyk Bodego mikrokontroler wzmacniacza obsługuje strumień danych o prędkości 4.6 Mbps.

2.3. Opis zasilacza stabilizowanego zasilającego końcówkę mocy

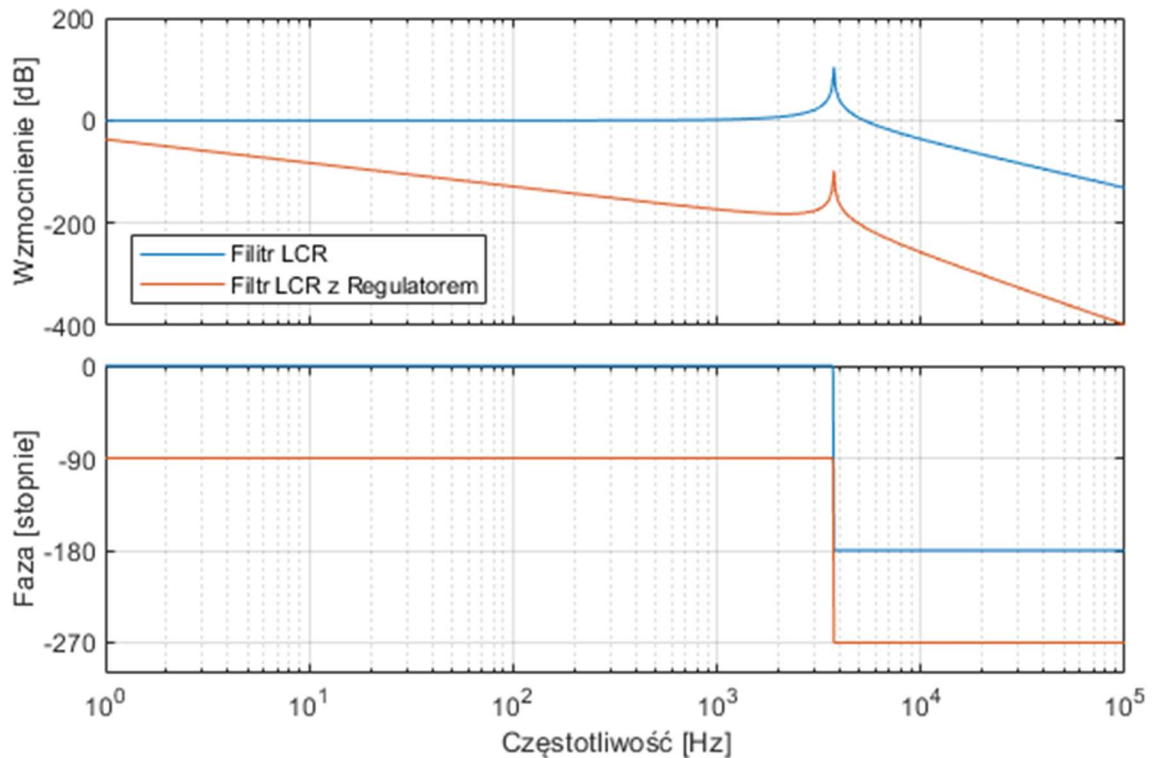
W układach o stałej rozdzielczości przetwarzania sygnałów, ze względu na stały błąd dyskretyzacji jakość sygnału zależy wprost proporcjonalnie od jego amplitudy. Z uwagi na niewielką rozdzielczość wykorzystanych we wzmacniaczu mocy przetworników ADC (~11 bit) i PWM (~11 bit) konieczne jest dopasowanie zakresu przetwarzania do poziomu sygnału wyjściowego wzmacniacza. Zadaniem sterowanego cyfrowo zasilacza jest dostarczenie do stopnia mocy klasy D napięcia zapewniającego wykorzystanie rozdzielczości przetwornika PWM dla zadanego poziomu sygnału wyjściowego głośności. Schemat blokowy zasilacza pokazano na rys. 2.5.



Rys. 2.5. Schemat blokowy zasilacza stopnia mocy klasy D

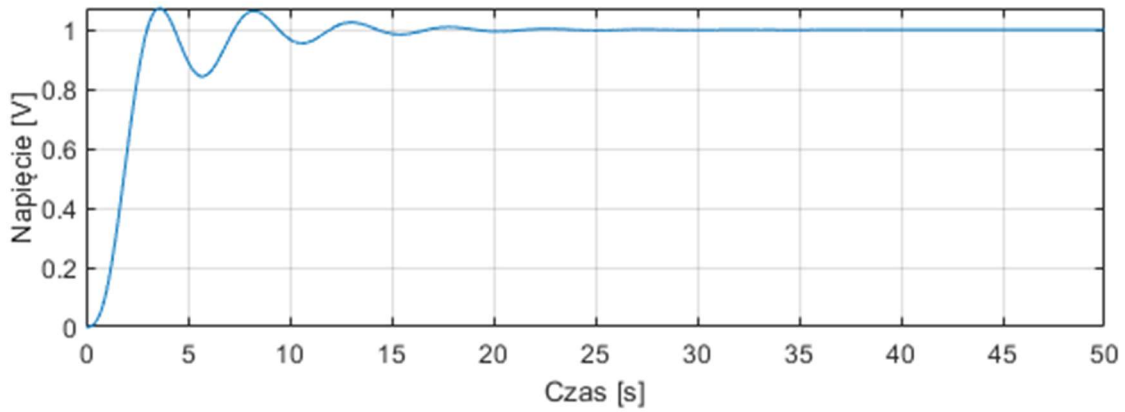
Do sterowania napięciem wyjściowym zasilacza wykorzystano regulator całkujący o transmitancji $T_I(s) = \frac{K_{Iz}}{s}$, którego wzmocnienie K_{Iz} ustalono eksperymentalnie zwiększając jego poziom aż do uzyskania lekko oscylacyjnej odpowiedzi skokowej układu zamkniętego z około 10% przeregulowaniem. Dobór nastaw należy przeprowadzać z odłączonym obciążeniem – wyłączonym wzmacniaczem mocy. Dzięki prostocie algorytmicznej zastosowanego rozwiązania uzyskano pomijalny czas obliczeń sygnału wyjściowego w stosunku do stałej czasowej filtru wyjściowego. Na rys. 2.6

pokazano wykresy Bodego układu otwartego zasilacza z regulatorem całkującym, a na rys. 2.7 odpowiedź skokową układu z zamkniętą pętlą sprzężenia zwrotnego.



Rys. 2.6. Wykresy Bodego układu zasilacza z otwartą pętlą obwodu sprzężenia zwrotnego

Zastosowanie regulatora całkującego zapewnia utrzymanie wartości średniej napięcia na wyjściu zasilacza na zadanym poziomie. Ze względu na dużą dobroć wyjściowego filtra zasilacza w sytuacji z wyłączonym stopniem mocy klasy D, a więc obciążonego jedynie rezystancją dzielnika układu pomiarowego oraz prądem spoczynkowym stopnia mocy wzmacniacza, stosuje się niewielkie wzmocnienie regulatora. Powoduje to małe wzmocnienie w otwartej pętli zasilacza dla niskiej częstotliwości i powolną odpowiedź skokową.



Rys. 2.7. Odpowiedź skokowa zasilacza z zamkniętą pętlą sprzężenia zwrotnego

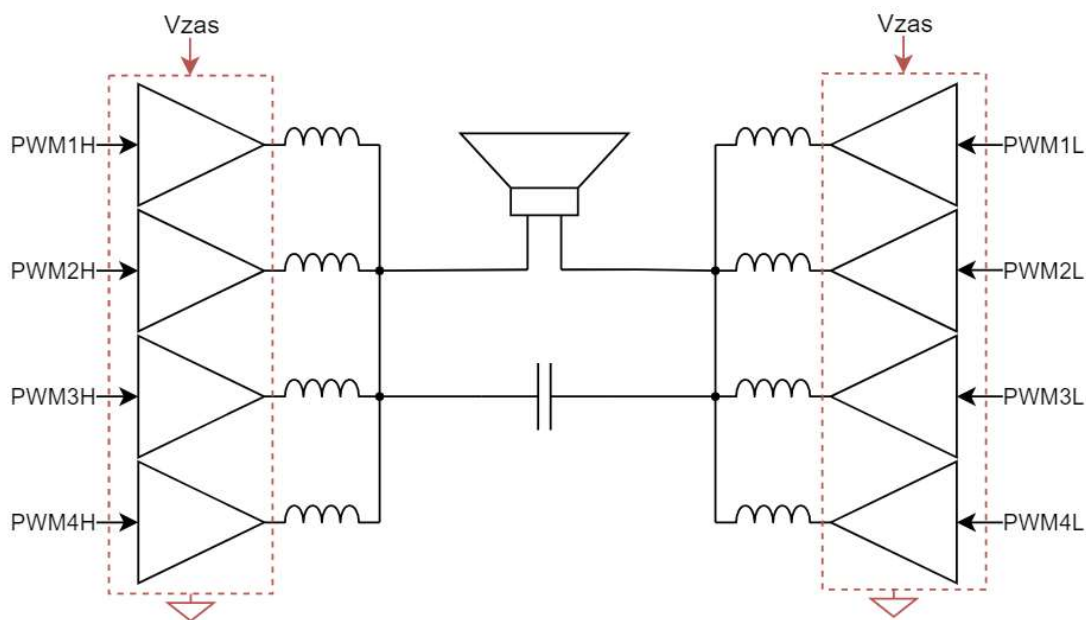
Pomimo nieefektywnej pracy regulatora w zakresie niskich częstotliwości napięcie wyjściowe zasilacza jest wystarczająco stabilne dzięki dużej pojemności kondensatora elektrolitycznego w filtrze wyjściowym. Zaletą wykorzystania regulatora całkującego jest mniejsza niż w przypadku kompensatora PID wrażliwość na zmiany parametrów obciążenia [27].

3. Stopień mocy klasy D

Stopień mocy prezentowanego wzmacniacza klasy D został zaprojektowany i zbudowany w typowej dla tego rodzaju układów topologii pełnomostkowej. Szczegółowej analizie poddano wpływ liczby faz układu i sposobu ich sterowania na parametry sygnału wyjściowego. Tłumienie wysokoczęstotliwościowych składowych sygnałów sterujących mostkami uzyskano, stosując filtr dolnoprzepustowy, który powinien zapewnić tłumienie składowej sygnału o częstotliwości nośnej modulacji PWM poniżej poziomu odpowiadającego najmniej znaczącemu bitowi przetwornika ADC zastosowanego w obwodzie sprzężenia zwrotnego.

3.1. Konstrukcja stopnia mocy

Zastosowana topologia BTL pozwala na zasilanie stopnia mocy pojedynczym napięciem bez konieczności użycia na wyjściu wzmacniacza kosztownego bipolarnego kondensatora elektrolitycznego o dużej pojemności do separacji składowej stałej napięcia. Schemat poglądowy stopnia mocy wzmacniacza pokazano na rys. 3.1.



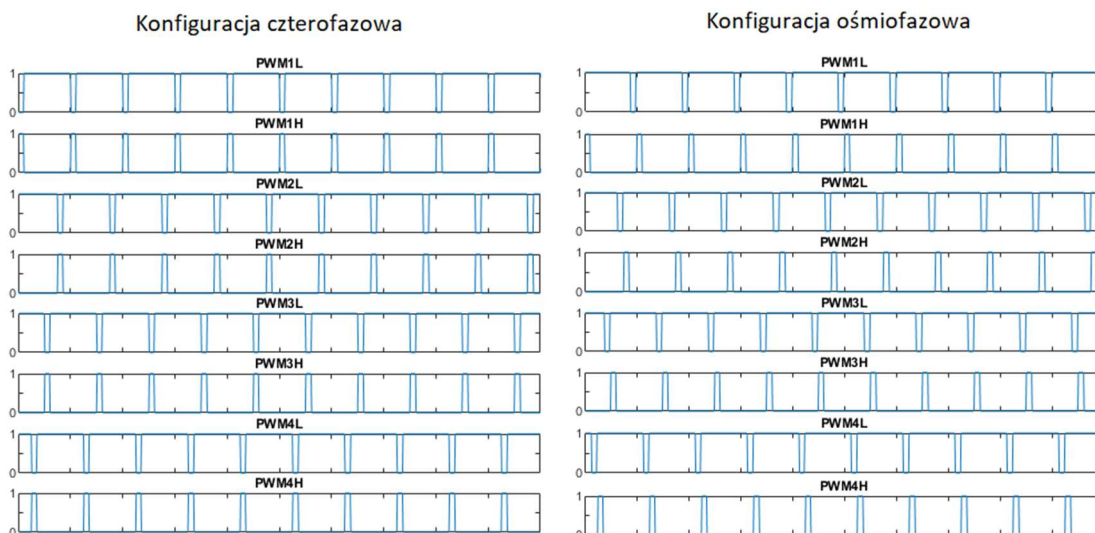
Rys. 3.1. Schemat poglądowy końcówki mocy klasy D opracowanego układu

W układzie wykorzystano scalone, poczwórne półmostki zbudowane z tranzystorów MOSFET typu N ze zintegrowanymi sterownikami bramek tranzystorów oraz układem

sterującym czasami martwymi tranzystorów i zabezpieczającym przed przeciążeniem prądowym lub zbyt wysoką temperaturą. Układy przeznaczone są do pracy z częstotliwością nośną sygnałów PWM około $f_{PWM}=384$ kHz. Na wyjście stopni mocy dołączono filtr dolnoprzepustowy drugiego rzędu, którego zadaniem jest stłumienie składowych harmonicznym sygnału PWM do poziomu szumu pomiarowego przetwornika ADC w układzie sprzężenia zwrotnego. Ze względu na niewielką częstotliwość pracy układów zastosowano wielofazową konfigurację stopni mocy w celu zapewnienia odpowiedniego tłumienia częstotliwości nośnej sygnału PWM.

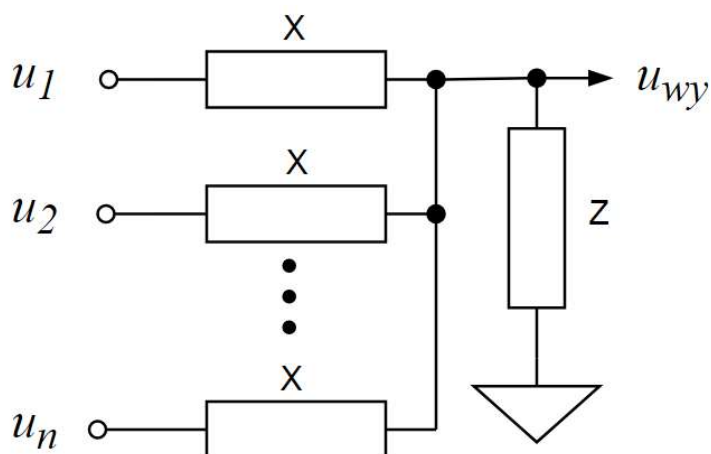
3.2. Wybór liczby faz i sposobu sterowania stopnia mocy

W zaprezentowanym układzie można zastosować dwie konfiguracje sprzętowe sygnałów sterujących PWM. W najczęściej stosowanej konfiguracji sygnały PWM1H~PWM4H (rys. 3.2) przesunięte są względem siebie o ten sam kąt fazowy, a sygnały PWMxL odpowiadają zanegowanym sygnałom PWMxH, co w zastosowanej konfiguracji daje sterowanie czterofazowe. Możliwe jest także sterowanie, w którym wszystkie sygnały PWM przesunięte są względem siebie o równy kąt fazowy, przy czym sygnały PWMxL mają polaryzację odwrotną w stosunku do sygnałów PWMxH, co umożliwia sterowanie ośmioletkowe. Przykładowe przebiegi czasowe dla obu konfiguracji pokazano na rys. 3.2.



Rys. 3.2. Sygnały sterujące w konfiguracji czterofazowej i ośmioletkowej

Układ wielofazowego filtra LC obciążonego głośnikiem można zamodelować jako wielowejściowy dzielnik napięcia, w którym każde z napięć wejściowych dołączone jest do wyjścia przez impedancję cewek X , a wyjście obciążone równoległym połączeniem impedancji kondensatora i głośnika Z . Schemat modelu pokazano na rys. 3.3.



Rys. 3.3. Model wielofazowego filtra przyłączonego na wyjście stopnia mocy

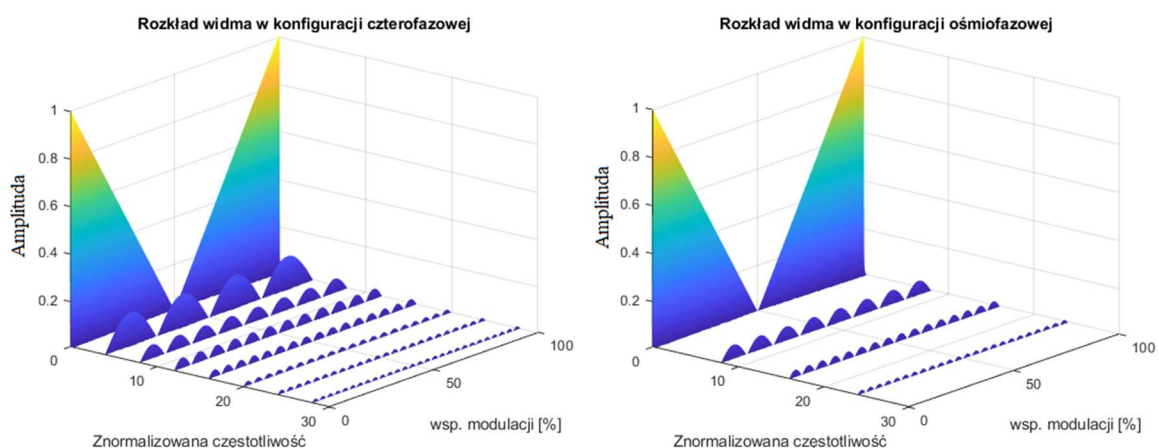
Napięcie u_{wy} na wyjściu P-wejściowego dzielnika napięcia jest dane wzorem:

$$u_{wy} = \frac{Z}{Z + \frac{X}{P}} \cdot \frac{1}{P} \sum_{n=1}^P u_n. \quad (3.1)$$

Można więc określić zastępcze napięcie wejściowe wielofazowego filtra jako

$$U_{we} = \frac{1}{P} \sum_{n=1}^P u_n \quad (3.2)$$

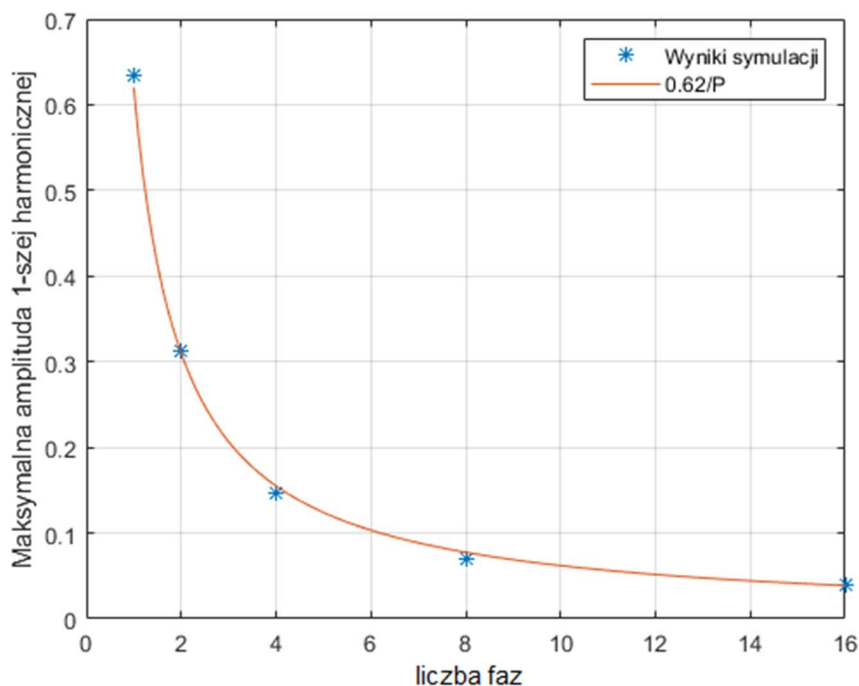
Celem oceny wpływu konfiguracji sygnałów sterujących wielofazowym stopniem mocy na pracę wzmacniacza obliczono widma zastępczych sygnałów wejściowych dla obydwu konfiguracji pokazanych na rys. 3.2. Na rysunku 3.4 przedstawiono wykresy rozkładów widmowych w funkcji głębokości modulacji – sygnałów będących kompozycją sygnałów sterujących PWM w wypadku sterowania cztero- i ośmiofazowego. Pierwsza harmoniczna sygnału będącego kompozycją sygnałów sterujących PWM występuje dla częstotliwości będącej iloczynem częstotliwości modulacji sygnału PWM i liczby faz. Na rys. 3.4 widać też, że poziom pierwszej harmonicznej sygnału wyjściowego zmniejsza się wraz ze wzrostem liczby faz. Sterowanie wykorzystujące równe przesunięcie fazowe wszystkich sygnałów PWM przynosi skutek w postaci znacznie korzystniejszego rozkładu widmowego sygnału wyjściowego, wymaga jednak dwukrotnie większej liczby generatorów PWM.



Rys. 3.4. Widma sygnałów będących kompozycją sygnałów sterujących PWM, dla sterowania cztero- i ośmifazowego

Maksymalne poziomy pierwszych harmoniczných w funkcji liczby faz pokazano na rys. 3.5. Wyniki uzyskano symulacyjnie przy długości wejściowego wektora danych FFT równej 100001 próbek zebranych z częstotliwością 1000 razy większą niż F_{PWM} . Zależność opisującą maksymalny poziom amplitudy pierwszej harmoniczných od liczby faz P przybliżono wzorem

$$V_{Pmax} \approx V_{ZAS} \frac{0.62}{P} \quad (\text{w zakresie do } P=16) \quad (3.3)$$



Rys. 3.5. Maksymalny poziom pierwszej harmoniczných sygnału PWM w zależności od liczby faz P

Filtr dolnoprzepustowy dołączony na wyjściu wzmacniacza mocy powinien zapewnić tłumienie pierwszej harmonicznej sygnału PWM do poziomu odpowiadającego połowie najmniej znaczącego bitu efektywnej rozdzielczości przetwornika $ENOB_{ADC}$. Stąd, jeśli sygnał podawany na wejście przetwornika ADC odpowiada zakresowi przetwarzania, to dla dołączonego na wyjściu wzmacniacza filtra drugiego rzędu otrzymujemy zależność

$$\left(\frac{f_N}{P \cdot f_{PWM}}\right)^2 \leq \frac{P}{0.62} 2^{-(ENOB_{ADC}+1)} \quad (3.4)$$

Dla parametrów opracowanego układu ($f_N = 24$ kHz, $ENOB_{ADC} = 11$ bit) liczba faz stopnia mocy P powinna być większa niż

$$P \geq \sqrt[3]{0.62 \cdot 2^{(ENOB_{ADC}+1)} \left(\frac{f_N}{f_{PWM}}\right)^2} = \sqrt[3]{0.62 \cdot 2^{(11+1)} \cdot \left(\frac{24000}{384000}\right)^2} \approx 2.15 \quad (3.5)$$

Zastosowana w prezentowanym układzie konfiguracja ośmiofazowa pozwala na daleko lepsze tłumienie poziomu pierwszej harmonicznej sygnału sterującego PWM, niż jest to konieczne. Realizacja projektu umożliwiająca sterowanie wykorzystujące do ośmiu faz pozwoliła na przetestowanie pracy układu w konfiguracji z różną liczbą faz, włącznie z analizą efektywnej rozdzielczości wielofazowego sygnału PWM.

3.3. Efektywna rozdzielczość wyjściowa wbudowanego modulatora szerokości impulsów

Zastosowanie wielofazowej konfiguracji stopnia mocy pozwala na osiągnięcie większej efektywnej rozdzielczości sygnału PWM dzięki uśrednianiu sygnałów z poszczególnych faz w dolnoprzepustowym filtrze LC. Powiększenie efektywnej rozdzielczości sygnału PWM realizuje się zmieniając o 1 wartość rejestru sterującego czasem trwania stanu aktywnego w odpowiedniej liczbie generatorów PWM sterujących fazami stopnia mocy. Na przykład dla konfiguracji ośmiofazowej trzy najmniej znaczące bity wielkości współczynnika modulacji odpowiadają liczbie generatorów, których okresy stanu aktywnego zostały wydłużone o jeden bit. Efektywna rozdzielczość wielofazowego sterowania PWM jest równa

$$ENOB_{PWM} = RES_{PWM} + \text{Log}_2 P, \quad (3.6)$$

gdzie RES_{PWM} oznacza rozdzielczość bazową generatora PWM.

Wbudowane w mikrokontroler generatory PWM taktowane są częstotliwością 983.04 MHz generowaną w układzie PLL, czego wynikiem jest rozdzielczość czasowa stanu aktywnego 1.01725 ns. Dla częstotliwości nośnej 384 kHz liczba możliwych stanów wynosi $983040000/384000=2560$. Ze względu na to, że do prawidłowej pracy stopnia mocy niezbędny jest czas ładowania kondensatorów układu *bootstrap* zasilających bramki tranzystorów z kanałem N stopnia mocy, każdy z tranzystorów musi być włączony co najmniej na pewien czas, ograniczając maksymalny i minimalny współczynnik modulacji PWM. Zbadano eksperymentalnie, że minimalny czas załączenia wykorzystywanego stopnia mocy wynosi około 325 ns, co ogranicza liczbę możliwych stanów modulatora PWM do około 1920. Odpowiada to rozdzielczości $RES_{PWM} = \text{Log}_2 1920 \approx 10.9$ bit. Wykorzystanie ośmiu generatorów PWM pozwala rozszerzyć rozdzielczość sygnału PWM o 3 bity, czyli do $ENOB_{PWM}=13.9$ bit.

Rozdzielczość sygnału sterującego PWM ma wpływ na dokładność odwzorowania przebiegu na wyjściu wzmacniacza mocy. Szum kwantyzacji sygnału sterującego równy $S_{PWM} = V_{ZAS} \cdot 2^{-ENOB_{PWM}}$ można traktować jako sygnał zakłócający dodany przed wyjściowym filtrem LC układu objętego sprzężeniem zwrotnym. Sygnał szumu kwantyzacji jest przenoszony na wyjście wzmacniacza zgodnie ze wzorem na transmitancję zakłócenia.

Poziom szumu kwantyzacji sygnału generatora PWM na wyjściu wynosi

$$S_{PWMout} = \frac{V_{ZAS}}{2^{ENOB_{PWM}}} \cdot \frac{T_F}{1 + T_F \cdot T_{FB} \cdot T_{PID}} \quad (3.7)$$

gdzie:

T_F – transmitancja dolnoprzepustowego filtru wyjściowego,

T_{FB} – transmitancja układu sprzężenia zwrotnego,

T_{PID} – transmitancja kompensatora PID.

Dla niskich częstotliwości, w których wzmocnienie regulatora jest duże ($|T_{PID}| \gg 1$), szum kwantyzacji generatora PWM jest dobrze tłumiony, jednak ze względu na spadek wzmocnienia członu całkującego dla większych częstotliwości o 20 dB/dek, poziom

szumu S_{PWMout} może mieć duże znaczenie w wyższym zakresie częstotliwości pasma akustycznego. Wskazano także na liniową zależność wielkości wyjściowego szumu kwantyzacji S_{PWMout} od napięcia zasilania, co potwierdza zasadność dostosowania wielkości napięcia zasilania za pomocą opisanego w punkcie 2.2 układu zasilacza.

Z powodu ograniczonej mocy obliczeniowej mikrokontrolera wykorzystanego do sterowania wzmacniaczem oraz ze względu na podobne rozdzielczości modulatora PWM ($RES_{PWM} = 10.9$ bit) i przetwornika ADC ($ENOB_{ADC} = 11$ bit) w prezentowanym wzmacniaczu nie było potrzeby powiększenia efektywnej rozdzielczości sygnału PWM w opisywany w tym punkcie sposób.

4. Filtr wyjściowy

Ze względu na konieczność tłumienia wysokoczęstotliwościowych składowych sygnału wyjściowego wzmacniacza mocy, konieczne jest zastosowanie pasywnego filtra dolnoprzepustowego. Zwykle wykorzystuje się filtr drugiego rzędu, którego charakterystyki częstotliwościowe silnie jednak zależą od impedancji obciążenia. Odpowiedni dobór parametrów filtra ma więc kluczowe znaczenie w układzie wykorzystującym sprzężenie zwrotne obejmujące filtr wyjściowy do sterowania wzmacniaczem. Parametry wykorzystywanych w filtrze cewek silnie wpływają również na sprawność stopnia mocy wzmacniacza klasy D. Indukcyjności filtra wybiera się, zakładając dopuszczalne straty mocy na rezystancjach własnych elementów, przez które płynie prąd cewki. Następnie należy dobrać kondensator filtra, tak aby uzyskać założoną częstotliwość graniczną.

4.1. Transmitancja filtra wyjściowego

Korzystając ze wzorów (1.1) i (3.2), transmitancję wielofazowego filtra przyłączanego na wyjściu końcówki mocy pracującej w układzie mostkowym BTL z równomiernym rozłożeniem przesunięć fazowych sygnałów sterujących można zapisać jako:

$$T_F(s) = \frac{2}{P} \left(1 + \sum_{n=1}^{P-1} e^{-s \frac{n T_{PWM}}{P}} \right) \cdot \frac{\frac{1}{LC}}{s^2 + s \frac{1}{Z_{load}} \sqrt{\frac{L}{C}} \sqrt{\frac{1}{LC} + \frac{1}{LC}}} \quad (4.1)$$

gdzie:

T_{PWM} – okres sygnału PWM,

Z_{load} – impedancja obciążenia przyłączona równolegle do wyjściowego kondensatora o pojemności C ,

$L = 4 \frac{L_{choke}}{P}$ – zastępcza indukcyjność filtra zależna od indukcyjności L_{choke} cewek zastosowanych na wyjściach stopnia mocy oraz od liczby faz P .

Dla niskich częstotliwości, tzn. gdy $\omega \ll \frac{1}{T_{PWM}}$, mamy $e^{-s T_{PWM}} \approx 1$, a transmitancja T_F upraszcza się do postaci

$$T_F(s) \approx \frac{2 \frac{1}{LC}}{s^2 + s \frac{1}{Z_{load}} \sqrt{\frac{L}{C}} \sqrt{\frac{1}{LC} + \frac{1}{LC}}} \quad (4.2)$$

Odzwierciedla ona wtedy poprawnie właściwości filtru, ponieważ częstotliwość f_N jego drgań własnych jest zwykle wielokrotnie niższa od częstotliwości sygnału PWM ($f_N \ll \frac{1}{T_{PWM}}$).

4.2. Zależność parametrów filtru od obciążenia

Standardowy głośnik dynamiczny można zamodelować jako [67]

$$Z_{load}(s) = \frac{C_m L_c M_m s^3 + J s^2 + K s + R_c}{C_m M_m s^2 + C_m R_m s + 1} \quad (4.3)$$

gdzie:

$$J = C_m L_c R_m + C_m M_m R_c, \quad (4.4)$$

$$K = C_m B_l^2 + L_c + C_m R_c R_m \quad (4.5)$$

oraz:

C_m – podatność mechaniczna zawieszenia głośnika,

L_c – indukcyjność cewki głośnika,

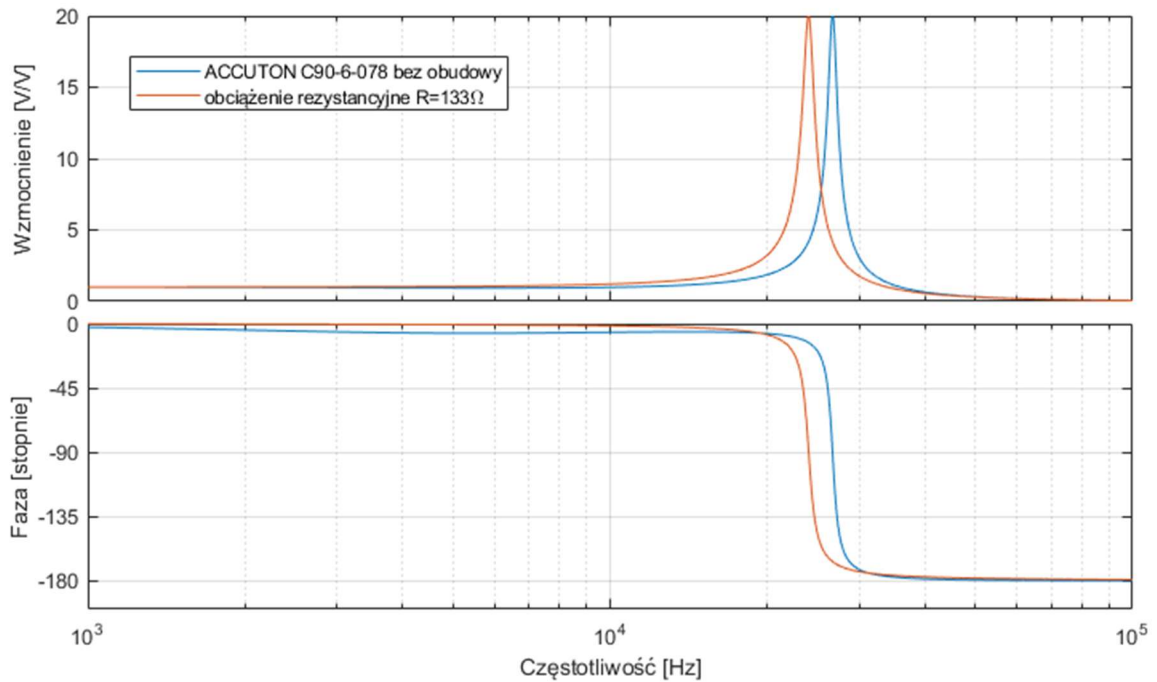
M_m – masa układu drgającego,

R_m – rezystancja mechaniczna zawieszenia,

R_c – rezystancja cewki,

B_l – współczynnik siły układu magnetycznego.

Na rys. 4.1 pokazano wykresy Bodego transmitancji filtru wyjściowego wzmacniacza klasy D obciążonego średniotonowym głośnikiem dynamicznym ACCUTON C90-6-078 albo rezystancją. Jak widać, filtr obciążony głośnikiem dynamicznym można aproksymować transmitancją drugiego rzędu, której dobroć i częstotliwość rezonansowa zależą zarówno od parametrów elementów wykorzystanych w filtrze, jak i od parametrów dołączonego głośnika lub kolumny głośnikowej. Warto zauważyć, że dołączenie głośnika dynamicznego na wyjście filtru powoduje podniesienie częstotliwości rezonansowej układu w porównaniu do filtru obciążonego rezystancją.



Rys. 4.1. Transmitancja wyjściowego filtra wzmacniacza klasy D ($L=44 \mu\text{H}$, $C=1 \mu\text{F}$) z dołączonym głośnikiem dynamicznym lub z obciążeniem rezystancyjnym

4.3. Dobór parametrów filtra wyjściowego stopnia mocy klasy D

Podobnie jak w układzie wzmacniacza klasy D z filtrem wyjściowym nieobjętym pętlą sprzężenia zwrotnego, charakterystyka przenoszenia filtra wyjściowego powinna równomiernie przenosić składowe sygnałów w zakresie pasma akustycznego przy jednoczesnym tłumieniu wyższych składowych sygnału PWM spoza pasma akustycznego do poziomu odpowiadającego połowie najmniej znaczącego bitu przetwornika ADC w obwodzie sprzężenia zwrotnego. Częstotliwość rezonansowa filtra LC powinna więc leżeć powyżej pasma akustycznego w miejscu zapewniającym odpowiednie tłumienie sygnału PWM. Ze względu na ograniczenia prędkości dokonywania pomiarów i obliczeń w systemie wbudowanym, stała czasowa obiektu sterowania, czyli filtra obciążonego głośnikiem, powinna być możliwie duża. W konsekwencji częstotliwość rezonansową filtra wyjściowego umieszcza się w pobliżu górnej granicy pasma akustycznego.

W przypadku układu wzmacniacza mocy, w którym wyjściowy filtr objęty jest sprzężeniem zwrotnym, współczynnik tłumienia filtra nie musi być bliski wartości krytycznej. Niski współczynnik tłumienia objawi się występowaniem podbicia charakterystyki wzmocnienia w pobliżu częstotliwości rezonansowej, czyli tzw. pikiem rezonansowym. Efekt ten można niemal całkowicie zniwelować dzięki zastosowaniu

kompensatora PID w układzie sterowania. Możliwość pracy układu z filtrem o niskim współczynniku tłumienia pozwala zastosować cewki o mniejszej indukcyjności, co znacząco obniża koszt wzmacniacza. Jednak zbyt niska indukcyjność w filtrze wyjściowym powoduje znaczny wzrost wartości skutecznej prądu cewki, a w konsekwencji znaczne straty mocy w końcowym stopniu wzmacniacza. Dla synchronicznego przekształtnika Buck zasilanego napięciem wielokrotnie większym niż napięcia spadku na kanałach tranzystorów i na diodach wbudowanych tranzystorów (*body diode*), skuteczny prąd cewki I_{Lrms} jest sumą geometryczną składowej stałej prądu wyjściowego I_O i składowej zmiennej I_{LC} prądu związanego z wymianą ładunku pomiędzy cewką i kondensatorem filtru wyjściowego [68], tzn.

$$I_{Lrms} = \sqrt{I_O^2 + I_{LC}^2} \approx \sqrt{I_O^2 + \frac{1}{12} \left(\frac{V_{ZAS} \cdot V_O - V_O^2}{V_{ZAS} \cdot L \cdot f_{PWM}} \right)^2} \quad (4.6)$$

gdzie:

I_O – prąd wyjściowy,

L – indukcyjność cewki filtru,

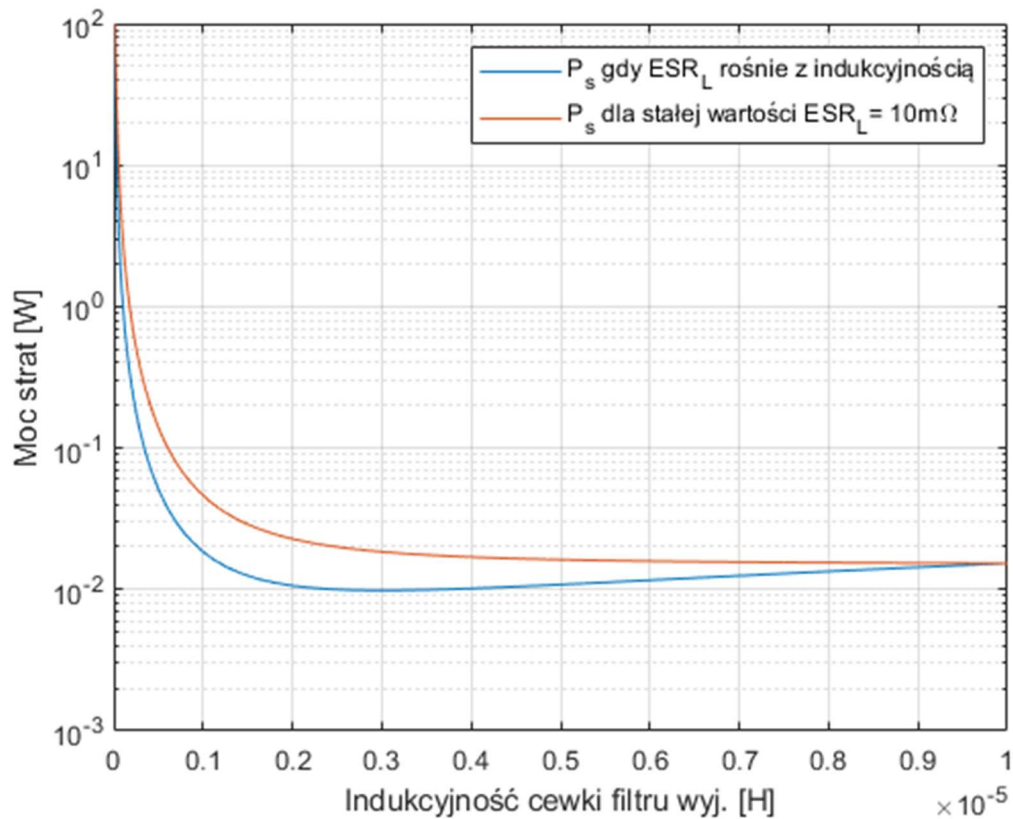
V_O – napięcie wyjściowe.

Jak pokazano w pracy [69], wartość skuteczna prądu cewki ma kluczowy wpływ na straty mocy P_S w rezystancjach elementów stopnia mocy, czyli kanałów tranzystorów w stanie przewodzenia $R_{DS(on)}$ oraz w rezystancji cewki filtru wyjściowego ESR_L . Zatem

$$P_S \approx (R_{DS(on)} + ESR_L) \cdot \left(I_O^2 + \frac{1}{12} \left(\frac{V_{ZAS} \cdot V_O - V_O^2}{V_{ZAS} \cdot L \cdot f_{PWM}} \right)^2 \right) \quad (4.7)$$

Na pozostałe straty mocy synchronicznego przekształtnika Buck indukcyjność cewki ma niewielki wpływ lub nie ma go wcale.

Na rys. 4.2 pokazano przykładowy wykres mocy opisanych strat w funkcji indukcyjności filtru wyjściowego. Analizy dokonano przy stałej wartości rezystancji cewki ESR_L , co odpowiada sytuacji, gdy obniża się koszty wraz ze zmniejszeniem wartości indukcyjności cewki oraz przy założeniu stałych kosztów cewki. Wartość ESR_L zwykle rośnie liniowo wraz ze wzrostem indukcyjności cewki o stałych wymiarach lub kosztach.



Rys. 4.2. Moc strat w stopniu mocy i wyjściowym filtrze w funkcji indukcyjności cewki dla $V_{ZAS}=100 \text{ V}$, $V_O=50 \text{ V}$, $I_O=1 \text{ A}$, $f_{PWM}=100 \text{ kHz}$, $R_{DS(on)}=5 \text{ m}\Omega$

Indukcyjność cewki filtru wyjściowego można wybrać, zakładając dopuszczalne straty mocy P_S związane z przepływem prądu cewki przez rezystancje elementów stopnia mocy. Przyjmując, że średnie napięcie wyjściowe wzmacniacza jest równe połowie napięcia zasilania $V_O = \frac{V_{ZAS}}{2}$, mamy na podstawie wzoru (4.6)

$$L \approx \frac{V_{ZAS}}{4 \cdot I_O \cdot f_{PWM}} \sqrt{\frac{1}{12 \left(\frac{P_S}{R_{DS(on)} + ESR_L} - I_O^2 \right)}} \quad (4.8)$$

Straty w cewce wynoszą zwykle około 50% całych strat mocy w układzie synchronicznego przekształtnika Buck [69]. Z tego powodu do obliczeń indukcyjności warto przyjąć moc strat P_S w zakresie 1~5% mocy wyjściowej wzmacniacza, tj. około 90~98% jego sprawności. Ponadto wielkość założonej mocy strat musi spełniać nierówność

$$P_S > I_O^2 (R_{DS(on)} + ESR_L) \quad (4.9)$$

5. Obwód sprzężenia zwrotnego

Głównym zadaniem obwodu sprzężenia zwrotnego jest dopasowanie poziomu sygnału wyjściowego do zakresu przetwarzania przetwornika ADC. Ze względu na wysokie wymagania odnośnie do precyzji i prędkości działania, skonstruowanie obwodu sprzężenia zwrotnego nie jest łatwe, wymaga bowiem dogłębnego zrozumienia problemów związanych z wykorzystaniem wzmacniaczy operacyjnych oraz odpowiedniego doboru i użycia przetworników ADC. Układ pomiarowy w obwodzie sprzężenia zwrotnego powinien pracować w paśmie znacznie szerszym od akustycznego, nie wnosząc przy tym dodatkowych zakłóceń ani znaczącego przesunięcia fazowego.

5.1. Konstrukcja obwodu sprzężenia zwrotnego

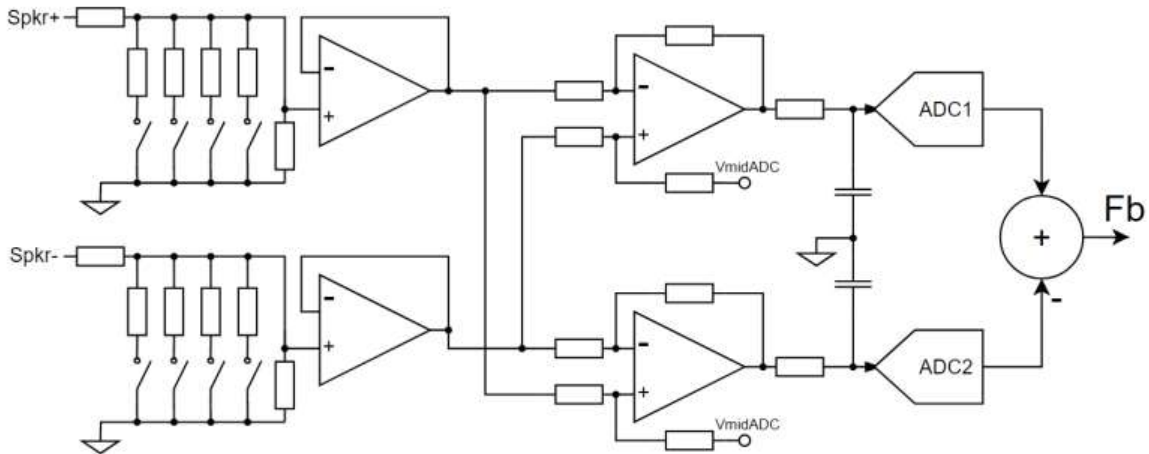
Na rys. 5.1 pokazano uproszczony schemat opracowanego obwodu. Jest on zrealizowany jako układ różnicowy i składa się z:

- podwójnego potencjometru służącego do regulacji poziomu sygnału,
- podwójnego wtórnika zapewniającego stałą impedancję wyjściową,
- podwójnego układu wzmacniacza różnicowego,
- filtru dolnoprzepustowego o bardzo niskiej stałej czasowej, zapewniającego niską impedancję wyjściową dla bardzo dużych częstotliwości.

Układ wzmacniacza różnicowego pozbywa się napięcia wspólnego na wyjściu głośnikowym, tzw. offsetu, formuje na wyjściach przeciwne sygnały pozwalające na różnicowe sterowanie przetworników ADC, wprowadza offset sygnałów wyjściowych na poziomie połowy zakresu przetwarzania przetworników ADC oraz zapewnia niską impedancję wyjściową.

Potencjometr na wejściu zrealizowano jako układ dzielnika napięcia z czterema rezystorami dołączanymi do masy za pomocą sterowanych cyfrowo przełączników o niskiej pojemności własnej, co umożliwia uzyskanie szesnastu poziomów tłumienia. Takie rozwiązanie pozwala osiągnąć szerokie pasmo przenoszenia układu sterowanego cyfrowo. Typowe potencjometry cyfrowe mają niewielkie pasmo przenoszenia, wprowadzają zniekształcenia i nie mogą pracować z wysokimi napięciami wejściowymi. Zastosowane w układzie pomiarowym przełączniki mają pojemność otwartego styku równą 18 pF. Sygnał różnicowy sformowany w układzie wzmacniaczy jest podany na dwa wbudowane w mikrokontroler dsPIC33E przetworniki ADC. Sygnały z wyjść tych

przetworników są odejmowane, a utworzony w ten sposób sygnał wykorzystywany bezpośrednio w układzie kompensatora PID. Zastosowanie topologii różnicowej pozwala na powiększenie zakresu dynamiki i uodpornia układ na zakłócenia.



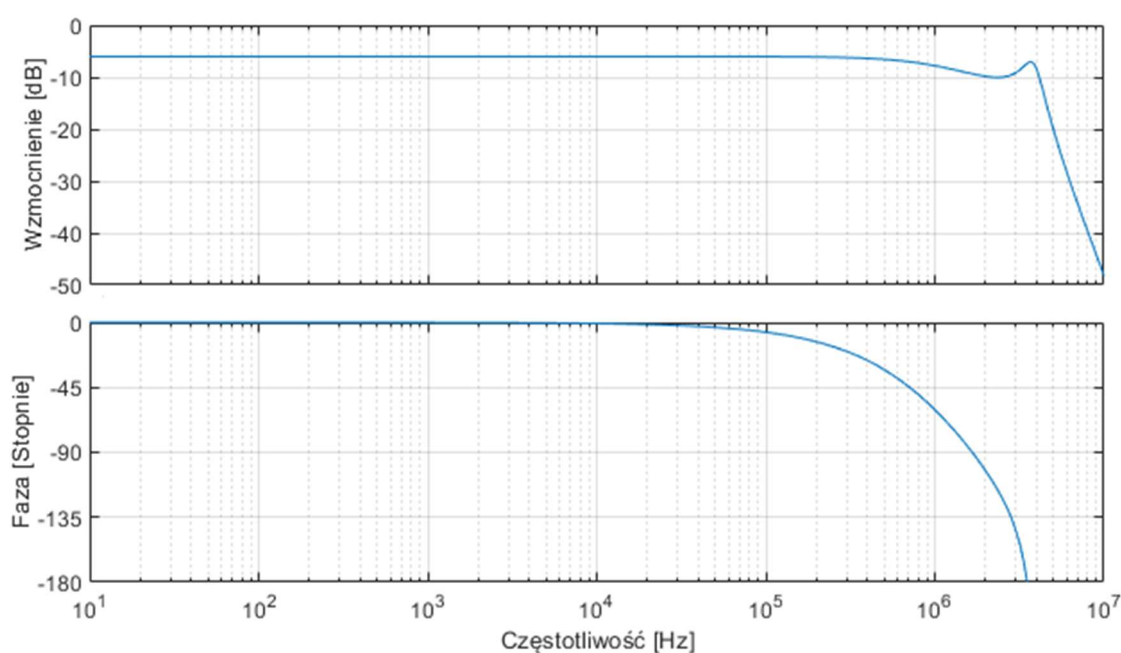
Rys. 5.1. Uproszczony schemat obwodu sprzężenia zwrotnego wzmacniacza

Obwód sprzężenia zwrotnego ma kluczowy wpływ na jakość sygnału wyjściowego, ponieważ zniekształceń wprowadzanych w obwodzie nie da się skompensować, a dodane przesunięcie fazowe bezpośrednio wpływa na prędkość działania i stabilność całego układu. Należy więc wybrać szybkie układy, z polem wzmocnienia GBWP (*Gain Bandwidth Product*) wielokrotnie większym od częstotliwości próbkowania. Wzmacniacze operacyjne obwodu pracują z jednostkowym wzmocnieniem, potrzebne są więc układy, które umożliwiają pracę właśnie w takich warunkach [70]. Dodatkowym wymaganiem jest możliwość pracy z pojemnościowym obciążeniem [71,72], ponieważ dolnoprzepustowy filtr RC włączany na wejściach przetworników ADC zwykle składa się z niewielkiej rezystancji i kondensatora o znacznej pojemności.

Główną rolą filtra RC włączanego na wejściu przetworników ADC jest zapewnienie niskiej impedancji źródła sygnału wprowadzanego do układu pamiętająco-próbkującego przetwornika przy możliwie najmniejszym przesunięciu fazowym. Częstotliwość graniczną filtra RC dobiera się zwykle jako wielokrotnie większą od częstotliwości próbkowania, nie zapobiega on więc zjawisku aliasingu. Elementy wyjściowego filtra dolnoprzepustowego dobiera się na podstawie danych zawartych w nocie katalogowej przetwornika ADC określającej maksymalną impedancję źródła sygnału R_S . Pojemność filtra powinna mieć reaktancję równą R_S dla częstotliwości próbkowania. W celu zminimalizowania przesunięcia fazowego filtra rezystancję najczęściej dobiera się

eksperymentalnie jako najmniejszą wartość, która zapobiega pojawianiu się oscylacji na wyjściu wzmacniacza operacyjnego obciążonego tym filtrem. Na przykład dla zastosowanego układu dsPIC33EP impedancja źródła sygnału analogowego nie powinna być większa niż 100Ω , stąd zastosowano kondensator o pojemności 1 nF i rezystor 33Ω . Częstotliwość graniczna filtra RC wynosi zatem 48 MHz .

Dodatkowym zadaniem filtra RC jest zapewnienie w przybliżeniu stałej impedancji obciążenia wzmacniacza operacyjnego sterującego przetwornikiem ADC. Minimalizuje to zakłócenia pojawiające się na wyjściach wzmacniaczy pod wpływem zmieniającego się skokowo obciążenia podczas ładowania pojemności układu próbkująco-pamiętającego. Na rysunku 5.2 pokazano wykresy Bodego transmitancji T_m całego układu pomiarowego prezentowanego wzmacniacza dla otwartych przełączników wejściowego dzielnika napięcia, co najbardziej ogranicza pasmo przenoszenia. Dzięki skrupulatnemu doborowi elementów i przemyślanej konstrukcji układ pomiarowy wprowadza niewielkie przesunięcie fazy w zakresie częstotliwości aż do 100 kHz . Szczegółowy schemat układu pokazano w załączniku rozprawy.



Rys. 5.2. Charakterystyki Bodego transmitancji układu pomiarowego wzmacniacza

Jeśli obwód pomiarowy dla częstotliwości f_{GM} , określającej margines wzmocnienia (*GainMargin*), tzn. takiej, dla której przesunięcie fazowe całej otwartej pętli sterowania

wzmacniacza jest równe -180° , wprowadza niewielkie przesunięcie fazowe, wówczas transmitancję toru pomiarowego można przybliżyć stałą wartością

$$T_m(s) \approx K_m. \quad (5.1)$$

5.2. Wybór przetworników ADC

Dzięki zasadzie działania przetworników ADC Δ - Σ wykorzystującej nadpróbkowanie, przetworniki te wprowadzają znaczne tłumienie powyżej częstotliwości Nyquista [73]. Właściwość ta pozwala na zastosowanie filtra LC o większej częstotliwości granicznej albo mniejszej liczby faz w stopniu mocy. Współcześnie produkowane mikrokontrolery sygnałowe zwykle wyposażone są w szybkie przetworniki z sukcesywną aproksymacją SAR, które nie mają opisanej wyżej zalety, przez co wymagają stosowania standardowego filtra antyaliasingowego. Jak pokazano dalej na rys. 5.3, zastosowanie techniki nadpróbkowania sygnału wejściowego z uśrednianiem, realizowanej sprzętowo w nowoczesnych mikrokontrolerach z przetwornikami SAR, zapewnia niewielki spadek charakterystyki przenoszenia ponad połową wyjściowej częstotliwości próbkowania, na poziomie -20 dB/dek. Zastosowanie tej techniki pozwala na niewielkie obniżenie wymagań stawianych przed filtrem antyaliasingowym, ale w znacznie niższym stopniu, niż ma to miejsce w przypadku przetworników Δ - Σ .

5.3. Próbkowanie sygnału w przetwornikach SAR

Czas próbkowania układu próbkująco-pamiętającego S&H (*Sample and Hold*) powinien być wielokrotnie dłuższy od stałej czasowej związanej z ładowaniem kondensatora $C_{S\&H}$ przez rezystancję klucza dołączającego wejście przetwornika. W wykorzystanym układzie wynosi ona $\tau_{S\&H}=1.75$ ns. Przyrównując zależność opisującą poziom napięcia odpowiedzi skokowej układu inercyjnego pierwszego rzędu do błędu kwantyzacji przetwornika ADC, otrzymujemy minimalny czas próbkowania t_{samp_min} niezbędny do uzyskania dokładności wynikającej z efektywnej rozdzielczości przetwornika $ENOB_{ADC}$, czyli

$$t_{samp_min} = \tau_{S\&H} \cdot (-\ln 2^{-ENOB_{ADC}}) \quad (5.2)$$

W tab. 5.1 pokazano wymagane minimalne czasy próbkowania dla typowych rozdzielczości przetworników ADC. Dobrą praktyką jest rozpoczęcie próbkowania zaraz po zakończeniu konwersji na postać cyfrową poprzednio zatrzaśniętej w układzie S&H wartości napięcia. Wówczas proces próbkowania odbywa się niejako w tle, podczas dokonywania obliczeń wyjścia kompensatora PID (tak jak pokazano na rys. 6.4).

Tab. 5.1. Czasy próbkowania dla typowych rozdzielczości przetworników ADC

$ENOB_{ADC}$ [bit]	8	10	12	16
T_{smp_min}	$5.55 \tau_{S\&H}$	$6.93 \tau_{S\&H}$	$8.32 \tau_{S\&H}$	$11.1 \tau_{S\&H}$

Ponieważ czas konwersji napięcia na postać cyfrową w przetwornikach ADC SAR jest zwykle wielokrotnie dłuższy niż stała czasowa układu S&H, transmitancję przetwornika ADC można uprościć do postaci

$$T_{ADC}(s) = \frac{1/\tau_{S\&H}}{s+1/\tau_{S\&H}} \cdot \frac{2^{ADC_{res}}}{V_{refADC}} e^{-s(\tau_{ADC}+\tau_{S\&H}(-\ln 2^{-ENOB_{ADC}}))} \approx \frac{2^{ADC_{res}}}{V_{refADC}} e^{-s\tau_{ADC}} \quad (5.3)$$

gdzie:

ADC_{res} – rozdzielczość przetwornika ADC,

V_{refADC} – wielkość napięcia odniesienia przetwornika ADC,

τ_{ADC} – czas trwania procesu konwersji podany przez producenta przetwornika ADC.

Dla wykorzystywanego w prezentowanej pracy układu przetwornika ADC czas konwersji wynosi 264 ns, czyli ponad 150 razy więcej niż $\tau_{S\&H}$.

5.4. Powiększenie efektywnej rozdzielczości przetwarzania A/C poprzez nadpróbkowanie z uśrednianiem

Producenci mikrokontrolerów często wyposażają bloki przetworników w sprzętowe układy uśredniania i decymacji pozwalające na poprawę efektywnej rozdzielczości przetwarzania kosztem częstotliwości próbkowania zgodnie z zależnością [43,74]

$$ENOB_{ADC} = ADC_{res} + 1.66 \text{Log}(OVSR), \quad (5.4)$$

gdzie:

$ENOB_{ADC}$ – efektywna rozdzielczość wyjściowa z nadpróbkowaniem,

ADC_{res} – nominalna rozdzielczość przetwornika ADC,

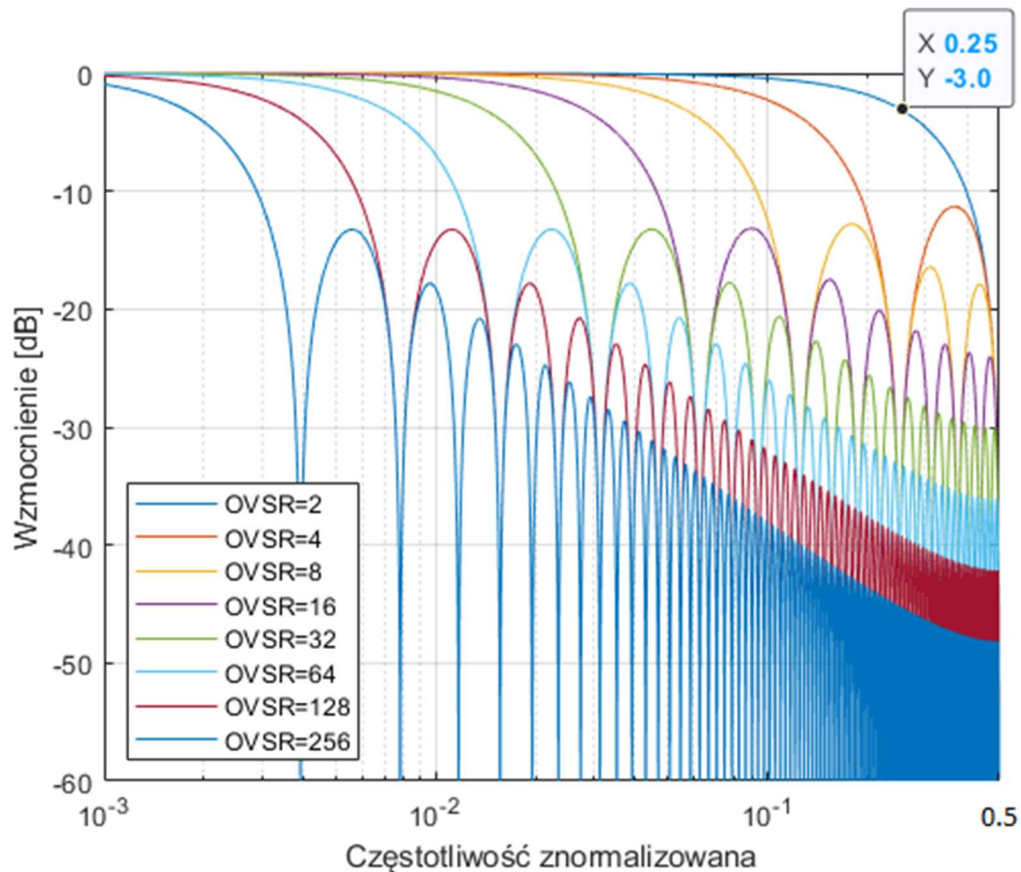
$OVSR$ – szerokość okna filtra uśredniającego (stosunek częstotliwości próbkowania na wejściu i wyjściu).

Należy zwrócić uwagę, że układ uśredniania jest filtrem FIR (*Finite Impulse Responce*) z prostokątnym oknem. Amplitudowa charakterystyka częstotliwościowa filtra jest więc następującą funkcją [75]

$$H[f] = Abs\left(\frac{\sin(\pi f \cdot OVSR)}{OVSR \cdot \sin(\pi f)}\right), \quad (5.5)$$

gdzie f oznacza częstotliwość znormalizowaną względem częstotliwości Nyquista.

Jak pokazano na rys. 5.3, w typowym zastosowaniu filtr dodaje 3 dB tłumienia dla wyjściowej częstotliwości Nyquista (po decymacji). Filtr antyaliasingowy należy więc projektować, przyjmując do obliczeń wyjściową częstotliwość próbkowania [76].



Rys. 5.3. Charakterystyki wzmocnienia filtra FIR dla typowo wykorzystywanych w mikroprocesorach szerokościach prostokątnego okna

W prezentowanym układzie przetworniki ADC pracują ze współczynnikiem $OVSR=2$, co pozwoliło uzyskać dodatkowe 0.5 bit efektywnej rozdzielczości pionowej.

6. Mikroprocesorowy układ sterowania wzmacniacza mocy

Z uwagi na destrukcyjny wpływ opóźnień obliczeniowych i procesowych systemu wbudowanego na wprowadzane przesunięcie fazowe, główny nacisk w czasie projektowania architektury oprogramowania sterującego wzmacniaczem położono na przyśpieszenie i synchronizację procesu obliczeniowego. Wobec wymaganego krótkiego czasu obliczeń, do sterowania wzmacniacza wykorzystano kompensator PID zaimplementowany z wykorzystaniem mechanizmów potokowego przetwarzania danych jednostki arytmetycznej mikrokontrolera sygnałowego. Umożliwiono prowadzenie obliczeń sygnału wyjściowego kompensatora z uwzględnieniem koniecznej do zastosowania, ze względu na mały okres próbkowania, zwiększonej precyzji współczynników wzmocnień. Określono także ograniczenia, jakim należy poddać współczynniki wzmocnień kompensatora, biorąc pod uwagę parametry szumowe wykorzystanych przetworników ADC.

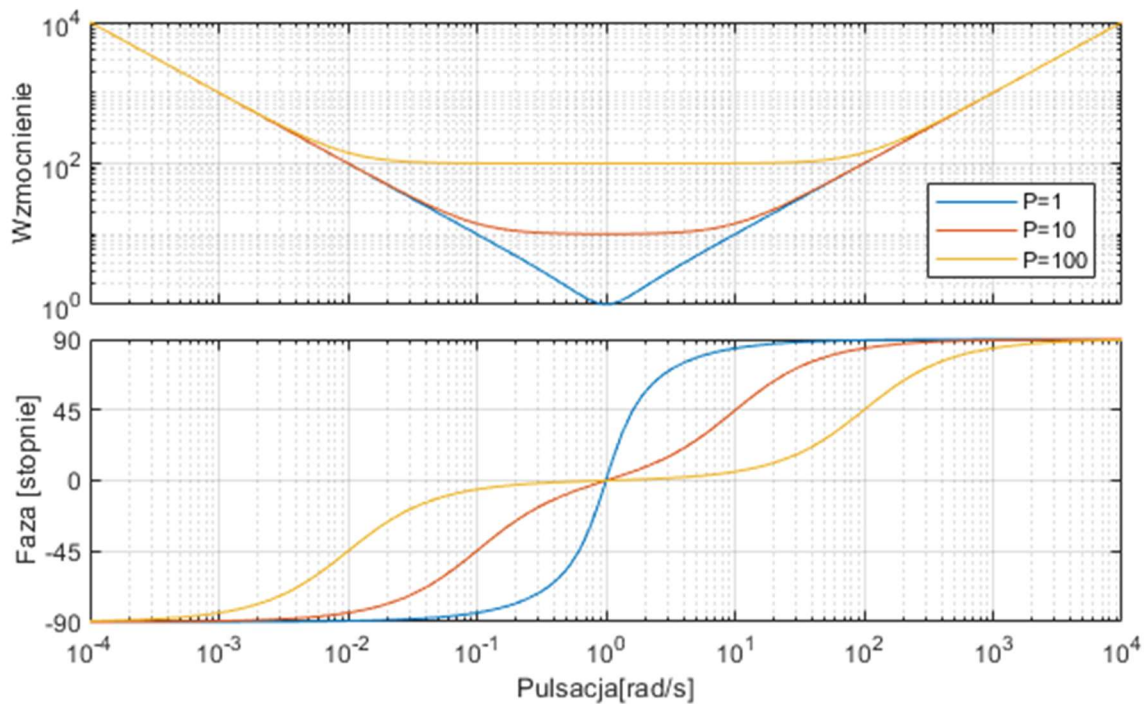
6.1. Wykorzystanie kompensatora PID do sterowania stopniem mocy wzmacniacza klasy D

Projekt wzmacniacza zrealizowano z założeniem objęcia sprzężeniem zwrotnym wyjściowego, dolnoprzepustowego filtra LC. Obiekty drugiego i wyższych rzędów, ze względu na znaczne ujemne przesunięcie fazowe dla wysokich częstotliwości, nie mogą efektywnie pracować z kompensatorem proporcjonalnym. Wymagany jest człon całkujący, który drastycznie zawęży pasmo przenoszenia lub transmitancja kompensatora z członem różniczkującym, o dodatnim przesunięciu fazowym dla dużych częstotliwości. Duże dodatnie, przewidujące przesunięcie fazy można także uzyskać w układach wykorzystujących model układu do predykcji zachowania pod wpływem wcześniejszych pobudzeń. Realizacja takiego sterowania jest jednak złożona algorytmicznie, a zatem czas konieczny na wykonanie algorytmu przez mikrokontroler byłby znacznie większy. Z tego powodu w układzie automatycznej regulacji napięcia wyjściowego wzmacniacza wykorzystano typowy kompensator PID:

$$T_{PID}(s) = K_P + \frac{K_I}{s} + K_D s \quad (6.1)$$

gdzie K_P , K_I oraz K_D są odpowiednio wzmocnieniami członu proporcjonalnego, całkującego oraz różniczkującego. Jak pokazano na rys. 6.2, typowa transmitancja T_{PID}

dla niskich częstotliwości ma właściwości całkujące (przesunięcie fazowe około -90°), dla wysokich właściwości różniczkujące (przesunięcie fazowe sięgające $+90^\circ$), a dla średnich wzmacnia sygnał proporcjonalnie do wzmocnienia K_P , nie wprowadzając wyraźnego przesunięcia fazowego. Minimalne wzmocnienie równe K_P i zerowe przesunięcie fazowe występuje dla pulsacji $\omega_{0PID} = \sqrt{\frac{K_I}{K_D}}$.



Rys. 6.1. Wykresy Bodego transmitancji T_{PID} dla $K_I=1, K_D=1$

Zastosowanie kompensatora PID pozwala na uzyskanie wysokiej precyzji w zakresie niskich częstotliwości, gdzie duże wzmocnienie członu całkującego zmniejsza uchyb regulacji, oraz na rozszerzenie pasma przenoszenia układu zamkniętego przez częściową kompensację narastającego ujemnego przesunięcia fazowego obiektu dzięki dodatniemu przesunięciu fazowemu członu różniczkującego. Wzmocnienie układu otwartego może być większe od jednościi w szerszym zakresie częstotliwości.

Jak pokazano w punkcie 1.2, stopień mocy wzmacniacza obciążony filtrem wyjściowym jest układem oscylacyjnym drugiego rzędu. Zastosowanie kompensatora PID jest zatem rozwiązaniem pozwalającym na stabilną pracę wzmacniacza klasy D w szerokim zakresie częstotliwości ze sprzężeniem zwrotnym obejmującym wyjściowy filtr LC.

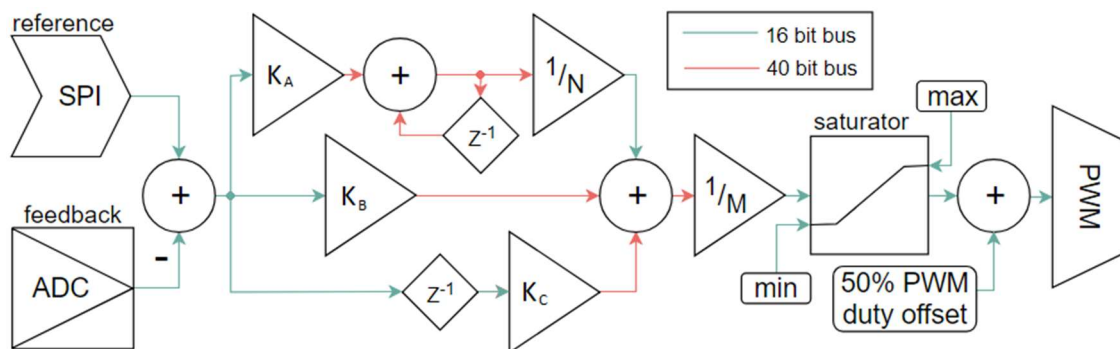
6.2. Realizacja programu kompensatora PID z wykorzystaniem języka maszynowego jednostki arytmetycznej mikrokontrolera sygnałowego

W celu implementacji kompensatora PID w programie mikrokontrolera konieczne jest wyrażenie jego transmitancji w dziedzinie dyskretnego przekształcenia z . Dyskretną postać kompensatora otrzymano, wykorzystując ekstrapolację zerowego rzędu ($s=1 - z^{-1}$):

$$T_{PID}(z) = K_P + \frac{K_D}{T_s} (1 - z^{-1}) + K_I \cdot T_s \frac{1}{1 - z^{-1}} \quad (6.2)$$

gdzie T_s oznacza okres próbkowania.

Głównym celem w projektowaniu architektury systemu wbudowanego w mikrokontroler oraz algorytmów realizujących funkcję kompensatora jest skrócenie czasu przetwarzania od momentu pomiaru sygnału sprzężenia zwrotnego do wprowadzenia sygnału sterującego na wejście obiektu. Wykorzystanie języka maszynowego pozwala na znaczące skrócenie czasu obliczeń w stosunku do oprogramowania opracowanego w języku C. Dodatkowo jednostki arytmetyczne przystosowane do przetwarzania sygnałowego są wyposażone w sprzętowo realizowane operacje mnożenia, w wielobitowy akumulator oraz w złożony układ magistrali danych. Pozwala to na realizację operacji mnożenia i akumulacji MAC (*multiply and accumulate*) w jednym cyklu zegarowym wraz z przesyłem danych. W standardowej jednostce algebraiczno-logicznej do realizacji operacji MAC konieczne byłoby wykonanie przynajmniej pięciu osobnych operacji adresowania, kopiowania czynników, mnożenia, przesuwania bitowego i przesłania wyniku do pamięci podręcznej lub RAM. Wykorzystanie operacji typu MAC znakomicie przyśpiesza realizację obliczeń sygnałowych, ale opracowanie kodu wykorzystującego te operacje wymaga dobrej znajomości działania potokowych mechanizmów adresowania i kopiowania danych, zaś proces syntezy programu jest żmudny. W wyniku przeprowadzonej syntezy opracowano algorytm realizujący program kompensatora PID w układzie I + PD przedstawionym na rys. 6.3.



Rys. 6.2. Blokowa struktura programu zrealizowanego w języku maszynowym mikrokontrolera DSP

Kod programu w języku maszynowym mikrokontrolera dsPIC33E wraz z opisem umieszczono w Załączniku B. Pętla programu realizująca w całości proces pokazany na rysunku 6.3 zawiera jedynie 26 instrukcji wykonywanych nie dłużej niż w ciągu 31 cykli zegarowych jednostki arytmetycznej taktowanej sygnałem zegarowym o częstotliwości 70.08 MHz. Realizacja programu trwa więc co najwyżej 442 ns, umożliwiając pracę z sygnałem sprzężenia zwrotnego o maksymalnej częstotliwości próbkowania równej 2.26 MHz. W układzie zastosowano jednak częstotliwość próbkowania 1.536 MHz pozwalającą na synchronizację procesu próbkowania z sygnałem zegarowym magistrali SPI przesyłającej dane strumienia audio ($48 \text{ ksp/s} \cdot 16 \text{ bit} = 768 \text{ kbps}$). W trakcie syntezy programu szczególną uwagę zwrócono na skrócenie czasu pomiędzy odczytem sygnału sprzężenia zwrotnego a wpisaniem wyniku obliczeń na wyjście. Niezbędne operacje zajmują nie więcej niż 22 cykle zegarowe, tj. maksymalnie $\tau_{PID_{max}} = 313.72 \text{ ns}$. Następnie realizowane są instrukcje przygotowujące do kolejnego cyklu obiegu pętli, w tym m.in. mnożenie poprzedniej wielkości uchybu przez współczynnik K_C .

6.3. Wpływ częstotliwości próbkowania na precyzję przetwarzania danych w stałoprzecinkowej jednostce arytmetycznej

Ze względu na bardzo wysoką częstotliwość próbkowania (bardzo mały okres cyklu T_S) wzmocnienie toru całkującego równe $K_I \cdot T_S$ może przyjmować niewielkie wartości. Uniemożliwia to precyzyjny dobór nastaw lub, w skrajnym przypadku, gdy $K_I \cdot T_S < 1$, w ogóle uniemożliwia pracę. Podobna sytuacja odnosi się do toru różniczkującego, uniemożliwiając ustawienie wzmocnienia K_D/T_S tego toru większego niż dostępny dla operacji MAC zakres czynników – dla rdzenia 16-bitowego jest to maksymalnie 2^{15} . Konieczne jest zatem wprowadzenie do transmitancji dodatkowych współczynników

normalizujących M , N w sposób zapewniający dobór wzmocnień torów całkującego i różniczkującego w szerszym zakresie wartości, stosownie do wzoru

$$T_{PID}(z) = \frac{1}{M} \left(K_B + K_C z^{-1} + \frac{K_A}{1-z^{-1}} \cdot \frac{1}{N} \right) \quad (6.3)$$

gdzie:

$$K_A = M \cdot N \cdot K_I \cdot T_S \quad (6.4)$$

$$K_B = M \left(K_P + \frac{K_D}{T_S} \right) \quad (6.5)$$

$$K_C = -M \frac{K_D}{T_S} \quad (6.6)$$

Wprowadzone współczynniki M , N należy dobrać tak, aby minimalizować błąd zaokrąglania współczynników wzmocnień K_A , K_B , K_C do wielkości całkowitych. W celu skrócenia czasu obliczeń operacje dzielenia przez współczynniki M , N wykonuje się z wykorzystaniem rejestru przesuwnego. Dzięki odpowiedniej strukturze jednostki arytmetycznej mikrokontrolera dzielenie przez wartość będącą potęgą liczby dwa jest realizowane w ramach jednego rozkazu typu MAC, czyli w jednym potoku z adresowaniem i kopiowaniem czynników, ich mnożeniem oraz zapisem wyniku operacji do wybranego akumulatora. Nie zabiera to więc dodatkowego czasu. Z tego powodu współczynniki M , N muszą jednak przyjmować wartości będące całkowitymi potęgami dwójki.

6.4. Wpływ szumu przetwarzania A/C na ograniczenie wzmocnień kompensatora

Maksymalna wartość wzmocnienia kompensatora PID jest ograniczona poziomem szumów na wejściu toru sprzężenia zwrotnego. Sygnał szumu odczytany z przetwornika ADC jest wzmacniany przez kompensator PID i przenoszony na wyjście wzmacniacza. Współcześnie oferowane wzmacniacze operacyjne mają bardzo dobre parametry szumowe, ponadto niskie wzmocnienie toru pomiarowego pozwala na zastosowanie rezystorów o niewielkiej rezystancji, dla których szumy własne w temperaturach pokojowych można pominąć. Jeśli sygnał podawany na wejście jest prawidłowo filtrowany, tzn. zapobiega zjawisku aliasingu, to szum pojawiający się na wyjściu jest wynikiem właściwości samego przetwornika ADC. Poziom sygnału szumu na wyjściu przetwornika ADC wyrażony w bitach określa się jako

$$Nb_{ADC} = ADC_{res} - \log_2 \left[10^{\frac{SNR_{ADC}}{20}} \right] \quad (6.7)$$

gdzie:

ADC_{res} – nominalna rozdzielczość przetwornika ADC,

SNR_{ADC} – wyrażony w decybelach współczynnik stosunku wielkości sygnału do szumu tego przetwornika.

Człon całkujący, ze względu na swój uśredniający charakter, słabo przenosi szum na wyjście kompensatora, więc jego wpływ można pominąć. Największemu ograniczeniu wzmocnienia ze względu na wielkość szumu pomiarowego podlega człon różniczkujący. Człon proporcjonalny zwykle ma niewielkie wzmocnienie, przez co posiada umiarkowany wpływ na wielkość szumu na wyjściu. W celu zapobiegania przenoszeniu sygnału szumu przetwornika ADC na wyjście wzmacniacza, wzmocnienia torów całkującego i proporcjonalnego regulatora PID powinny spełniać nierówność

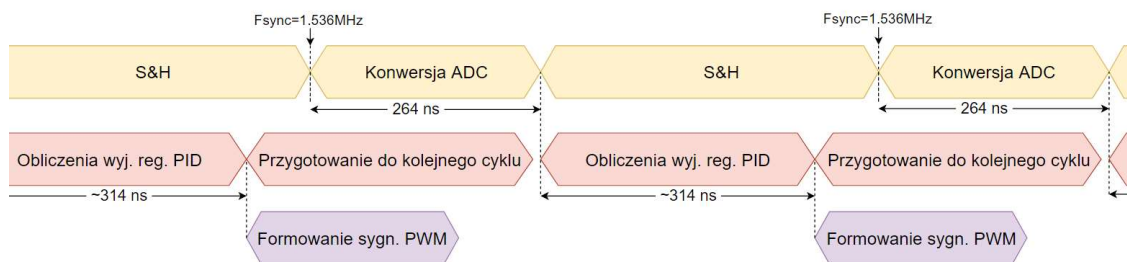
$$\frac{K_B}{M}, \frac{K_C}{M} \leq 2^{(-N_{ADC})} \quad (6.8)$$

Jak pokazano w punkcie 1.2.4, ograniczenie wzmocnień regulatora PID powoduje zmniejszenie stopnia kompensacji zakłóceń lub nieliniowości w pętli objętej sprzężeniem zwrotnym. Dlatego jeśli zniekształcenia sygnału wyjściowego są większe od szumu, stosuje się słabsze ograniczenia niż powyższe. W prezentowanym układzie, w którym $SNR_{ADC} = -63$ dB, $ADC_{res} = 11$ bit, szum przetwornika wynosi $Nb_{ADC} = 0.54$ bit, zatem aby wyeliminować wpływ szumu na wyjście, ograniczenia wzmocnień musiałyby wynosić:

$$\frac{K_B}{M}, \frac{K_C}{M} < 1.45.$$

6.5. Synchronizacja procesów przetwarzania danych w systemie mikroprocesorowym

Procesy przetwarzania ADC, transmisji danych referencyjnych, obliczenia oraz formowania sygnału PWM muszą być wykonywane jednocześnie, konieczna jest zatem ich synchronizacja. Na rys. 6.4 przedstawiono przebieg zadań realizowanych w procesie regulacji sygnału wyjściowego wzmacniacza.



Rys. 6.3. Synchronizacja procesów pomiaru i obliczeń w układzie wzmacniacza

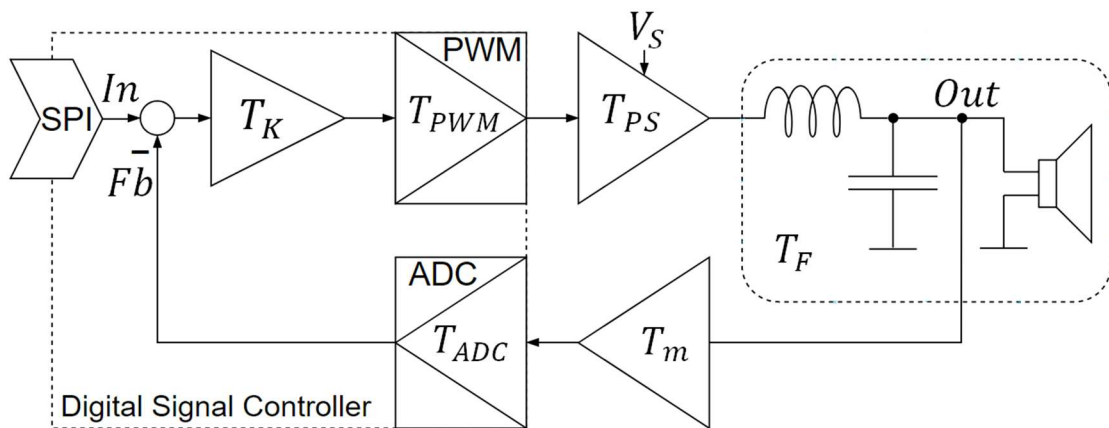
Pomiar sygnału sprzężenia zwrotnego rozpoczyna się od ładowania pojemności układu próbkująco-pamiętającego SH przetwornika ADC. System sterowania synchronizowany jest sygnałem zegarowym o częstotliwości 1.536 MHz, który wyzwała zakończenie okresu próbkowania i rozpoczyna proces przetwarzania analogowo-cyfrowego. Program wbudowany w mikrokontroler oczekuje na zakończenie przetwarzania i po skopiowaniu wartości nowej próbki sygnału przeprowadza obliczenia wyjścia kompensatora oraz uaktualnia współczynnik modulacji wyjściowego generatora PWM. Sygnał zegarowy 1.536 MHz wykorzystywany jest także do synchronizacji układu generatora sygnału zegarowego CLK 768 kHz 16-bitowej, synchronicznej magistrali SPI przesyłającej strumień danych referencyjnych z częstotliwością 48 kpsps.

7. Dobór nastaw kompensatora PID

Wartości nastaw K_P , K_I , K_D kompensatora PID powinny zapewniać stabilną pracę wzmacniacza oraz precyzyjne śledzenie sygnału referencyjnego w możliwie szerokim paśmie częstotliwości. O dynamicznych właściwościach obiektu, dla którego dobiera się nastawy, decydują przede wszystkim filtr wyjściowy oraz czas wykonywania algorytmu PID, czyli opóźnienie. Ze względu na oscylacyjne właściwości filtra oraz opóźnienie nastawy PID dobiera się, zakładając warunek eliminacji biegunów i zer oraz wymagany zapas fazy. Ponieważ czas wykonywania algorytmu zależy od możliwości procesora i realizacji programowej, należy przeanalizować jego wpływ na podstawowe parametry wzmacniacza. Ze względów praktycznych potrzebna jest również analiza odporności układu na zmiany współczynnika tłumienia i częstotliwości rezonansowej filtra spowodowane zmianami obciążenia oraz tolerancjami wartości parametrów elementów.

7.1. Model układu sterowania

Model układu sterowania z ujemnym sprzężeniem zwrotnym pokazano na rys. 7.1.



Rys. 7.1. Model układu sterowania wzmacniacza mocy klasy D z pętlą sprzężenia zwrotnego obejmującą wyjściowy filtr dolnoprzepustowy

Transmitancja układu zamkniętego wzmacniacza ma postać

$$T_{Zam}(s) = \frac{Out}{In} = \frac{T_K(s)T_{PWM}(s)T_{PS}(s)T_F(s)}{1 + T_K(s)T_{PWM}(s)T_{PS}(s)T_F(s)T_m(s)T_{ADC}(s)}, \quad (7.1)$$

gdzie:

$T_K(s) = T_{PID}(s)e^{-s\tau_{PID}} = (K_P + K_D s + \frac{K_I}{s})e^{-s\tau_{PID}}$ – transmitancja kompensatora PID z opóźnieniem τ_{PID} koniecznym do wykonania obliczeń,

$T_{PWM}(s) \approx \frac{e^{-s\tau_{PWM}}}{2^{PWM_{res}}}$ – transmitancja układu generatora sygnału PWM o rozdzielczości bitowej PWM_{res} i średnim czasie formowania sygnału τ_{PWM} ,

$T_{PS}(s) \approx V_{ZAS} \cdot e^{-s\tau_{PS}}$ – transmitancja układu stopnia mocy związana z wielkością napięcia zasilania i średnim czasem reakcji stopnia mocy τ_{PS} ,

$T_F(s)$ – transmitancja wyjściowego filtra LC (opisana w rozdziale 5),

$T_m(s) \approx K_m$ – transmitancja toru pomiarowego,

$T_{ADC}(s) \approx \frac{2^{ADC_{res}}}{V_{ref_{ADC}}} e^{-s\tau_{ADC}}$ – wzmacnienie przetwornika ADC wraz z czasem przetwarzania τ_{ADC} .

W standardowym generatorze PWM średni czas formowania jest równy połowie okresu wyjściowego sygnału PWM, jednak w mikrokontrolerach przeznaczonych dla układów sterowania często dostępny jest tryb pracy z natychmiastową aktualizacją współczynnika wypełnienia (*Immediate Update Mode*), w którym czas τ_{PWM} jest pomijalny.

7.2. Opis układu jako obiektu regulacji

Schemat zamkniętego układu wzmacniacza pokazano poprzednio na rys. 7.1. Transmitancja układu otwartego zawierającego wszystkie elementy wraz z kompensatorem ma postać

$$T_{otw}(s) = T_K(s) \cdot T_{PWM}(s) \cdot T_{PS}(s) \cdot T_F(s) \cdot T_m(s) \cdot T_{ADC}(s) \quad (7.2)$$

Kompensator PID wraz z opóźnieniem zapisano jako

$$T_K(s) = T_{PID}(s) \cdot e^{-s\tau_{PID}} = (K_p + \frac{K_I}{s} + K_D s) \cdot e^{-s\tau_{PID}}, \quad (7.3)$$

gdzie T_{PID} reprezentuje właściwy algorytm, a τ_{PID} czas jego wykonywania. Wydzielając T_{PID} można transmitancję T_{otw} przepisać jako

$$T_{otw}(s) = T_{PID}(s) \cdot T_{Loop}(s) \quad (7.4)$$

z T_{Loop} zawierającym pozostałe elementy pętli układu łącznie z opóźnieniem τ_{PID} . W nomenklaturze automatyki T_{Loop} należy rozumieć jako transmitancję obiektu, którym steruje regulator PID (algorytm).

Wstawiając do T_{Loop} transmitancję filtra T_F ze wzoru (4.1) oraz opisy pozostałych elementów podane w punkcie 7.1 otrzymuje się

$$T_{Loop}(s) = K_{Loop} \frac{\omega_r^2}{s^2 + 2\xi\omega_r s + \omega_r^2} \cdot e^{-s\tau_{Loop}}, \quad (7.5)$$

gdzie współczynnik K_{Loop} jest dany wzorem

$$K_{Loop} = \frac{K_m \cdot V_{ZAS} \cdot 2^{ADC_{res}}}{V_{refADC} \cdot 2^{PWM_{res}}} \quad (7.6)$$

zaś τ_{Loop} oznacza całkowite opóźnienie pętli, tzn.

$$\tau_{Loop} = \tau_{PID} + \tau_{PWM} + \tau_{PS} + \tau_{ADC} \quad (7.7)$$

Na τ_{Loop} składa się więc czas realizacji algorytmu PID oraz opóźnienie wprowadzane przez generator sygnału PWM, stopień mocy PS oraz przetworniki ADC.

7.3. Eliminacja biegunów i zer oraz zapasy fazy

Pierwszym warunkiem dla doboru nastaw PID jest wymaganie, aby w transmitancji układu otwartego

$$T_{otw}(s) = \left(K_p + \frac{K_I}{s} + K_D s \right) \cdot K_{Loop} \frac{\omega_r^2}{s^2 + 2\xi\omega_r s + \omega_r^2} \cdot e^{-s\tau_{Loop}} \quad (7.8)$$

nastąpiła eliminacja mianownika $s^2 + 2\xi\omega_r s + \omega_r^2$ poprzez odpowiedni dobór proporcji współczynników K_P , K_I , K_D . Mówi się wtedy o eliminacji biegunów (mianownik) i zer (licznik) [77].

Zapisując transmitancję PID jako

$$\frac{K_D s^2 + K_P s + K_I}{s} = K_D \frac{s^2 + \frac{K_P}{K_D} s + \frac{K_I}{K_D}}{s} \quad (7.9)$$

i biorąc

$$\frac{K_P}{K_D} = 2\xi\omega_r, \quad \frac{K_I}{K_D} = \omega_r^2, \quad (7.10)$$

po wstawieniu do (7.8) otrzymujemy

$$T_{otw}(s) = K_{Loop} \cdot K_D \cdot \omega_r^2 \cdot \frac{1}{s} e^{-s\tau_{Loop}} = K_{Loop} \cdot K_I \cdot \frac{1}{s} e^{-s\tau_{Loop}}. \quad (7.11)$$

Jest to transmitancja typu całkującego z opóźnieniem.

Ze wzorów (7.10) można wyznaczyć dwie z trzech nastaw kompensatora PID. Trzeci wzór zostanie utworzony na podstawie warunku, aby transmitancja T_{otw} miała wymagany zapas fazy PM . Typową wartością PM zapewniającą gładkie przebiegi dynamiczne jest $70^\circ = 1.22 \text{ rd}$.

Z definicji zapasu fazy wynika [77], że określa się go dla częstotliwości ω_{PM} , dla której model transmitancji T_{otw} wynosi 1, a faza $-180^\circ + PM$, czyli

$$|T_{otw}(j\omega_{PM})| = 1, \quad \sphericalangle T_{otw}(j\omega_{PM}) = -\pi + PM \quad (7.12)$$

(kąty wyrażono w radianach). Ze względu na całkowanie i opóźnienie w (7.11) mamy

$$\sphericalangle T_{otw}(j\omega_{PM}) = -\frac{\pi}{2} - \omega_{PM}\tau_{Loop} \quad (7.13)$$

Wstawiając to do (7.12) otrzymujemy częstotliwość ω_{PM} zapasu fazy w postaci

$$\omega_{PM} = \frac{\frac{\pi}{2} - PM}{\tau_{Loop}} \quad (7.14)$$

Jak widać, maleje ona ze wzrostem τ_{Loop} . Warunek modułu z (7.12) ma teraz postać

$$|T_{otw}(j\omega_{PM})| = K_{Loop} \cdot K_I \frac{1}{\omega_{PM}} = 1, \quad (7.15)$$

skąd

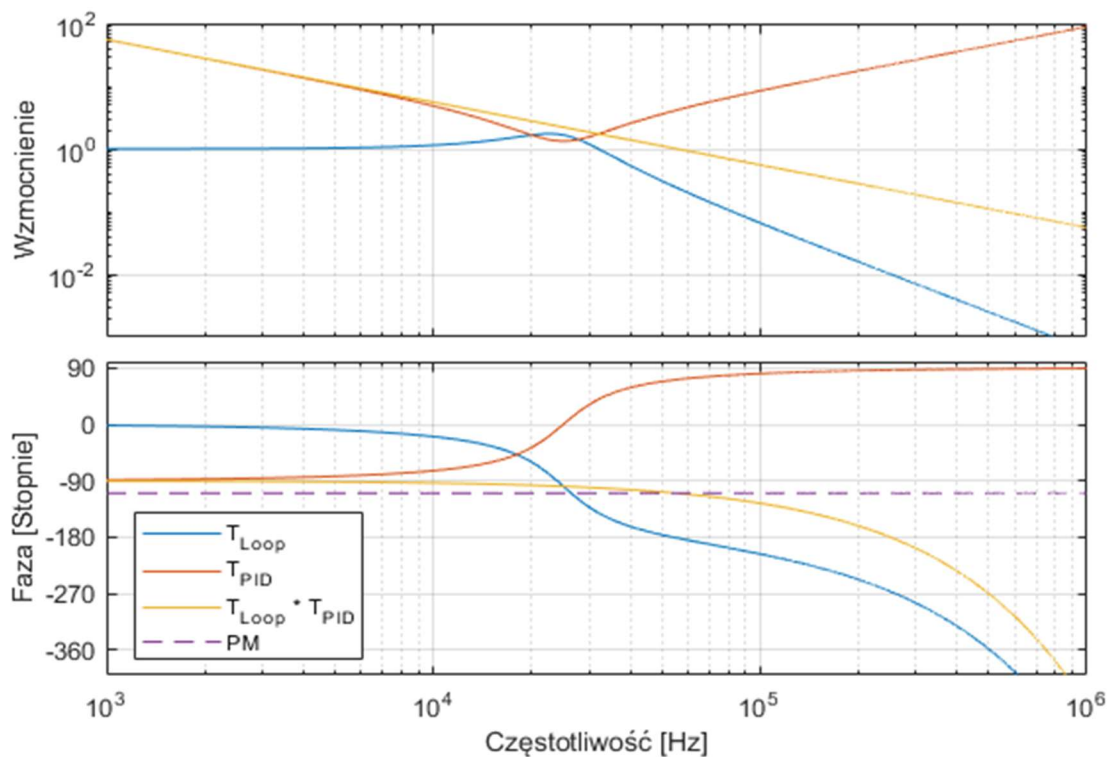
$$K_I = \frac{\omega_{PM}}{K_{Loop}} \quad (7.16)$$

Uwzględniając to w (7.9), po prostych przekształceniach dostajemy następujące wzory na nadstawy PID

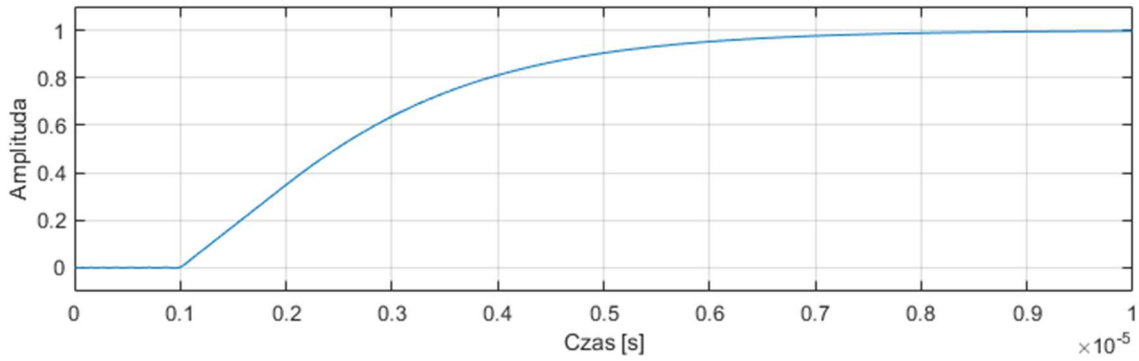
$$K_P = \frac{2\xi\omega_{PM}}{K_{Loop} \cdot \omega_r}, \quad K_I = \frac{\omega_{PM}}{K_{Loop}}, \quad K_D = \frac{\omega_{PM}}{K_{Loop} \cdot \omega_r^2}, \quad (7.17)$$

zapisane za pomocą częstotliwości ω_{PM} z (7.14). Danymi do wyznaczenia nastaw są K_{Loop} , τ_{Loop} , ξ , ω_r i PM .

Na rys. 7.2 pokazano przykładowe charakterystyki Bodego transmitancji T_{Loop} , T_{PID} oraz $T_{otw} = T_{PID} \cdot T_{Loop}$ dla $PM = 70^\circ$. Częstotliwość ω_{PM} obliczona dla danych z rysunku wynosi $0.349 \cdot 10^5$ rd/s, czyli 55.5 kHz. Odpowiedź skokową układu zamkniętego o transmitancji $T_{otw} / (1 + T_{otw})$ z opóźnieniem $e^{-s\tau_{Loop}}$ aproksymowanym rozwinięciem Padé wysokiego rzędu (18) pokazano na rysunku 7.3. Jak należało oczekiwać, jest ona gładka, bez przeregulowania ani oscylacji.



Rys. 7.2. Charakterystyki Bodego transmitancji T_{Loop} , T_{PID} i $T_{otw} = T_{PID} \cdot T_{Loop}$ wyznaczone symulacyjnie dla danych: $\omega_r = 2\pi \cdot 25$ kHz, $\xi = 0.3$, $\tau_{Loop} = 1$ μ s, $K_{Loop} = 1$, $PM = 70^\circ$



Rys. 7.3. Odpowiedź skokowa układu zamkniętego o transmitancji $T_{otw} / (1 + T_{otw})$ dla danych z rys. 7.1

7.4. Wpływ opóźnienia na podstawowe parametry wzmacniacza

Podstawowymi parametrami wzmacniacza są częstotliwość graniczna pasma przenoszenia oraz związany z poziomem zniekształceń i szumów wyjściowych wzmacniacza stopień tłumienia zakłóceń dodawanych do sygnału w generatorze PWM, stopniu mocy PS oraz w pozostałych elementach układu.

Pasma przenoszenia dotyczy układu zamkniętego z rys. 7.1 o transmitancji (7.1), którą, uwzględniając (7.2), można przepisać jako

$$T_{zam}(s) = \frac{T_{otw}(s)}{1+T_{otw}(s)} \cdot \frac{1}{T_m(s) \cdot T_{ADC}(s)} \quad (7.18)$$

W rozdziale 5 pokazano, że transmitancje T_m i T_{ADC} mają charakter dolnoprzepustowy, a ich częstotliwość graniczna jest położona znacznie powyżej pasma akustycznego. Ich odwrotność nie ma więc znaczącego wpływu na pasmo przenoszenia. Wpływ na nie ma tylko wyrażenie $T_{otw} / (1 + T_{otw})$, a nie T_m i T_{ADC} (p. 7.2). Przyjmując, że ocena wpływu opóźnienia τ_{Loop} ma być tylko jakościowa, można element $e^{-s\tau_{Loop}}$ występujący w T_{otw} aproksymować prostym wzorem Taylora

$$e^{-s\tau_{Loop}} \cong 1 - s\tau_{Loop}, \quad (7.19)$$

stosowanym do projektowania układów regulacji z opóźnieniem [78]. Uwzględniając go w T_{otw} z (7.11) i podstawiając $K_I = \omega_{PM} / K_{Loop}$, otrzymujemy

$$T_{otw}(s) \cong \frac{\omega_{PM}}{s} \cdot (1 - s\tau_{Loop}) \quad (7.20)$$

Wstawiając to do wyrażenia $T_{otw}/(1 + T_{otw})$, po przekształceniach dostaje się

$$\frac{T_{otw}(s)}{1+T_{otw}(s)} \cong \frac{\omega_g}{s+\omega_g} \quad (7.21)$$

gdzie

$$\omega_g = \frac{\omega_{PM}}{1+PM-\frac{\pi}{2}} \quad (7.22)$$

oznacza częstotliwość graniczną pasma przenoszenia. Ponieważ, jak wynika z (7.14), częstotliwość ω_{PM} maleje ze wzrostem opóźnienia τ_{Loop} , więc dotyczy to również częstotliwości granicznej ω_g .

W celu oceny wpływu τ_{Loop} na tłumienie zakłóceń przyjmiemy, że reprezentuje je jedno zastępcze zakłócenie oddziałujące na wejście generatora PWM, za kompensatorem PID. Transmitancję układu względem takiego zakłócenia można zapisać jako (por. rys. 7.1 i p. 1.2.4)

$$T_{zak}(s) = \frac{1}{1+T_{otw}(s)} \cdot T_{PWM}(s) \cdot T_{PS}(s) \cdot T_F(s) \quad (7.23)$$

Podobnie jak wyżej, τ_{Loop} występuje tylko w wyrażeniu $1/(1 + T_{otw})$. Dla T_{otw} przybliżonego wzorem (7.20) przyjmuje ono postać

$$\frac{1}{1+T_{otw}(s)} \cong \frac{s}{s+\omega_g} \cdot \left(1 + PM - \frac{\pi}{2}\right) \quad (7.24)$$

Ponieważ częstotliwość ω_g maleje ze wzrostem τ_{Loop} , a powyżej występuje ona w mianowniku, więc moduł wyrażenia $1/(1 + T_{otw})$ musi rosnąć, a więc także moduł transmitancji zakłóceniewej T_{zak} . Świadczy to o pogorszeniu stopnia tłumienia zakłóceń ze wzrostem τ_{Loop} .

7.5. Analiza odporności układu na zmiany parametrów obiektu regulacji

W celu weryfikacji praktycznej przydatności opracowanego rozwiązania konieczna jest analiza jego zachowania w rzeczywistych warunkach. Układy sterowania muszą zapewniać stabilną pracę z obiektem, którego parametry zmieniają się w praktycznie możliwym zakresie. W przypadku akustycznych wzmacniaczy mocy obciążeniem jest głośnik lub zestaw głośnikowy, którego rzeczywiste parametry elektryczne zależą od precyzji wykonania elementów oraz warunków pracy. Wzmacniacz powinien zachować stabilność nawet w przypadku odłączenia głośnika od wyjścia. Ponadto elementy składowe filtra wyjściowego także produkowane są standardowo z kilkuprocentową precyzją. Należy więc poddać analizie wpływ ww. zmian na stabilność wzmacniacza i na charakterystyki układu zamkniętego.

7.5.1. Zmiana impedancji obciążenia

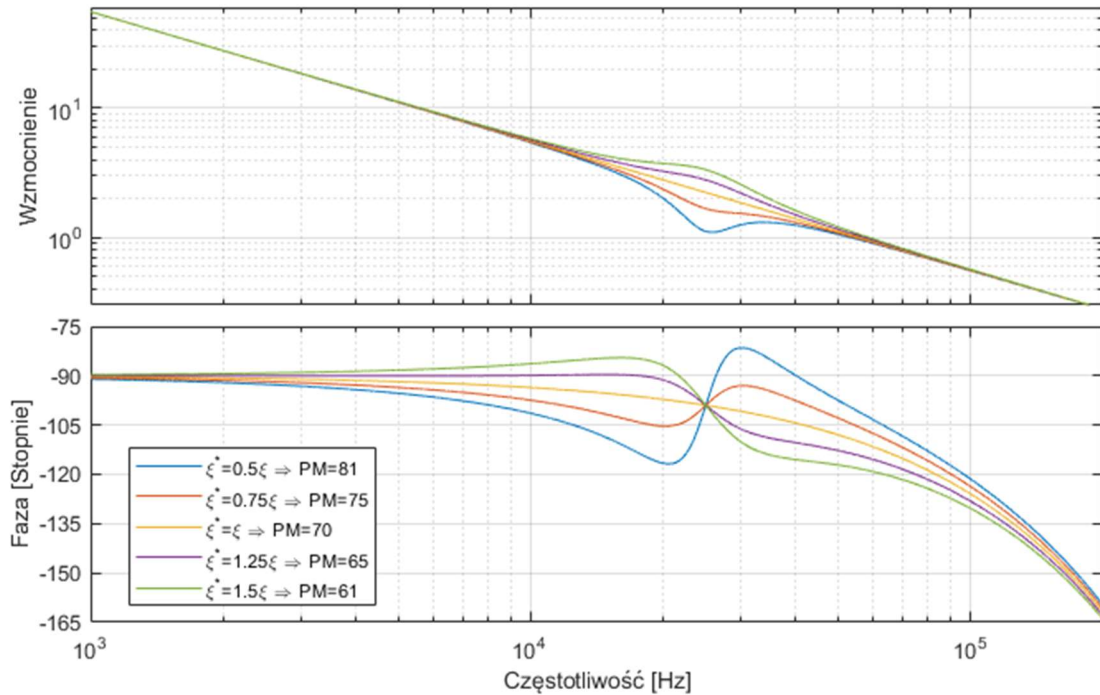
Standardowe głośniki i kolumny głośnikowe mają impedancję rzędu kilku omów. W rzeczywistości jednak wartość impedancji silnie zależy od częstotliwości oraz parametrów obudowy głośnika lub kolumny, a nawet od objętości pomieszczenia odsłuchowego. Jak wynika ze wzoru (1.1), impedancja głośnika Z_{Load} wpływa odwrotnie proporcjonalnie na współczynnik tłumienia ξ filtra wyjściowego ($\xi = (1/Z_{Load})\sqrt{L/4C}$).

Wprowadzimy następujące oznaczenia:

ξ – rzeczywisty współczynnik tłumienia filtra wyjściowego

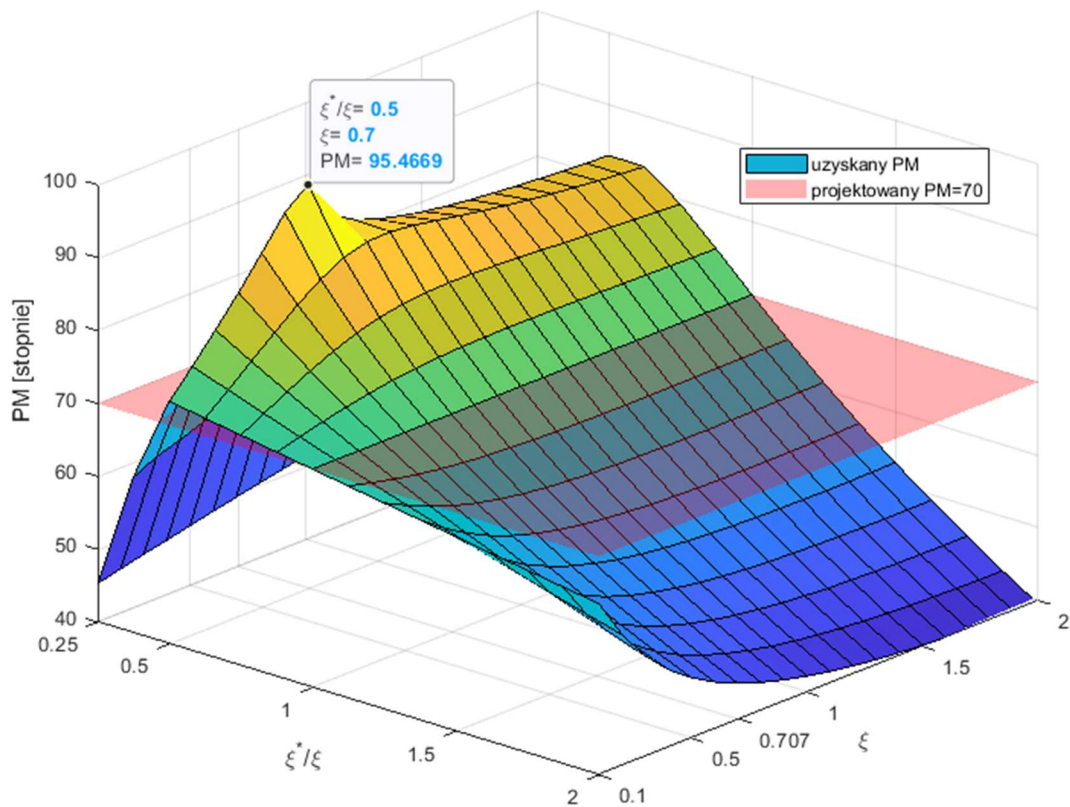
ξ^* – współczynnik tłumienia przyjęty do projektowania (występujący we wzorze (7.17) na K_P).

Na rys. 7.4 pokazano wpływ odchyłek projektowego parametru ξ^* od rzeczywistej wartości $\xi = 0.3$ na charakterystykę Bodego układu otwartego. Dla każdego przypadku podano również faktyczne zapasy fazy PM . Jak widać, gdy ξ^* jest za małe ($\xi^*/\xi < 1$), zapas fazy przekracza nominalne 70° . Odwrotnie dzieje się, gdy ξ^* jest większe od ξ . Ogólnie jednak wiadomo, że spadków PM powinno się raczej unikać. Zapasy fazy podane na rys. 7.4 dotyczą przeciętnej wartości $\xi = 0.3$ rzeczywistego współczynnika tłumienia i stosunku ξ^*/ξ z przedziału $0.5...1.5$. Stosunek ten można uważać za względny parametr projektowy odniesiony do rzeczywistości. Jednak ze względu na zmiany obciążenia trzeba liczyć się również z innymi wartościami ξ .

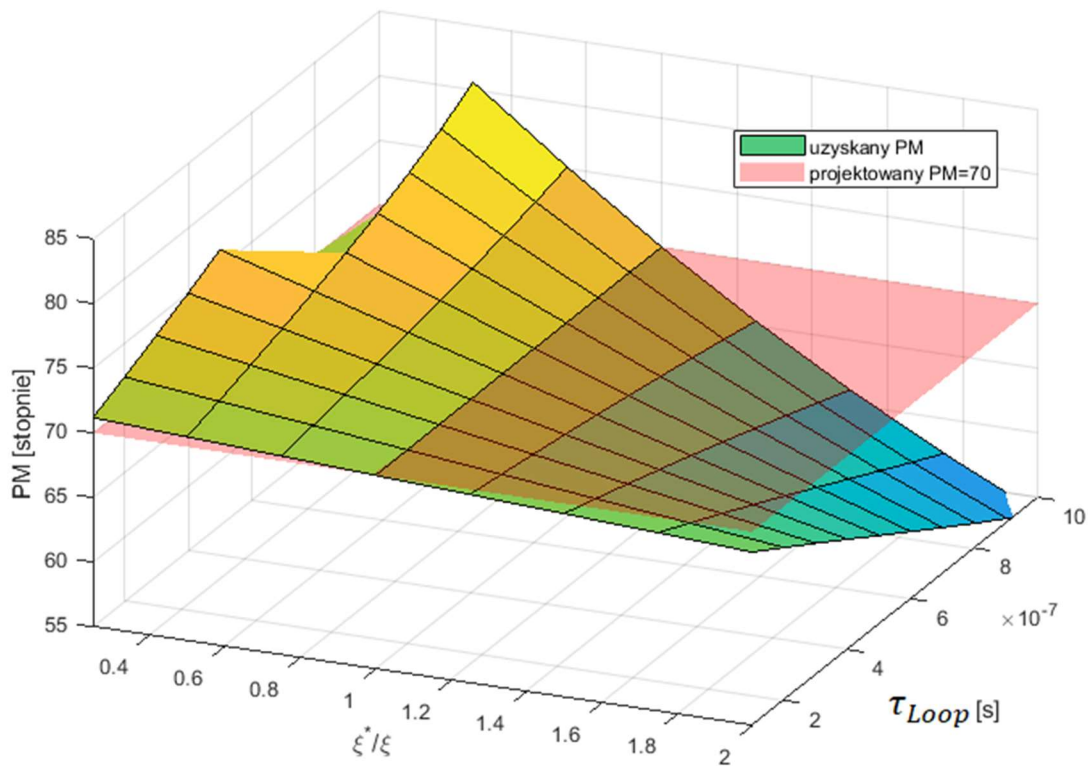


Rys. 7.4. Wpływ projektowego współczynnika tłumienia ξ^* na charakterystyki Bodego transmitancji $T_{otw} = T_{PID} \cdot T_{Loop}$ dla $\xi = 0.3$ oraz pozostałych danych z rys. 7.2

Należałoby więc zbadać, jak wyglądają zapasy fazy PM także dla innych ξ , tzn. jak kształtuje się dwuwymiarowa funkcja $PM(\xi^*/\xi, \xi)$. Powierzchnię tej funkcji pokazano na rys. 7.5. Analogicznie jak poprzednio, dla ustalonego ξ wzrost impedancji obciążenia wyrażony spadkiem stosunku ξ^*/ξ powoduje wzrost zapasu PM . Gdy jednak ξ^*/ξ spada poniżej 0.5, zapas PM szybko maleje. W skrajnym przypadku, gdy obciążenie (głośnik) zostaje odłączone i ξ^*/ξ przyjmuje znikome wartości, np. 0.001, zapas PM wynosi zaledwie 10° , wskazując na bliską granicę stabilności. Natomiast dla ξ^*/ξ i ξ mieszczących się w przedziałach podanych na rys. 7.5, które powinny odpowiadać sytuacjom praktycznym, zapasy fazy są rzędu kilkudziesięciu stopni, świadcząc o stabilnej, poprawnej pracy układu. Ze względu na kluczowe znaczenie, jakie opóźnienie τ_{Loop} ma dla parametrów wzmacniacza, na rys. 7.6 pokazano wpływ stosunku ξ^*/ξ i τ_{Loop} na zapas fazy PM , czyli powierzchnię funkcji $PM(\xi^*/\xi, \tau_{Loop})$. Dla małych wielkości τ_{Loop} zapasy PM tylko nieznacznie odbiegają od nominalnej wartości 70° pomimo zmian ξ^*/ξ , co świadczy o dobrej odporności na zmiany obciążenia. Odchylenia te wzrastają jednak wraz z τ_{Loop} , wskazując na zmniejszanie odporności.



Rys. 7.5. Wpływ stosunku ξ^*/ξ (względny parametru projektowego) oraz współczynnika tłumienia ξ na zapas fazy PM (pozostałe dane jak z rys. 7.2)

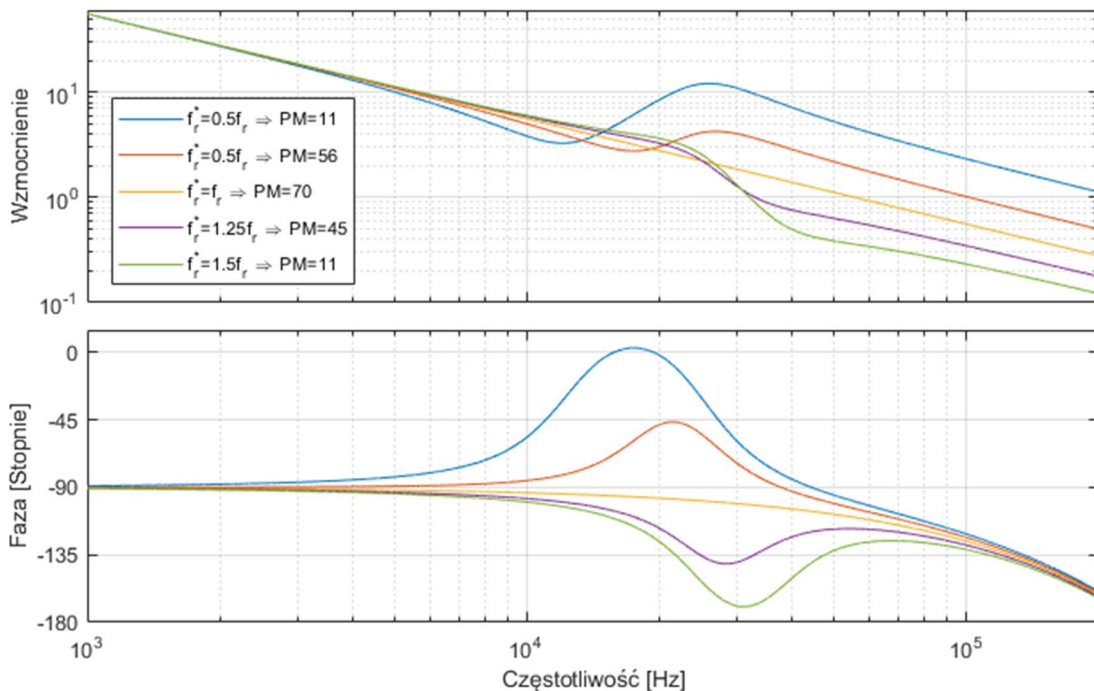


Rys. 7.6. Wpływ stosunku ξ^*/ξ oraz opóźnienia τ_{Loop} na zapas fazy PM (pozostałe dane jak z rys. 7.2)

7.5.2. Zmiana częstotliwości rezonansowej obiektu regulacji

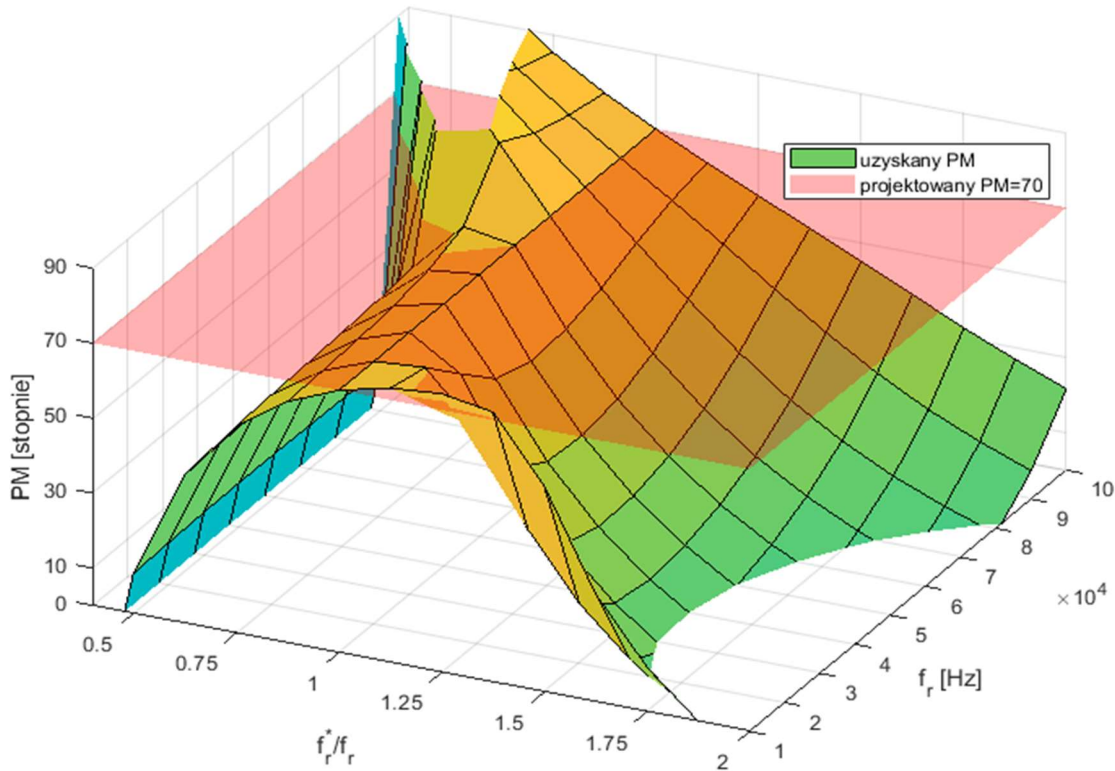
Jak pokazano w p. 4.1, częstotliwość rezonansowa f_r filtru wyjściowego wzrasta pod wpływem obciążenia głośnikiem dynamicznym. Odwrotna sytuacja ma miejsce w przypadku głośnika elektrostatycznego ze względu na pojemność własną takiego głośnika. Pojemność własna głośników elektrostatycznych nie przekracza kilku nF [79], natomiast pojemność zastosowana w typowym wyjściowym filtrze wzmacniacza wynosi zwykle setki nF. Spadek ten jest zatem niewielki. Tym niemniej w realnych sytuacjach należy liczyć się z rozbieżnością wartości częstotliwości rezonansowej f_r^* przyjętej do projektowania w stosunku do rzeczywistej częstotliwości f_r .

Na rys. 7.7 pokazano charakterystykę Bodego układu otwartego dla kilku wartości f_r^* odbiegających od f_r wraz z odpowiadającymi zapasami fazy PM . Porównując ją z charakterystyką dotyczącą zmian współczynnika tłumienia ξ^* pokazaną na rys. 7.4, można dostrzec, że układ jest znacznie bardziej wrażliwy na zmiany f_r^* niż na zmiany ξ^* . Jakkolwiek odchyłka f_r^* od f_r powoduje wyraźny spadek zapasu fazy.



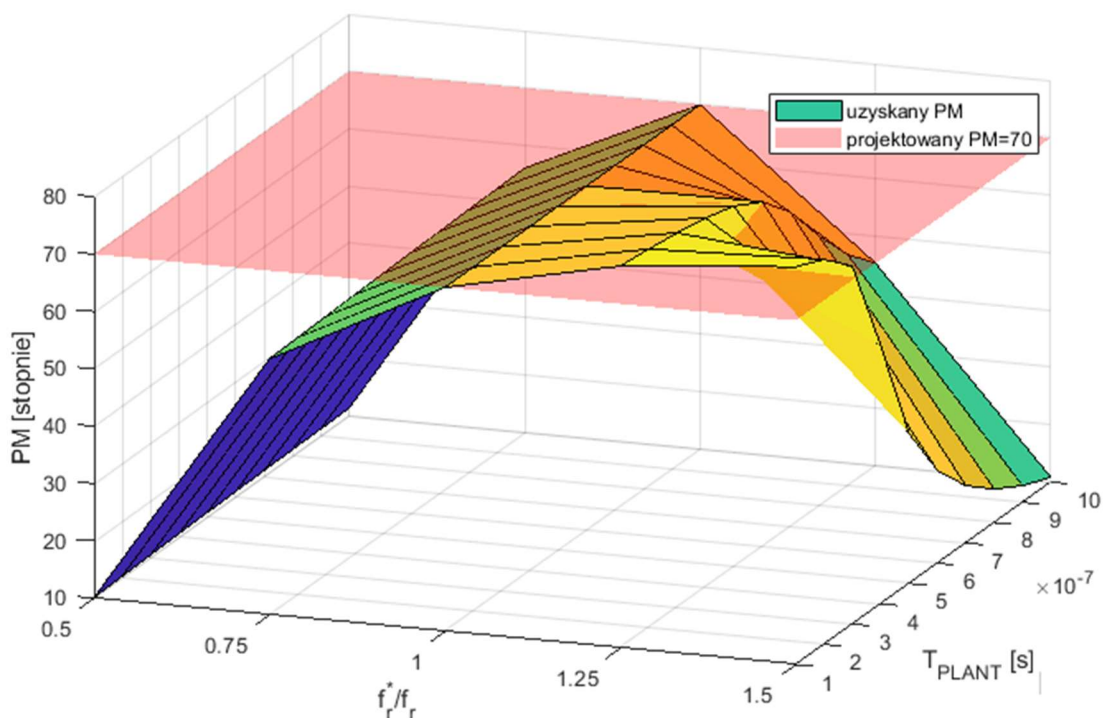
Rys. 7.7. Wpływ projektowanej częstotliwości rezonansowej f_r^* na charakterystykę Bodego transmitancji $T_{otw} = T_{PID} \cdot T_{Loop}$ (pozostałe dane jak z rys. 7.2)

Podobny wniosek wynika z analizy funkcji $PM(f_r^*/f_r, f_r)$, której powierzchnię pokazano na rys. 7.8. Dla stosunku $f_r^*/f_r < 1$ reprezentującego względną projektową częstotliwość rezonansową zapas fazy PM dość gwałtownie spada. Przy ponad dwukrotnej rozbieżności f_r^* od f_r zapas fazy staje się ujemny. Sytuacja taka może powodować uszkodzenie wzmacniacza, a nawet samego głośnika.



Rys. 7.8. Wpływ stosunku f_r^*/f_r (względnego parametru projektowego) oraz częstotliwości rezonansowej f_r na zapas fazy PM (pozostałe dane jak z rys. 7.2)

Powierzchnię funkcji $PM(f_r^*/f_r, \tau_{Loop})$ reprezentującą wpływ opóźnienia τ_{Loop} na zapas fazy pokazano na rys. 7.9. Dla małych τ_{Loop} i f_r^*/f_r z przedziału 1...1.25 ma miejsce nawet pewien wzrost PM . Wynika stąd, że bezpiecznie byłoby wybierać f_r^* nieco większe niż spodziewana wartość f_r .



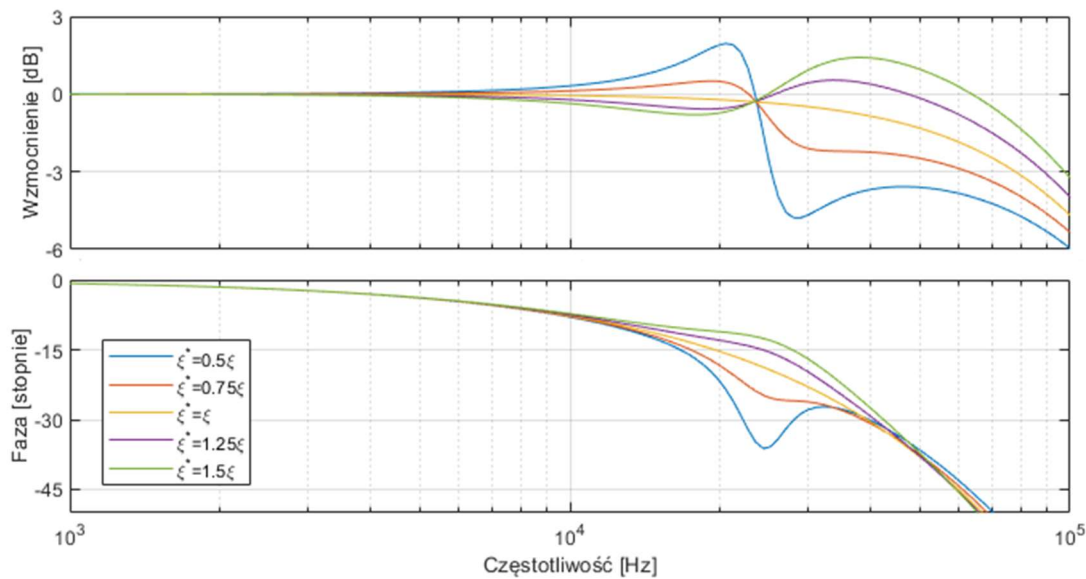
Rys. 7.9. Wpływ stosunku f_r^*/f_r oraz opóźnienia τ_{Loop} na zapas fazy PM (pozostałe dane jak z rys. 7.2)

7.5.3. Wpływ zmian parametrów obiektu na charakterystyki układu zamkniętego

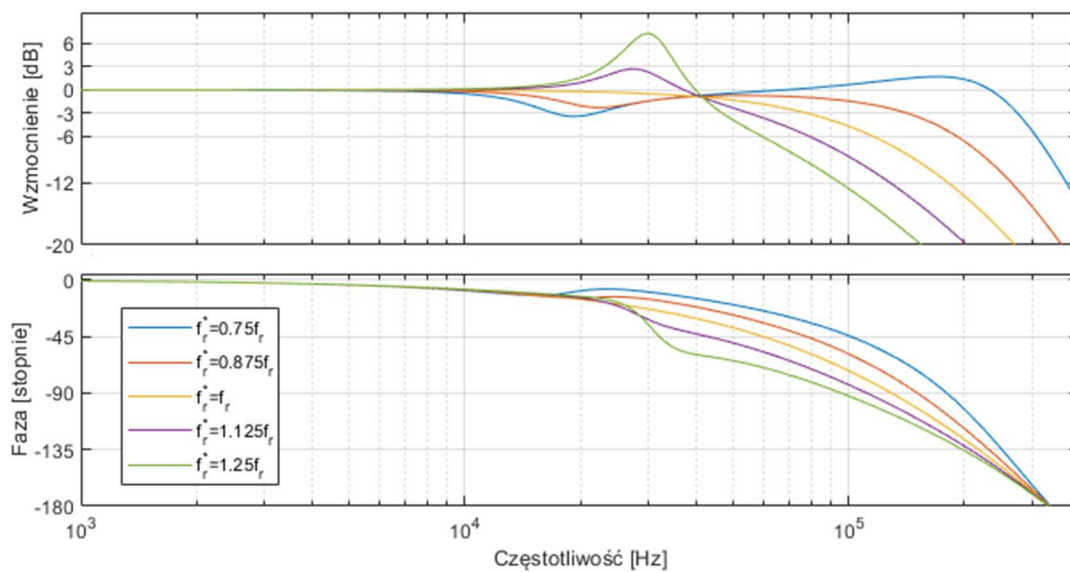
Analizy przedstawione wyżej dotyczyły układu otwartego, wskazując na przedziały zmian względnego współczynnika tłumienia ξ^*/ξ i częstotliwości rezonansowej f_r^*/f_r zapewniających akceptowalny zapas fazy PM . Należy to jednak ostatecznie zweryfikować, badając charakterystyki częstotliwościowe układu zamkniętego.

Na rys. 7.10 pokazano wyznaczoną symulacyjnie charakterystykę Bodego transmitancji układu zamkniętego dla kilku wartości stosunku ξ^*/ξ z przedziału 0.5...1.5, przy $\xi = 0.3$. Opóźnienie aproksymowano rozwinięciem Padé wysokiego rzędu. Symulacje pokazują, że układ relatywnie dobrze znosi zmiany obciążenia, bo odchylenia charakterystyki amplitudowej na końcu pasma akustycznego (20 kHz) nie przekraczają 3 dB. Zmiany ξ^* są znacznie bardziej widoczne na charakterystyce fazowej, ale jej zniekształcenia występują już powyżej pasma akustycznego. Natomiast, jak pokazano na rys. 7.11, wyraźnie większy wpływ na charakterystykę amplitudową wywierają zmiany częstotliwości rezonansowej, i to pomimo zawężenia przedziału f_r^*/f_r do 0.75...1.25. Jednak dzięki temu, że wzrost amplitudy następuje powyżej pasma

akustycznego, dość łatwo można go stłumić za pomocą dolnoprzepustowego filtra włączonego na wejściu sygnału referencyjnego kompensatora PID.



Rys. 7.10. Wpływ parametru projektowego ξ^* na charakterystykę Bodego transmitancji $T_{zam} = T_{otw}/(1 + T_{otw})$ (pozostałe dane jak na rys. 7.2)



Rys. 7.11. Wpływ parametru projektowego f_r^* na charakterystykę Bodego transmitancji $T_{zam} = T_{otw}/(1 + T_{otw})$ (pozostałe dane jak na rys. 7.2)

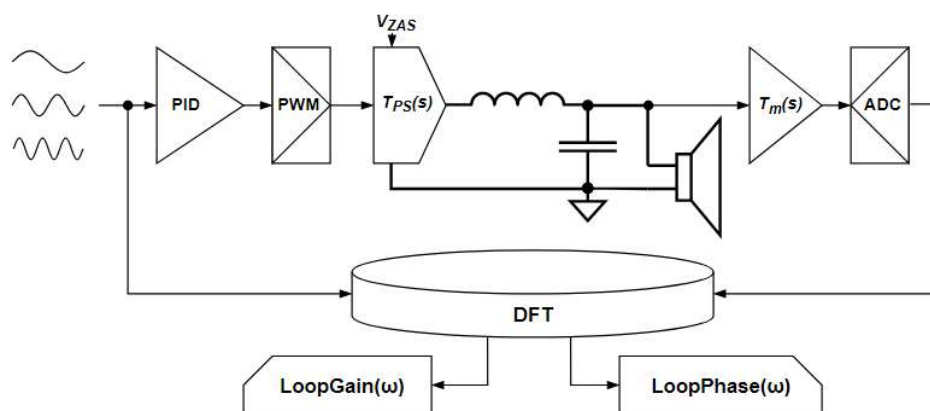
W sumie wyniki symulacji układu zamkniętego potwierdzają możliwość praktycznej implementacji wzmacniacza klasy D pracującego w układzie ze sprzężeniem zwrotnym obejmującym filtr wyjściowy.

Należy jednak zwrócić uwagę, że ewentualna produkcja wzmacniaczy wiąże się z wykorzystaniem elementów o określonej precyzji. Tolerancje pojemności

standardowych kondensatorów wahają się w zakresie $\pm 1...10\%$, a tolerancja indukcyjności cewek w zakresie $\pm 5...20\%$. Zastosowanie standardowych elementów w filtrze wyjściowym powoduje rozbieżności przyjętych do projektowania wartości współczynnika tłumienia ξ^* oraz częstotliwości rezonansowej f_r^* w zakresie $\pm 3...15\%$ w stosunku do wartości rzeczywistych. Zmiany obciążenia jeszcze pogłębią te rozbieżności. Symulacje pokazały, że w takich sytuacjach na charakterystyce częstotliwościowej mogą pojawić się zafalowania wewnątrz pasma akustycznego. Ze względu na spadek zapasu fazy na wyjściu wzmacniacza mogą pojawiać się także tłumione oscylacje. Korzystne byłoby zatem przeprowadzenie badań parametrów konkretnego filtra wyjściowego obciążonego docelowo wykorzystywanym przez użytkownika głośnikiem i na ich podstawie nastawienia kompensatora PID.

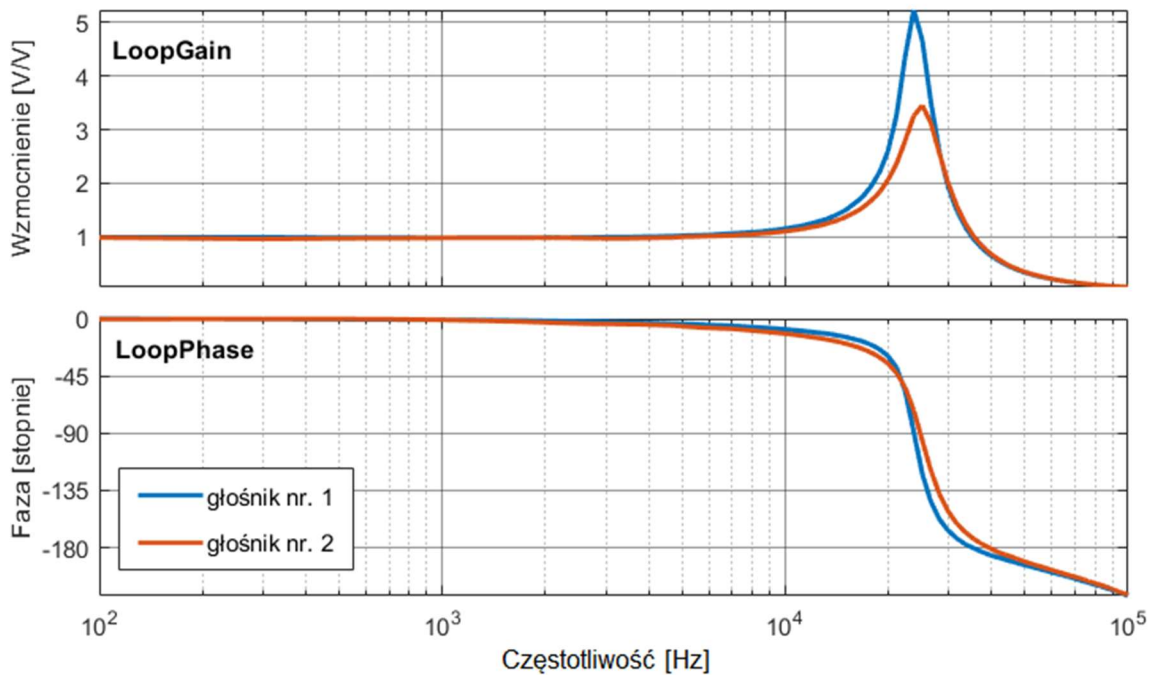
7.6. Pomiar charakterystyk częstotliwościowych obiektu sterowania

Pomiar charakterystyk Bodego układu wzmacniacza z otwartą pętlą sprzężenia zwrotnego realizowany jest w konfiguracji pokazanej na rysunku 7.12. Podczas przeprowadzania pomiaru wzmocnienia kompensatora PID ustala się jako $K_P=1$, $K_I=0$, $K_D=0$. Dzięki temu pomiary uwzględniają przesunięcie fazowe związane z rzeczywistym opóźnieniem występującym w czasie normalnej pracy. Mikrokontroler nadzorujący przesyła na wejście układu przebiegi sinusoidalne o narastającej częstotliwości. Sygnały z wejścia wzmacniacza oraz z wyjścia układu ADC znajdującego się na końcu obwodu są przekazywane synchronicznie do programu wyznaczającego dyskretną transformację Fouriera DFT (*Discrete Fourier Transform*).



Rys. 7.12. Schemat ideowy układu do pomiaru charakterystyk Bodego układu otwartego wzmacniacza

Program wyznaczający DFT jest wykonywany przez mikrokontroler nadzorujący. Na podstawie wyników operacji splotu sygnału z wyjścia wzmacniacza z sinusoidalnym sygnałem wejściowym oraz odpowiadającym mu przesuniętym w fazie sygnałem kosinusoidalnym, program oblicza wzmocnienie (moduł) oraz przesunięcie fazowe układu dla każdej z częstotliwości pomiarowych. Sygnały z wejścia i wyjścia wzmacniacza mają długość 32768 próbek zebranych z częstotliwością próbkowania równą 192 kHz (dla każdej z częstotliwości sygnału pobudzającego). Cały pomiar realizowany jest w czasie kilku sekund, a jego efektem są zapisane w pamięci mikrokontrolera nadrzędnego charakterystyki Bodego, amplitudowa *LoopGain* i fazowa *LoopPhase* układu otwartego z dołączonym obciążeniem. Na rys. 7.13 pokazano przykładowe wyniki pomiarów przeprowadzone dla dwóch różnych obciążeń.



Rys. 7.13. Charakterystyki Bodego obwodu sterowania wzmacniacza zmierzone dla dwóch przykładowych głośników

Dzięki wykorzystaniu metody DFT z szerokim oknem pomiarowym zmierzone w rzeczywistym układzie charakterystyki Bodego wzmacniacza mocy mają gładki przebieg, pozbawiony wyraźnych błędów i zakłóceń. Zaobserwować można jednak niewielki wpływ ograniczonej rozdzielczości w dziedzinie częstotliwości na dokładność określenia położenia punktu o maksymalnym wzmocnieniu na charakterystyce amplitudowej. Jest to związane ze stałą częstotliwością próbkowania. Na wykresach

wyraźnie widać, że układ z otwartą pętlą sprzężenia zwrotnego ma charakter obiektu oscylacyjnego drugiego rzędu z opóźnieniem.

7.7. Estymacja parametrów obiektu na podstawie zmierzonych charakterystyk Bodego

Jak pokazano w punkcie 7.1, obwód wzmacniacza bez kompensatora PID i bez opóźnienia można zamodelować transmitancją drugiego rzędu

$$T_O(s) \approx K_0 \frac{\omega_r^2}{s^2 + 2\xi\omega_r s + \omega_r^2} \quad (7.25)$$

gdzie K_0 oznacza wzmocnienie obwodu dla pulsacji $\omega=0$.

Jeśli współczynnik tłumienia filtru wyjściowego spełnia nierówność $\xi < \sqrt{0.5}$, wówczas punkt maksymalnego wzmocnienia na charakterystyce modułu transmitancji T_O określają współrzędne

$$M_p \approx \frac{K_0}{2\xi\sqrt{1-\xi^2}} \quad (7.26)$$

$$\omega_p \approx \omega_r \sqrt{1-2\xi^2} \quad (7.27)$$

Stąd, jeśli na zmierzonej charakterystyce amplitudowej układu odczytamy współrzędne M_p i ω_p , to parametry filtru można określić jako

$$\xi \approx \frac{\sqrt{2\frac{M_p}{K_0} - 2\sqrt{\left(\frac{M_p}{K_0}\right)^2 - 1}}}{4\frac{M_p}{K_0}} \quad (7.28)$$

$$\omega_r \approx \frac{\omega_p}{\sqrt{1-2\xi^2}} \quad (7.29)$$

Opisana metoda zakłada występowanie maksimum na charakterystyce amplitudowej. Konieczny zatem jest taki dobór elementów filtru wyjściowego, aby zapewnić mały współczynnik tłumienia dla najmniejszej wykorzystywanej w praktyce impedancji obciążenia. Jak pokazano w punkcie 1.1.2, nie stanowi to problemu. Zaletą takiego sposobu obliczenia ξ i ω_r jest możliwość modelowania transmitancji filtru niezależnie od przebiegu charakterystyki fazowej, na którą duży wpływ ma opóźnienie wprowadzone przez układ. Ponadto, jeśli układ pomiarowy jest poprawnie zaprojektowany, tzn. gdy jego pulsacja graniczna jest wielokrotnie większa niż pulsacja rezonansowa filtru, to nie wpływa on istotnie na poprawne określenie parametrów obwodu.

7.8. Automatyczny dobór nastaw kompensatora PID

Minimalny możliwy do osiągnięcia w praktycznym układzie okres próbkowania przetwornika ADC oraz ograniczona pojemność dostępnej pamięci RAM uniemożliwiają precyzyjny pomiar małych opóźnień na podstawie analizy odpowiedzi czasowej. Natomiast ograniczona częstotliwość próbkowania sygnałów wykorzystywanych do pomiaru charakterystyk Bodego, a także wpływ układu pomiarowego obwodu sprzężenia zwrotnego poważnie utrudniają automatyczny pomiar opóźnienia na podstawie charakterystyki fazowej wzmacniacza w układzie otwartym. Z tego względu, w praktycznie zrealizowanym układzie nie można wprost wykorzystać metody doboru nastaw kompensatora PID opisanej w punkcie 7.2. Opracowano więc procedurę automatycznego nastajania regulatora, nieco zmodyfikowaną w stosunku do wcześniej opisanej metody eliminacji.

Jak pokazano w punkcie 7.2, bieguny transmitancji filtra wyjściowego wzmacniacza zostaną zredukowane z zerami transmitancji kompensatora, jeśli przyjmie ona postać

$$T_{PID}(\omega) = K_P \left(1 + j \frac{\omega^2 - \omega_r^2}{2\xi\omega_r\omega} \right) \quad (7.30)$$

której moduł i faza wynoszą

$$M_{PID}(\omega) = K_P \sqrt{1 + \left(\frac{\omega^2 - \omega_r^2}{2\xi\omega_r\omega} \right)^2} \quad (7.31)$$

$$\theta_{PID}(\omega) = \arctg \left(\frac{\omega^2 - \omega_r^2}{2\xi\omega_r\omega} \right) \quad (7.32)$$

Parametry ω_r i ξ estymuje się w sposób pokazany w punkcie 7.6. Natomiast wzmocnienie K_P jest obliczane na podstawie założonego zapasu fazy PM oraz zmierzonych poprzednio charakterystyk Bodego. Korzystając z definicji zapasu fazy PM , algorytm mikrokontrolera nadrzędnego poszukuje w tablicy zawierającej charakterystykę fazową $LoopPhase(\omega)$ pulsacji ω_{PM} spełniającej równanie

$$LoopPhase(\omega_{PM}) + \theta_{PID}(\omega_{PM}) = -\pi + PM \quad (7.33)$$

Następnie ze zmierzonej charakterystyki amplitudowej $LoopGain(\omega)$ odczytuje się moduł

$$M_{PM} = LoopGain(\omega_{PM}) \quad (7.34)$$

Aby uzyskać założony margines fazy ω_{PM} , całkowite wzmocnienie wzmacniacza w układzie otwartym powinno być równe jedności dla częstotliwości ω_{PM} , czyli

$$M_{PID}(\omega_{PM}) \cdot M_{PM} = K_P \sqrt{1 + \left(\frac{\omega_{PM}^2 - \omega_r^2}{2\xi\omega_r\omega_{PM}}\right)^2} \cdot M_{PM} = 1 \quad (7.35)$$

Skąd otrzymujemy

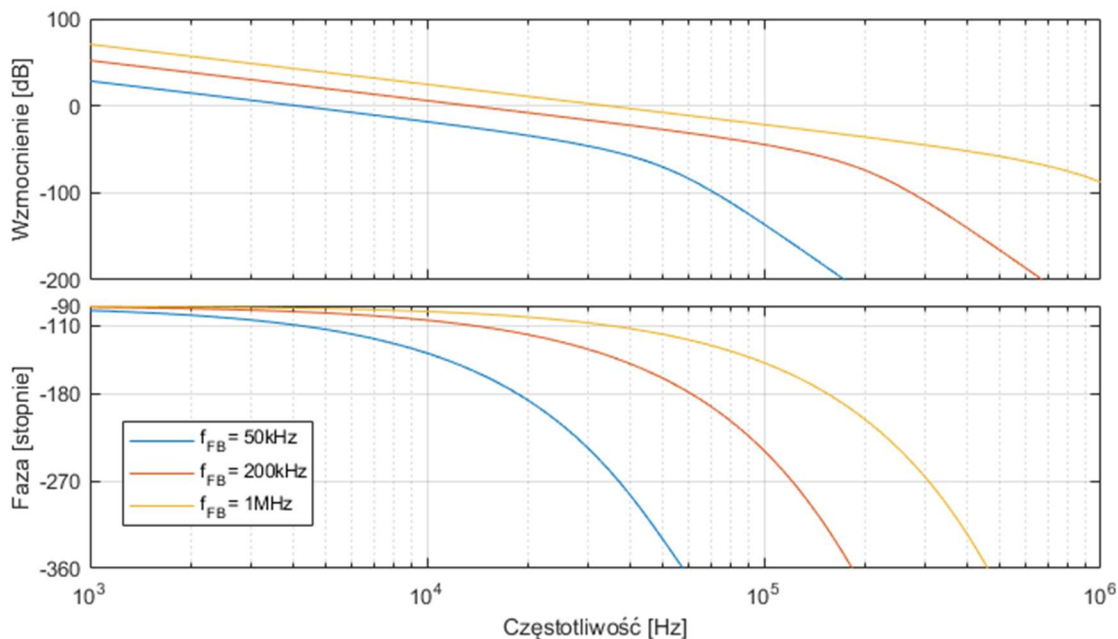
$$K_P = \frac{1}{\sqrt{1 + \left(\frac{\omega_{PM}^2 - \omega_r^2}{2\xi\omega_r\omega_{PM}}\right)^2} \cdot M_{PM}} \quad (7.36)$$

oraz, na podstawie założeń metody eliminacji

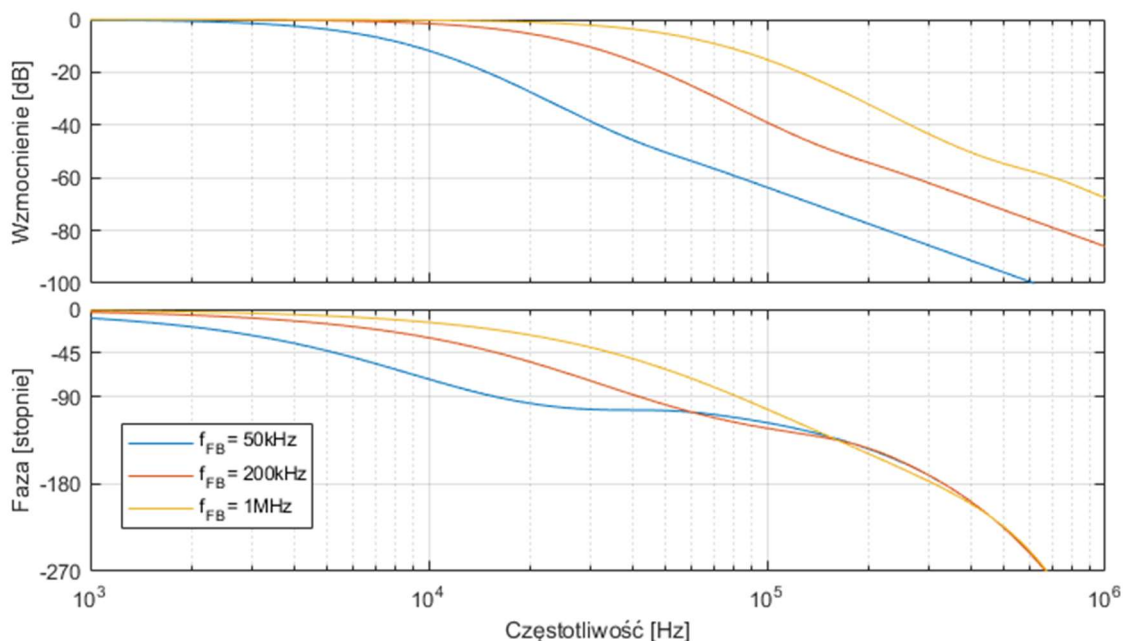
$$K_I = \frac{K_P\omega_r}{2\xi}, \quad K_D = \frac{K_P}{2\xi\omega_r} \quad (7.37)$$

Opracowana procedura doboru nastaw kompensatora PID zapewnia osiągnięcie założonego zapasu fazy PM pod warunkiem, że prawidłowo określono parametry filtra ω_r i ξ . Dzięki wykorzystaniu charakterystyki fazowej całego obwodu regulacji wzmacniacza wymagania odnośnie do transmitancji obwodu pomiarowego T_m mogą być znacznie mniejsze, niż to sugerowano w rozdziale 5. Charakterystyka amplitudowa obwodu pomiarowego musi jedynie zapewniać stałe wzmocnienie dla częstotliwości większych niż pasmo przenoszenia filtra wyjściowego. Pozwoli to na poprawne odczytanie położenia maksimum rezonansowego, a w konsekwencji dobre przybliżenie transmitancji filtra wyjściowego wzmacniacza.

Należy jednak pamiętać, że przesunięcie fazowe wprowadzane do obwodu regulacji przez obwód pomiarowy bezpośrednio wpływa na organicznie wzmocnień kompensatora PID. Na rysunkach 7.14 i 7.15 pokazano symulacyjnie wykreślone charakterystyki Bodego układu wzmacniacza z otwartą oraz z zamkniętą pętlą sprzężenia zwrotnego. Charakterystyki dotyczą trzech przykładowych granicznych częstotliwości przenoszenia f_{FB} układu pomiarowego zamodelowanego transmitancją dolnoprzepustowego filtra Bessela 5-ego rzędu. Opóźnienia τ_{PID} , τ_{PWM} , τ_{PS} , τ_{ADC} aproksymowano przybliżeniem Padé 16-go rzędu.



Rys. 7.14. Charakterystyki Bodego transmitancji wzmacniacza w układzie z otwartą pętlą sprzężenia zwrotnego z kompensatorem PID nastrojonym opisaną w tym punkcie metodą, wykreślone symulacyjnie dla $\omega_r = 2\pi \cdot 25$ kHz, $\zeta = 0.3$, $\tau_{PID} + \tau_{PWM} + \tau_{PS} = 0.75$ μ s, $\tau_{ADC} = 0.25$ μ s, $K_{Loop} = 1$, $PM = 70^\circ$, z transmitancją układu pomiarowego T_m zamodelowaną jako dolnoprzepustowy filtr Bessla 5-ego rzędu o częstotliwości granicznej f_{FB}



Rys. 7.15. Charakterystyki Bodego transmitancji wzmacniacza w układzie z zamkniętą pętlą sprzężenia zwrotnego z kompensatorem PID nastrojonym opisaną w tym punkcie metodą, wykreślone symulacyjnie dla parametrów obwodu jak na rys. 7.14

8. Pomiary parametrów wzmacniacza

Pomiary zbudowanego układu wzmacniacza mocy klasy D przeprowadzono w celu dokonania oceny poprawności przyjętych założeń oraz uzyskanych efektów. Wykonano pomiary częstotliwościowych charakterystyk Bodego układu otwartego oraz układu z zamkniętą pętlą sprzężenia zwrotnego. Zmierzono widmo sygnału wyjściowego i określono poziom zniekształceń nieliniowych obciążonego wzmacniacza. Określono także wielkość impedancji wyjściowej. Pomiary charakterystyk Bodego przeprowadzono dla dwóch głośników wyraźnie różniących się konstrukcją i impedancją znamionową. Widmo sygnału wyjściowego i poziom zniekształceń nieliniowych zmierzono dla obciążeń rezystancyjnych.

8.1. Ocena rzeczywistych parametrów transmitancji obwodu regulacji wzmacniacza

Ocenę parametrów transmitancji obwodu regulacji wzmacniacza w układzie otwartym przeprowadzono, poszukując takich współczynników transmitancji obiektu T_{Loop} , które zapewnią możliwie dobre dopasowanie charakterystyk Bodego tej transmitancji do charakterystyk częstotliwościowych wzmacniacza zmierzonych w sposób opisany w punkcie 7.5. Charakterystyki $LoopGain(\omega)$ i $LoopPhase(\omega)$ zmierzono, dobierając wzmocnienie toru pomiarowego i napięcie zasilania stopnia mocy tak, aby wzmocnienie dla niskich częstotliwości było bliskie jedności dla przyłączonego na wyjściu głośnika o znamionowej impedancji 16 Ω .

Najlepsze dopasowanie charakterystyk uzyskano dla następujących parametrów transmitancji T_{Loop} :

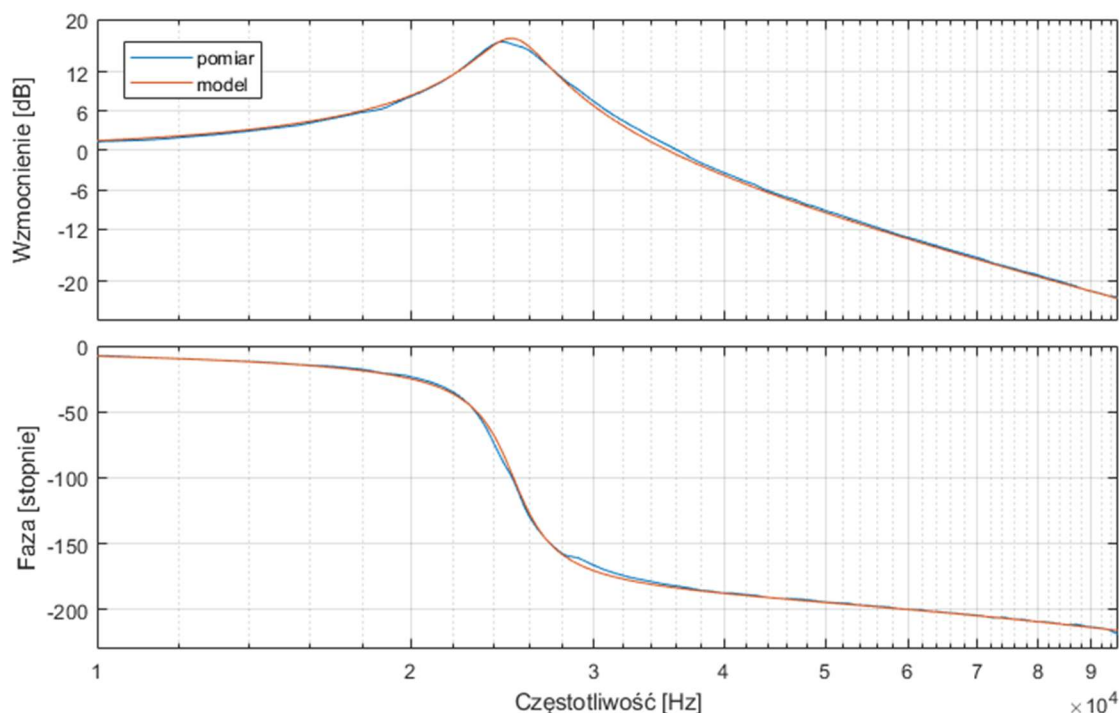
$$\omega_r = 2\pi \cdot 25100 \text{ Hz},$$

$$\xi = 0.07,$$

$$\tau_{Loop} = 1.1 \mu\text{s},$$

$$K_{Loop} = 1.02.$$

Zważywszy na faktyczną złożoność układu, należy stwierdzić, że pokazane na rysunku 8.1 dopasowanie zmierzonych i zamodelowanych charakterystyk jest dobre. Przeprowadzone pomiary świadczą o tym, że model wzmacniacza podany w punkcie 7.1 zdefiniowano poprawnie.

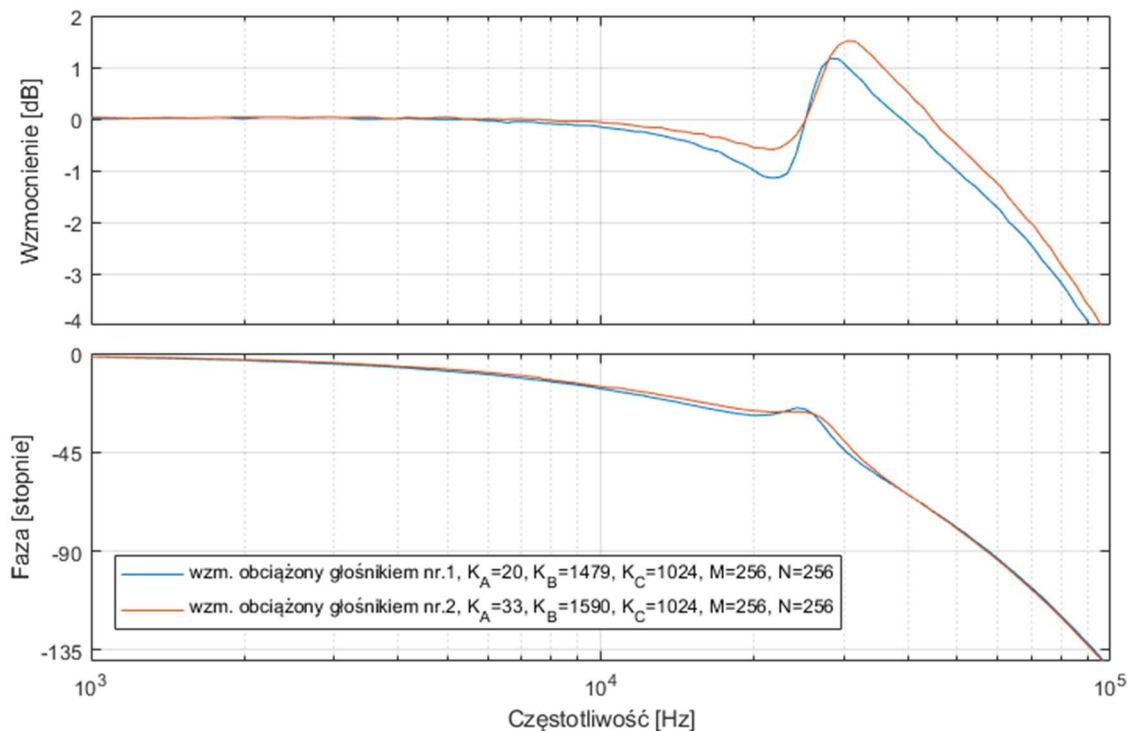


Rys. 8.1. Charakterystyki Bodego układu regulacji wzmacniacza z otwartą pętlą sprzężenia zwrotnego zmierzone w zbudowanym układzie oraz wykreślone symulacyjne dla transmitancji T_{Loop} o parametrach: $\omega_r = 2\pi \cdot 25100$ Hz, $\xi = 0.07$, $\tau_{Loop} = 1.1$ μ s, $K_{Loop} = 1.02$

8.2. Pomiar charakterystyk częstotliwościowych układu zamkniętego

Pomiarów wzmacniacza dokonano, obciążając go kolejno jednym z dwóch głośników znacznie różniących się objętością obudowy i konstrukcją, o impedancjach znamionowych 16 Ω i 8 Ω . Dla każdego z nich dokonano pomiarów charakterystyk Bodego w układzie otwartym, pokazanym na rys. 7.12. Następnie, w sposób opisany w punkcie 7.7, wyznaczono wzmocnienia kompensatora PID. Ze względu na wpływ szumu kwantyzacji przetworników ADC, wzmocnienia kompensatora ograniczono tak, aby wzmocnienie części różniczkującej nie przekraczało dobranego eksperymentalnie poziomu, przy którym poziom szumów na wyjściu jest podobny do poziomowi drugiej i wyższych harmonicznych wzmocnionego sygnału sterującego. Pomiar charakterystyk Bodego układu zamkniętego przeprowadzono analogicznie jak w punkcie 7.6. Różnica polegała na tym, że kompensator PID pracował z ograniczonym wzmocnieniem, a oprogramowanie mikrokontrolera sterującego stopniem mocy zmodyfikowano tak, aby obliczało uchyb, odejmując od wartości sygnału zadanej na wejście kompensatora wartość sygnału sprzężenia zwrotnego. Wyniki przeprowadzonych pomiarów pokazano na rysunku 8.2. Charakterystyki wzmacniacza mają gładki przebieg w całym paśmie

akustycznym, a niewielkie zafalowania znajdują się w niesłyszalnym zakresie częstotliwości.

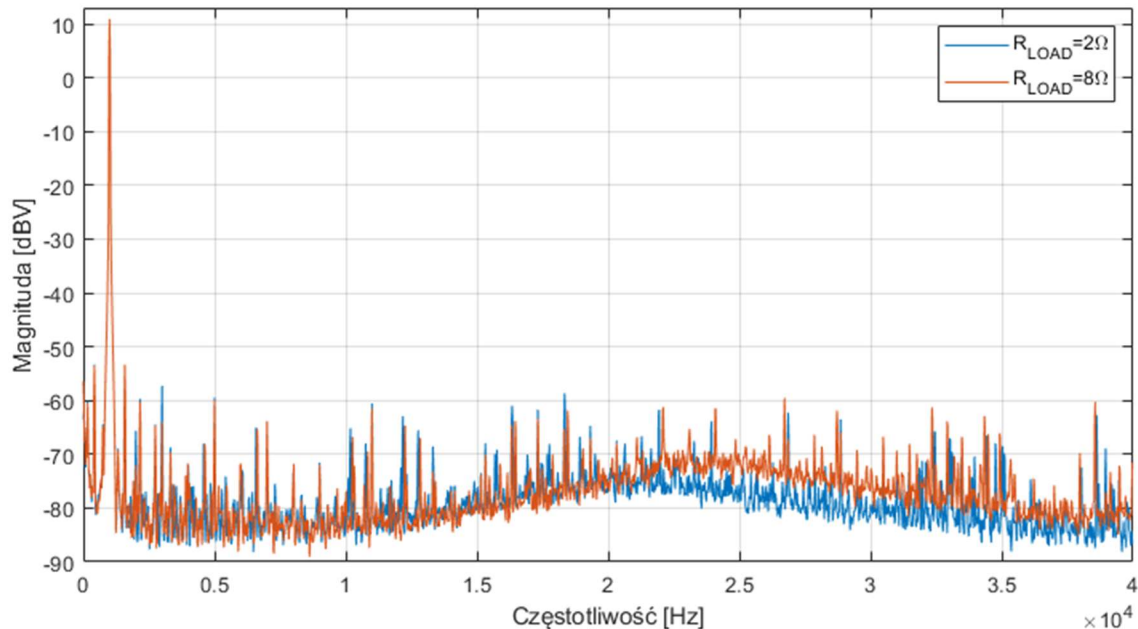


Rys. 8.2. Charakterystyki Bodego zbudowanego wzmacniacza mocy z zamkniętą pętlą sprzężenia zwrotnego zmierzone dla dwóch głośników dołączonych na wyjście układu

8.3. Pomiar widma sygnału wyjściowego i zniekształceń nieliniowych

Widmo sygnału wyjściowego wzmacniacza mocy zmierzono z obciążeniem rezystancyjnym 2Ω i 8Ω . Dla obydwu obciążeń przeprowadzono opisaną procedurę automatycznego doboru nastaw. Na wejście podano sygnał sinusoidalny o częstotliwości 1 kHz i maksymalnej amplitudzie sygnału wejściowego przy rozdzielczość 16 bitów i częstotliwości próbkowania 48 kHz. Wzmocnienie ustalono tak, aby amplituda sygnału wyjściowego wynosiła $10 V_{pp}$. Wykres pokazany na rys. 8.3 otrzymano, wykorzystując oscyloskop Keysight MSO-X 3014T pracujący w trybie akwizycji o wysokiej, 12-bitowej rozdzielczości. Sygnał na wyjściu stopnia mocy w konfiguracji przeciwsobnej zmierzono metodą różnicową, odejmując zmierzone oscyloskopem sygnały wyjściowe, a następnie poddano okienkowaniu Hamminga oraz wbudowanej w oscyloskop analizie FFT, bez uśredniania widma. Szerokość okna pomiarowego wynosiła 19082 próbki. Poziom drugiej harmonicznej okazał się o około 66 dB niższy od poziomu amplitudy

podstawowego prążka sygnału na wyjściu, a poziomy wyższych harmonicznych i szumu są mniejsze co najmniej o następne 6 dB. Poziom kolejnych składowych harmonicznych szybko opada, jednak w widmie wyraźnie widoczny jest szum związany z ograniczoną efektywną rozdzielczością wykorzystanych przetworników ADC.



Rys. 8.3. Charakterystyki Bodego zbudowanego wzmacniacza mocy z zamkniętą pętlą sprzężenia zwrotnego zmierzone dla dwóch głośników dołączonych na wyjście układu

Zmierzone charakterystyki widmowe skopiowano do oprogramowania MATLAB, gdzie za pomocą prostego skryptu obliczono współczynnik zawartości harmonicznych w paśmie do 20 kHz według wzoru

$$THD = \sqrt{\frac{\sum_{n=2}^{20} U_n^2}{U_1^2}} \cdot 100\% \quad (8.1)$$

gdzie U_n oznacza wartość napięcia n-tej harmonicznej. Obliczone wartości THD wynoszą 0,16% przy obciążeniu $8\ \Omega$ i 0,2% przy obciążeniu $2\ \Omega$.

8.4. Pomiar impedancji wyjściowej wzmacniacza

Pomiar impedancji wyjściowej przeprowadzono na podstawie pomiarów wielkości napięcia składowej podstawowej sygnału wyjściowego o częstotliwości 1 kHz i amplitudzie około 11 V dla obciążenia rezystancyjnego $2\ \Omega$ i $8\ \Omega$. W czasie pomiarów wykorzystano wzmacniacz, którego kompensator PID nastrojono zgodnie z punktem 7.8 dla aktualnie zastosowanej impedancji obciążenia.

Impedancję wyjściową wyznaczono jako stosunek zmiany amplitudy napięcia podstawowej harmonicznej do zmiany amplitudy podstawowej harmonicznej płynącego na wyjściu prądu, czyli

$$Z_{wy@1kHz} = \frac{\Delta U_1}{\Delta I_1} = \left| \frac{U_{1@8\Omega} - U_{1@2\Omega}}{\frac{U_{1@8\Omega}}{8\Omega} - \frac{U_{1@2\Omega}}{2\Omega}} \right| = 17,8 \text{ m}\Omega \quad (8.2)$$

gdzie:

$U_{1@8\Omega}$ – amplituda podstawowej harmonicznej sygnału na wyjściu wzmacniacza mocy obciążonego rezystancją 8Ω ,

$U_{1@2\Omega}$ – amplituda podstawowej harmonicznej sygnału na wyjściu wzmacniacza mocy obciążonego rezystancją 2Ω .

9. Dyskusja nad możliwością poprawy parametrów układu

Wzmocnienie w otwartej pętli (wpływające pozytywnie na kompensację błędu regulacji), jak i pasmo przenoszenia wzmacniacza z nastrojonym metodą eliminacji kompensatorem PID, zależy od całkowitego opóźnienia w pętli sterowania τ_{Loop} . Pewną poprawę parametrów wzmacniacza można uzyskać, włączając do układu regulacji kilka transmitancji rezonansowych o odpowiednio dobranych częstotliwościach i modułach maksymalnych. Drugim sposobem stwarzającym możliwość poszerzenia pasma przenoszenia i zwiększenie wzmocnienia układu otwartego jest zastosowanie tzw. predyktora Smitha, zalecanego dla układów regulacji z opóźnieniem [78]. Przebadano dość gruntownie możliwość zastosowania takiego predyktora, łącznie z implementacją w mikrokontrolerze DSP.

9.1. Wykorzystanie transmitancji rezonansowych do powiększenia wzmocnienia układu otwartego w górnym zakresie pasma akustycznego

W pracach [64] i [65] pokazano charakterystyki częstotliwościowe wzmacniaczy akustycznych, gdzie na charakterystykach amplitudowych widoczne są lokalne podbicia w górnej części pasma przenoszenia. Podbicia te powiększają wzmocnienie układu z otwartą pętlą sprzężenia zwrotnego, przyczyniając się do poprawy parametrów wzmacniacza. Autorzy nie wyjaśniają jednak bliżej, w jaki sposób uzyskano ten efekt.

Okazuje się, że podobny skutek można uzyskać, włączając w pętlę sterowania transmitancje rezonansowe (rezonatory) o postaci

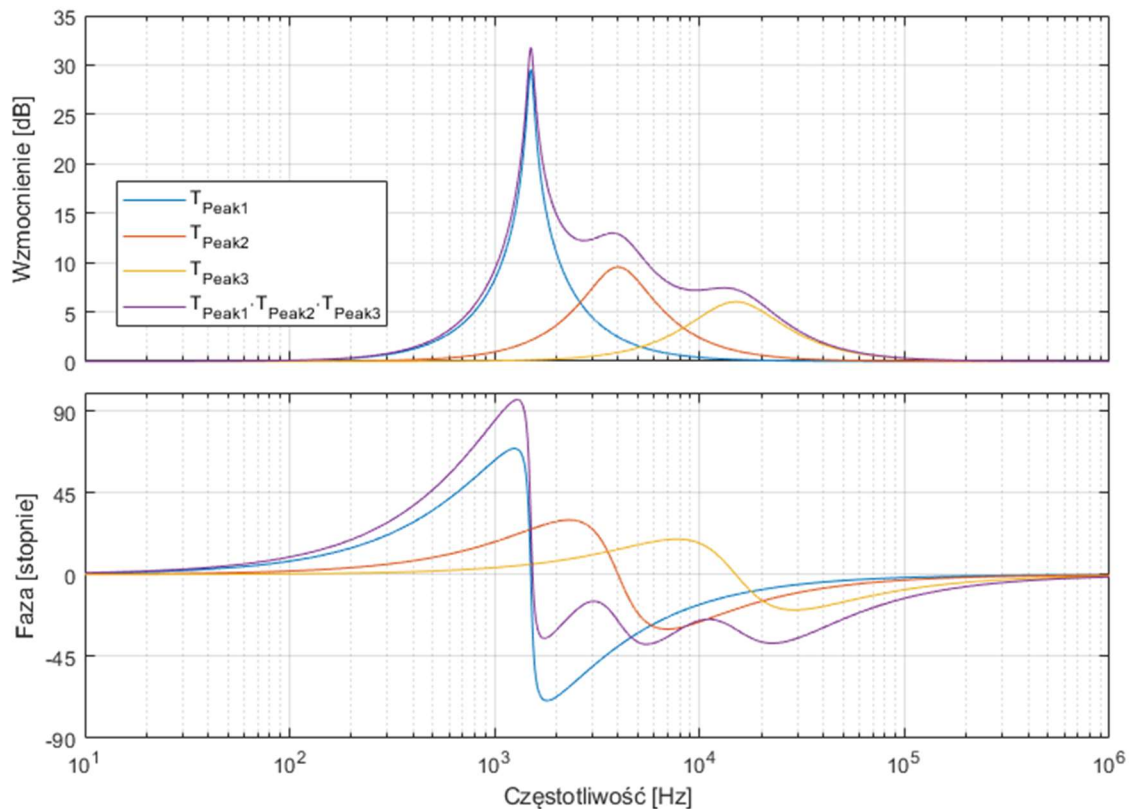
$$T_{Peak}(s) = \frac{s^2 + 2\omega_{Peak}s + \omega_{Peak}^2}{s^2 + \frac{2}{G_{Peak}}\omega_{Peak}s + \omega_{Peak}^2} \quad (9.1)$$

gdzie:

ω_{Peak} – częstotliwość rezonansowa, dla której moduł transmitancji jest maksymalny,
 G_{Peak} – maksymalna wartość modułu.

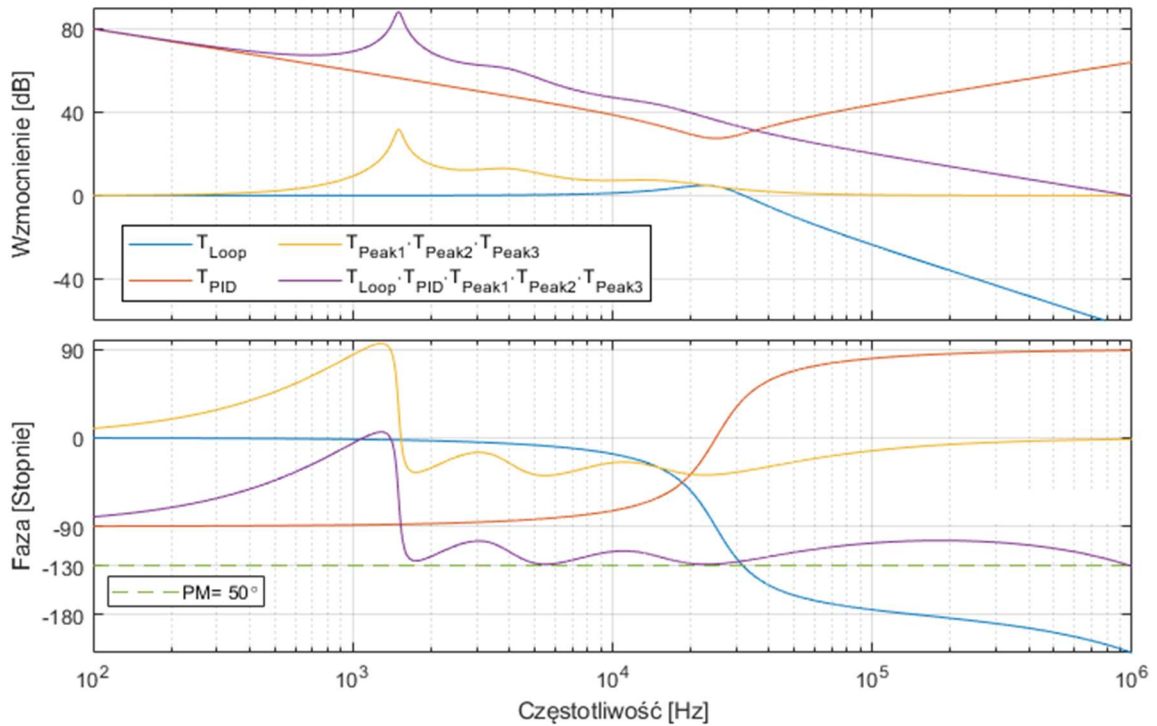
Na rysunku 9.1 pokazano charakterystyki Bodego trzech transmitancji T_{Peak} o kolejno rosnących ω_{Peak} i kolejno malejących G_{Peak} oraz charakterystyki ich szeregowego połączenia. Częstotliwości ω_{Peak} dobrano wyraźnie poniżej granicy pasma akustycznego. Należy zwrócić uwagę, że przesunięcia fazowe transmitancji T_{Peak} rosną

wraz z modulem, czyli wprowadzającym wzmocnieniem, a więc niekorzystnie wpływają na cały układ. Tym niemniej przy odpowiednim doborze parametrów każdego z rezonatorów można tak ukształtować ich łączną charakterystykę, aby uzyskać wzrost wzmocnienia w pożądanym paśmie częstotliwości, jednak kosztem zmniejszenia zapasu fazy o wartość bliską maksymalnemu przesunięciu fazowemu rezonatorów.



Rys. 9.1. Charakterystyki Bodego szeregowego połączenia trzech transmitancji rezonansowych o parametrach $\omega_{Peak1}=2\pi \cdot 1.5$ kHz, $G_{Peak1}=30$, $\omega_{Peak2}=2\pi \cdot 4$ kHz, $G_{Peak2}=3.5$, $\omega_{Peak3}=2\pi \cdot 15$ kHz, $G_{Peak3}=2$

Na rys. 9.2 pokazano charakterystyki Bodego układu otwartego wzmacniacza z włączoną kaskadą transmitancji rezonansowych. Ze względu na dodatkowe przesunięcie fazowe wymagany zapas fazy PM zmniejszono do 50° , zamiast 70° przyjmowanych w rozdziale 7. Jednak dzięki temu częstotliwość ω_{PM} takiego układu wzrosła aż do $2\pi \cdot 10^6$ kHz zamiast $2\pi \cdot 55.5$ kHz (p. 7.2) dla układu bez rezonatorów (gdy $PM=70^\circ$).



Rys. 9.2. Charakterystyki Bodego układu otwartego wzmacniacza z kaskadą trzech rezonatorów wyznaczone symulacyjnie dla $\omega_r = 2\pi \cdot 25$ kHz, $\xi = 0.3$, $\tau_{Loop} = 1$ us, $K_{Loop} = 1$, $PM = 50^\circ$ oraz transmitancji T_{Peak} jak na rys. 9.1

Oprócz koniecznego zmniejszenia zapasu fazy, wadą powyższego rozwiązania są także zafalowania charakterystyki fazowej powodujące, że wzmacniacz będzie wprowadzał zniekształcenia fazowe (związane ze zmianą opóźnienia grupowego dla różnych częstotliwości składowych sygnału podanego na wejście wzmacniacza). Ponadto czas obliczeń algorytmu filtra IIR, który realizowałby transmitancje T_{Peak} , wydłużyłby opóźnienie τ_{Loop} , co z kolei wymagałoby redukcji wzmocnienia kompensatora PID. Takie rozwiązanie mogłoby być zatem przydatne pod warunkiem zastosowania procesora o większej szybkości obliczeń.

9.2. Dodatkowe sprzężenie z predyktorem Smitha

Jak pokazano w rozdziale 7, wzmocnienie kompensatora PID, a więc także pasmo przenoszenia wzmacniacza, zmniejsza się wraz ze wzrostem opóźnienia τ_{Loop} wynikającego z czasu obliczeń i właściwości zastosowanych elementów. Rozwiązaniem stosowanym w automatyce, redukującym niekorzystny wpływ opóźnienia, jest uzupełnienie układu sterowania o tzw. predyktor Smitha [78]. Poniżej przedstawiono sposób zastosowania takiego predyktora w układzie sterowania wzmacniaczem.

W transmitancji T_{Loop} określonej wzorem (7.4) należy oddzielić opóźnienie od pozostałej części, czyli

$$T_{Loop}(s) = e^{-s\tau_{Loop}} \cdot T_o(s) \quad (9.2a)$$

z

$$T_o(s) = K_{Loop} \cdot \frac{\omega_r^2}{s^2 + 2\xi\omega_r s + \omega_r^2} \quad (9.2b)$$

Jeżeli do obiektu $T_{Loop}(s)$ zostanie równoległe dołączona transmitancja $(1 - e^{-s\tau_{Loop}}) \cdot T_o(s)$, nazywana predyktorem Smitha, to tak poszerzony obiekt będzie dla kompensatora PID widziany jako

$$T_{Loop}(s) + (1 - e^{-s\tau_{Loop}}) \cdot T_o(s) = T_o(s) \quad (9.3)$$

Nie ma tu już opóźnienia, a więc wzmocnienie kompensatora można wyraźnie zwiększyć.

Przejdźmy teraz do dyskretnej realizacji predyktora przy kroku próbkowania T_s . Dyskretny operator z jest związany z ciągłym operatorem s wzorem $z = e^{-sT_s}$. Element opóźniający $e^{-s\tau_{Loop}}$ predyktora można więc przepisać w formie dyskretnej jako

$$e^{-s\tau_{Loop}} = e^{-sT_s(\tau_{Loop}/T_s)} \cong z^{-n} = T_D(z), \quad (9.4a)$$

gdzie

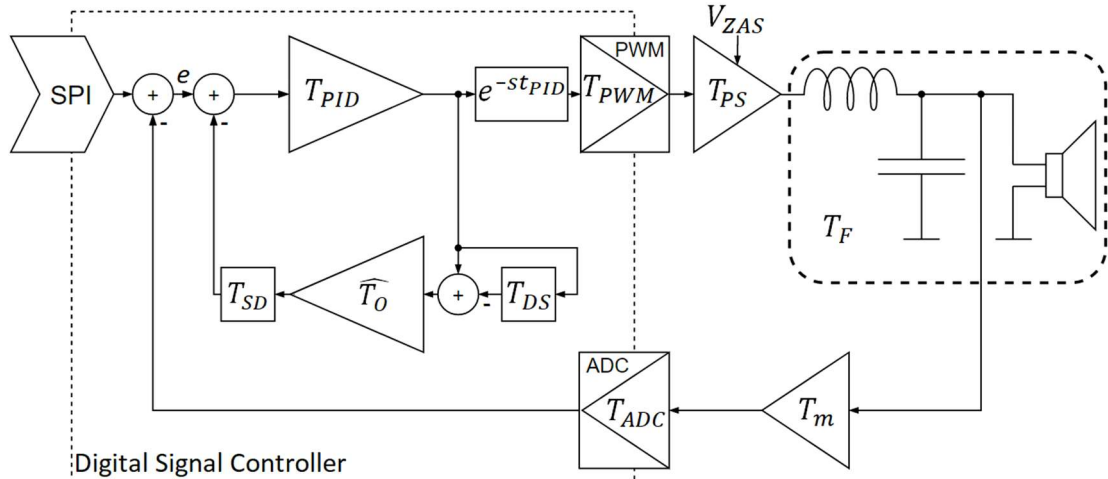
$$n = \text{int} \left(\frac{\tau_{Loop}}{T_s} \right), \quad (9.4b)$$

a $\text{int}()$ oznacza część całkowitą. Dyskretny predyktor Smitha włączony równoległe do obiektu ma transmitancję $(1 - T_{DS}) \widehat{T}_O$, gdzie \widehat{T}_O jest dyskretnym odpowiednikiem transmitancji T_o z (9.2b).

Schemat blokowy układu sterowania wzmacniaczem z dołączonym dyskretnym predyktorem Smitha pokazano na rys. 9.3. Zawiera on dodatkowo jednokrokový element opóźniający

$$T_{SD}(z) = z^{-1} \quad (9.5)$$

wynikający stąd, że wyjście kompensatora PID aktywujące predyktor jest faktycznie obliczane w poprzednim kroku, a wejściowy błąd e dotyczy kroku aktualnego.



Rys. 9.3. Schemat blokowy układu sterowania wzmacniacza z predyktorem Smitha

Jak wskazano w (9.4b), n zastosowane w T_{DS} musi być liczbą całkowitą. Dla rzeczywistych danych $\tau_{Loop} = 1.1 \mu s$ i $T_S = 0.651 \mu s$ stosunek τ_{Loop}/T_S wynosi 1.77, więc jako T_{DS} należy przyjąć 2 lub ewentualnie 1. Ze względu na to przybliżenie, kompensacja opóźnienia przez predyktor będzie jednak niepełna, wymagając ręcznej korekty nastaw kompensatora PID.

Dyskretną postać $\widehat{T}_O(z)$ transmitancji $T_O(s)$ otrzymano, podstawiając $s = \frac{1-z^{-1}}{T_S}$ do (9.2b), co po prostych przekształceniach daje

$$\widehat{T}_O(z) = K_o T_S^2 \omega_r^2 \frac{\frac{1}{1+2\xi\omega_r T_S + \omega_r^2 T_S^2}}{\frac{1}{1+2\xi\omega_r T_S + \omega_r^2 T_S^2} (z^{-2} - (2+2\xi\omega_r T_S)z^{-1}) + 1} \quad (9.6)$$

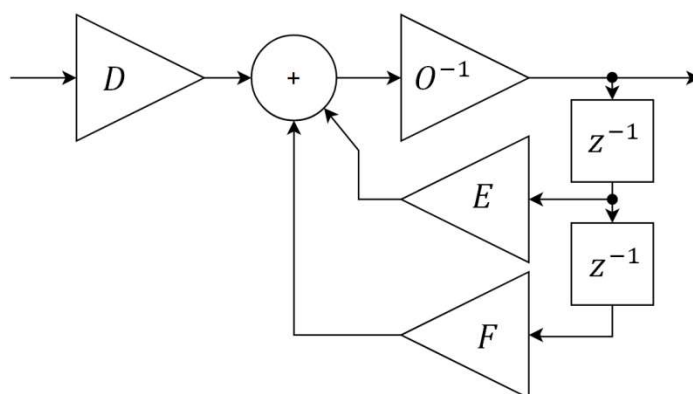
W celu zmniejszenia błędów związanych z obliczeniami na 16-bitowym rdzeniu procesora DSP, do elementów powyższego wzoru wprowadzono całkowity mnożnik O lub jego odwrotność O^{-1} , aby zapewnić odpowiednio duże wartości współczynników. Otrzymano wtedy

$$\widehat{T}_O(z) = D \frac{O^{-1}}{O^{-1}(z^{-2}E + z^{-1}F) + 1} \quad (9.7a)$$

ze współczynnikami

$$D = \frac{K_o T_s^2 \omega_r^2 O}{1 + 2\xi \omega_r T_s + \omega_r^2 T_s^2}, \quad E = \frac{O}{1 + 2\xi \omega_r T_s + \omega_r^2 T_s^2}, \quad F = O \frac{-2 - 2\xi \omega_r T_s}{1 + 2\xi \omega_r T_s + \omega_r^2 T_s^2} \quad (9.7b)$$

Schemat blokowy filtra IIR realizującego taką transmitancję $\widehat{T}_O(z)$ pokazano na rys. 9.4.



Rys. 9.4. Schemat blokowy algorytmu IIR realizującego transmitancję $\widehat{T}_O(z)$

Możliwość zastosowania predyktora Smitha w układzie sterowania wzmacniaczem zweryfikowano praktycznie, opracowując odpowiedni program w języku maszynowym mikrokontrolera dsPIC33E, który zamieszczono w Załączniku C. Dzięki właściwościom jednostki obliczeniowej oraz głębokiej optymalizacji kodu możliwe było wykonywanie pętli programu z tym samym cyklem, jak w przypadku programu wyłącznie z kompensatorem PID. Opóźnienie τ_{Loop} nie uległo więc zmianie. Tor predyktora Smitha z rys. 9.3 mógł zawierać element T_{DS} jako z^{-1} lub z^{-2} , a element T_{SD} jako z^{-1} lub 1 (bez opóźnienia).

Bliższej analizie wpływu predyktora Smitha na działanie wzmacniacza dokonano, wyznaczając symulacyjnie charakterystyki Bodego układu otwartego z dotychczasowym ciągłym modelem obiektu T_{Loop} oraz zastępczym dyskretnym regulatorem CNTRL łączącym kompensator PID z predyktorem Smitha. Zatem

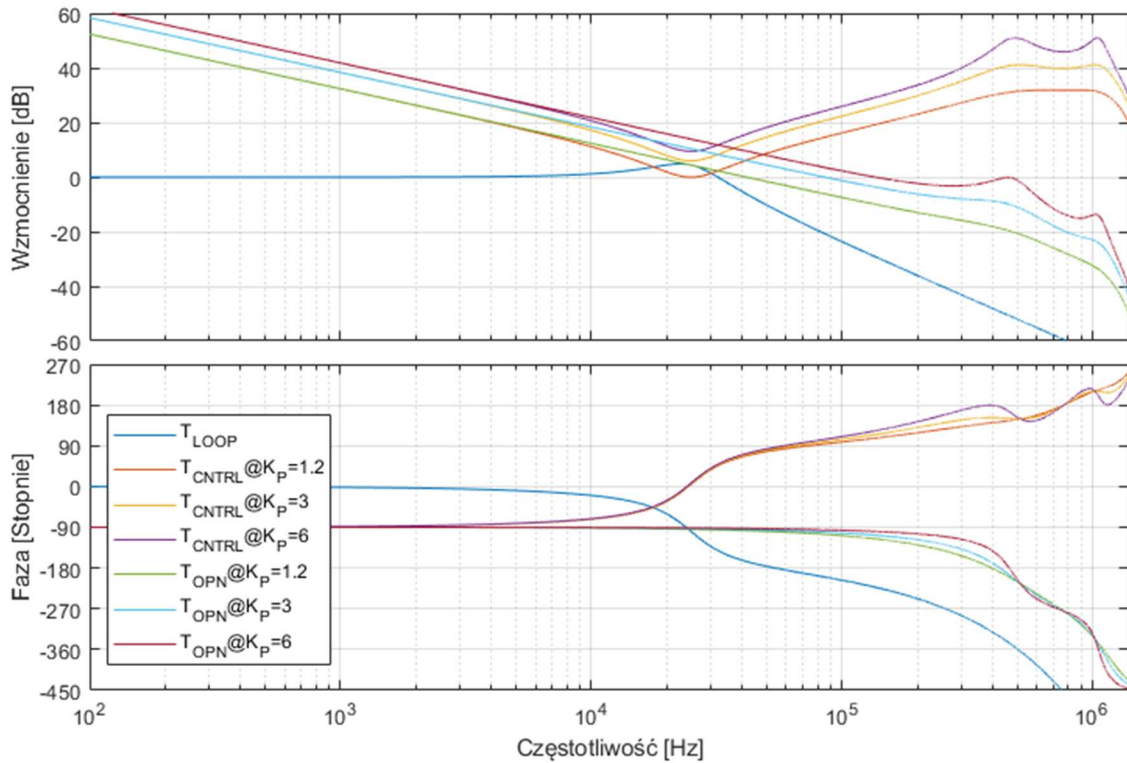
$$T_{CNTRL} = \frac{T_{PID}}{1 + T_{PID} T_{SD} \widehat{T}_O (1 - T_{DS})} \quad (9.8a)$$

więc transmitancją układu otwartego jest

$$T_{OPEN} = T_{CNTRL} \cdot T_{Loop} \quad (9.8b)$$

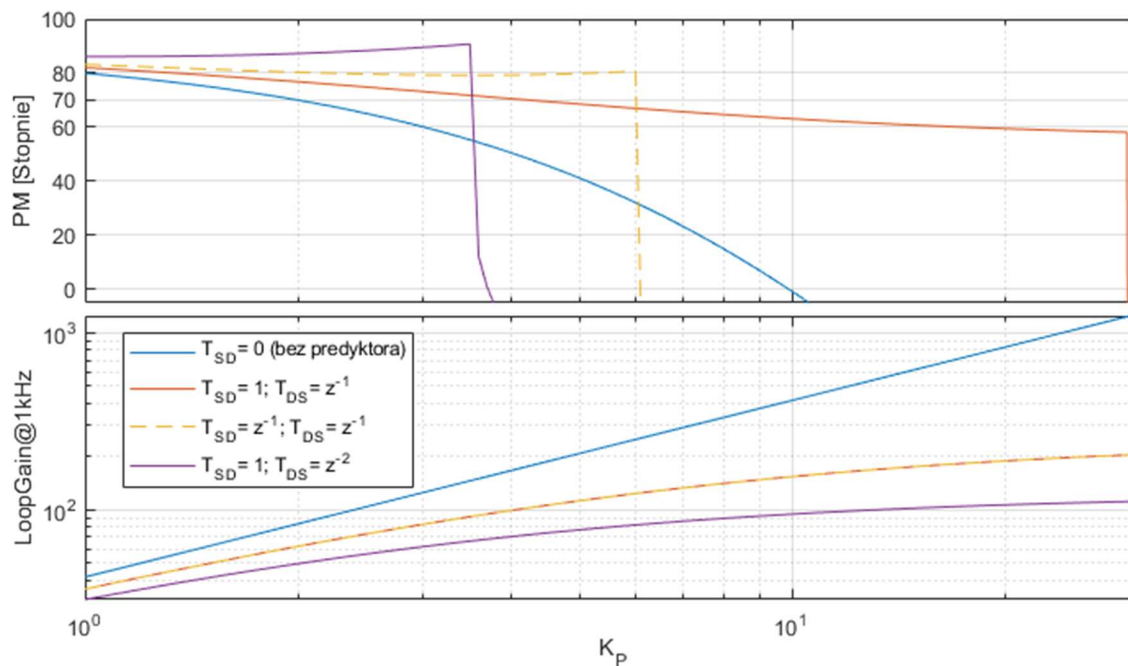
Wzmocnienia K_I , K_D kompensatora dobrano metodą eliminacji (wzory (7.16)), zaś K_P ustawiano ręcznie.

Charakterystyki Bodego z rys. 9.5 pokazują, że dzięki predyktorowi regulator CNTRL wnosi do układu dodatnie przesunięcie fazowe, pozwalając na zwiększenie wzmocnienia, a więc i poszerzenie pasma, przy zachowaniu dotychczasowego zapasu fazy $PM=70^\circ$.



Rys. 9.5. Charakterystyki Bodego transmitancji T_{Loop} , regulatora T_{CNTRL} i układu otwartego T_{OPEN} wykreślone symulacyjnie dla $\omega_r=2\pi\cdot 25$ kHz, $\xi=0.3$, $\tau_{Loop}=1$ μ s, $K_{Loop}=1$, $PM=70^\circ$, $T_{SD}=z^{-1}$, $T_{DS}=z^{-1}$, $T_S=651$ ns, $K_P=1.2, 3, 6$

Jednak ze względu na ograniczoną stabilność spowodowaną niemożnością osiągnięcia wymaganego stosunku $\tau_{Loop}/T_S=1.77$ zastępowanego w T_{DS} przez z^{-1} lub z^{-2} , można liczyć tylko na ograniczoną poprawę wyrażoną wzrostem ω_{PM} do około $2\pi\cdot 100$ kHz (zamiast $2\pi\cdot 55.5$ kHz). Widać to bliżej na rys. 9.6 pokazującym wpływ współczynnika K_P na zapas fazy PM i wzmocnienie $LoopGain$ otwartej pętli dla czterech konfiguracji opóźnień T_{SD} , T_{DS} w torze predyktora. Gwałtowny spadek PM w dwóch przypadkach po przekroczeniu ich granicznej wartości K_P świadczy o destabilizacji układu.



Rys. 9.6. Zapas fazy PM i wzmocnienie pętli $LoopGain$ dla częstotliwości 1 kHz jako funkcje wzmocnienia K_P kompensatora PID dla czterech konfiguracji predyktora Smitha i danych z rys. 9.5

Na podstawie analizy wykresów z rys. 9.6 i prób symulacyjnych dobrano bezpieczne nastawy współczynnika wzmocnienia K_P , tzn. takie, które zapewniają stabilną pracę przy zapasie fazy PM nie mniejszym niż 70° z rozdz. 7. Wyniki pokazano w tab. 9.1.

Tab. 9.1. Bezpieczne wartości wzmocnienia K_P dla czterech konfiguracji predyktora Smitha i danych z rys. 9.5

Konfiguracja predyktora	Parametry układu otwartego	Uwagi
$T_{SD}=0$	$K_P=2$ $PM=70^\circ$ $LoopGain @ 1 \text{ kHz}=83$	Kompensator PID bez predyktora Smitha
$T_{SD}=1, T_{DS}=z^{-1}$	$K_P=4.2$ $PM=70^\circ$ $LoopGain @ 1 \text{ kHz}=102$	Bez opóźnienia w torze predyktora
$T_{SD}=z^{-1}, T_{DS}=z^{-1}$	$K_P=4.5$ $PM=80^\circ$ $LoopGain @ 1 \text{ kHz}=106$	Jednostkowe opóźnienie w torze predyktora
$T_{SD}=z^{-1}, T_{DS}=z^{-2}$	$K_P=3$ $PM=85^\circ$ $LoopGain @ 1 \text{ kHz}=83$	Jednostkowe opóźnienie w torze predyktora

Jak widać, zastosowanie dyskretnego predyktora Smitha, pomimo niepełnej kompensacji opóźnienia τ_{Loop} , pozwala ponad dwukrotnie zwiększyć wzmocnienie K_p , a w pewnym stopniu także zapas fazy. Większego wzrostu należałoby oczekiwać, gdyby stosunek τ_{Loop}/T_S był rzędu kilku. Tym niemniej istotne jest, że program kompensatora PID uzupełniony o predyktor Smitha udaje się wykonać z takim samym cyklem.

Na podstawie przeprowadzonych badań można stwierdzić, że wykorzystanie predyktora Smitha pozwala poprawić podstawowe parametry wzmacniacza, zwłaszcza w sytuacji, gdy stosunek τ_{Loop}/T_S jest duży. Należy jednak pamiętać, że poprawna praca układu z predyktorem zależy od precyzyjnej implementacji modelu sterowanego obiektu, co niekiedy może być kłopotliwe.

10. Podsumowanie

Dzięki wysokiej sprawności energetycznej i znacznie niższym kosztom produkcji stopnie mocy klasy D są najczęściej wykorzystywanym układem sterującym głośnikami w obecnie produkowanym sprzęcie elektronicznym. Większość wzmacniaczy mocy klasy D wykorzystuje na wyjściu analogowe filtry dolnoprzepustowe w celu ograniczenia elektromagnetycznej emisji wysokoczęstotliwościowych składowych sygnału zmodulowanego impulsowo. W wyniku nieliniowości elementów, filtr wprowadza jednak zniekształcenia sygnału wyjściowego wzmacniacza. Jak pokazano w pracach [64,65], zastosowanie kompensatora z pętlą sprzężenia zwrotnego obejmującą filtr wyjściowy pozwala na uzyskanie stosunkowo niewielkich zniekształceń nieliniowych na wyjściu wzmacniacza. Jednak te dwa cytowane rozwiązania wykorzystują kosztowne układy scalone, co utrudnia ich szersze zastosowanie.

Przedmiotem rozprawy było zbadanie możliwości zastosowania niskokosztowego mikrokontrolera sygnałowego do sterowania stopniem mocy klasy D z wykorzystaniem ujemnego sprzężenia zwrotnego z wyjścia filtru dolnoprzepustowego wzmacniacza. Korzystając z doświadczeń opisanych w literaturze, zbudowano pierwszy prototyp układu, a następnie, po zbadaniu specyficznych potrzeb i ograniczeń, projektowano oraz uruchamiano kolejne wersje. Szczególnie wiele wysiłku poświęcono praktycznym aspektom budowy mikroprocesorowego systemu sterowania związanym z synchronizacją procesów oraz koniecznością przesyłania i przetwarzania dużych ilości danych na 16-bitowym mikrokontrolerze sygnałowym pracującym z częstotliwością rdzenia wynoszącą jedynie 70 MHz. Kluczowe z punktu widzenia prędkości działania algorytmu sterowania było opracowanie kodu programu kompensatora w języku maszynowym, z wykorzystaniem mechanizmów potokowego przetwarzania danych. Do sterowania stopniem mocy wzmacniacza zastosowano kompensator PID, którego nastawy dobrano, stosując metodę eliminacji. Dokonano szczegółowej analizy wpływu parametrów elementów składowych oraz charakterystyk układu otwartego na podstawowe właściwości wzmacniacza. Przeprowadzono analizę odporności układu na zmiany parametrów filtru wyjściowego w praktycznie oczekiwanym zakresie. Zaimplementowano mechanizm automatycznego pomiaru częstotliwościowych charakterystyk Bodego układu otwartego. Opracowano praktyczną metodę automatycznego doboru nastaw na podstawie zmierzonych charakterystyk. Dokonano

pomiarów parametrów wzmacniacza. Przeprowadzono także analizę możliwości poprawy tych parametrów poprzez sugerowane w pracach [64,65] rozwiązanie, polegające na włączeniu w pętlę sterowania odpowiednio dobranych transmitancji rezonansowych. Zaproponowano własne rozwiązanie umożliwiające poprawę parametrów wzmacniacza dzięki zastosowaniu predyktora Smitha w układzie sterowania.

Na podstawie przeprowadzonych badań można sformułować następujące wnioski:

1. Wykorzystanie niskokosztowego mikrokontrolera sygnałowego do sterowania wzmacniaczem mocy klasy D ze sprzężeniem zwrotnym obejmującym wyjściowy filtr LC umożliwia budowę stabilnie działającego układu zapewniającego wymagane częstotliwościowe pasmo przenoszenia. Niezbędne jest jednak zapewnienie możliwie niewielkiego opóźnienia w pętli sterowania poprzez szybkie wykonywanie programu sterującego oraz odpowiednią organizację procesów obliczeniowych i komunikacyjnych.

2. Głównym ograniczeniem wynikającym z wykorzystania niskokosztowego mikrokontrolera jest niewielka rozdzielczość wbudowanych przetworników ADC. Niska rozdzielczość ogranicza wzmocnienie w otwartej pętli układu sterowania i jest przyczyną wprowadzania zniekształceń do sygnału wyjściowego, stosunkowo wysokich jak na obecne standardy.

3. Układ sterowania z kompensatorem PID nastrojonym metodą eliminacji zapewnia stabilną pracę wzmacniacza w całym zakresie praktycznie spodziewanych zmian parametrów filtru wyjściowego i obciążenia. Dla znacznych odchyłeń parametrów można się spodziewać niewielkich zafalowań charakterystyki amplitudowej w pobliżu górnej granicy pasma akustycznego.

4. Opracowana metoda automatycznego doboru nastaw kompensatora PID zapewnia spełnienie warunku eliminacji w praktycznych warunkach pomiarowych, gdzie ograniczona częstotliwość próbkowania uniemożliwia pomiar faktycznej wielkości opóźnienia układu sterowania. Pokazana metoda jest także odporna na dodatkowe przesunięcia fazowe wprowadzane przez transmitancje elementów obwodu sterowania (w tym transmitancję toru pomiarowego).

5. Wykorzystanie transmitancji rezonansowej w obwodzie sterowania w celu poprawy parametrów wzmacniacza sterowanego mikrokontrolerem nie pozwala na osiągnięcie założonego efektu, chyba że procesor dysponuje znacznym zapasem mocy obliczeniowej. Wątpliwości co do pozytywnego wpływu tego rozwiązania na jakość odtwarzanego dźwięku budzi także silnie nieliniowy przebieg charakterystyki fazowej.

6. Zastosowanie dodatkowego sprzężenia zwrotnego z predyktora Smitha pozwala zwiększyć wzmocnienie w otwartej pętli sterowania o około 20 dB, co pozytywnie wpływa na podstawowe parametry wzmacniacza. Dodatkowo uzyskuje się większy zapas fazy. Układy z predyktorem są jednak wrażliwe na zmiany parametrów obiektu, dlatego warto w nich wykorzystać opracowaną metodę automatycznego doboru nastaw celem określenia parametrów zarówno kompensatora PID, jak i predyktora Smitha.

Istotnym osiągnięciem prezentowanym w pracy wydaje się także sformułowanie wymagań odnośnie do konfiguracji mikroprocesorowego systemu sterowania wzmacniaczem klasy D ze sprzężeniem zwrotnym z wyjścia filtra dolnoprzepustowego. Szczególnie ważne było określenie dodatkowej roli filtra dolnoprzepustowego, jaką jest ograniczenie aliasingu w procesie przetwarzania analogowo-cyfrowego sygnału sprzężenia zwrotnego. Przedstawione analizy pozwalają określić wymaganą liczbę faz stopnia mocy w zależności od częstotliwości próbkowania i efektywnej rozdzielczości przetwornika ADC w obwodzie sprzężenia zwrotnego.

Do oryginalnych osiągnięć autora należą:

1. Opracowanie systemu komunikacji o dużej prędkości pomiędzy jednostką sterującą-zarządzającą a mikrokontrolerem sygnałowym sterującym stopniem mocy klasy D, pozwalającego na synchroniczne przesyłanie strumienia danych audio oraz danych zmierzonych w układzie sprzężenia zwrotnego.

2. Opracowanie architektury systemów wbudowanych w mikrokontrolery zastosowane w układzie wzmacniacza, obsługującej krytyczne procesy sterowania i przesyłania danych.

3. Projekt obwodu sprzężenia zwrotnego w układzie wzmacniacza mocy klasy D, umożliwiającego różnicowy pomiar sygnału wyjściowego z niewielkim przesunięciem fazowym i tłumieniem sterowanym cyfrowo.

4. Synteza schematu i projekt obwodu drukowanego wzmacniacza sterowanego z wykorzystaniem sprzężenia zwrotnego z wyjściowego filtra dolnoprzepustowego.

5. Analiza wpływu konfiguracji stopnia mocy na widmo sygnału modulowanego szerokością impulsów PWM oraz określenie wymaganej liczby faz w zależności od częstotliwości próbkowania i efektywnej rozdzielczości przetwornika ADC w obwodzie sprzężenia zwrotnego.

6. Opracowanie wydajnych algorytmów kompensatora PID i predyktora Smitha w języku maszynowym mikrokontrolera sygnałowego z wykorzystaniem mechanizmów potokowego przetwarzania danych.

7. Przeprowadzenie analizy odporności wzmacniacza w zaprojektowanej konfiguracji na zmiany parametrów filtra wyjściowego i obciążenia, wymaganej dla praktycznej implementacji tego typu rozwiązań.

8. Opracowanie możliwej do praktycznego zastosowania metody automatycznego doboru nastaw kompensatora PID w układzie sterowania wzmacniacza mocy klasy D w opisanej konfiguracji.

9. Wykorzystanie w układzie sterowania wzmacniaczem dodatkowego sprzężenia zwrotnego z predyktora Smitha.

Przeprowadzone i przedstawione w niniejszej pracy oraz skrótowo w publikacji [80] badania potwierdzają możliwość praktycznego zastosowania mikrokontrolerów do sterowania wzmacniaczem mocy klasy D ze sprzężeniem zwrotnym z wyjściowego filtra dolnoprzepustowego. Wydaje się, że zaprezentowane rozwiązania wnoszą określony wkład w stymulowanie dalszego rozwoju konstrukcji wzmacniaczy mocy klasy D, ponieważ pozwalają poprawić parametry urządzeń bez znaczącego podniesienia kosztów. Wysoki stosunek jakości sygnału wyjściowego do kosztu urządzenia jest bowiem głównym motorem napędowym rozwoju konstrukcji takich wzmacniaczy. Warto przy tym zauważyć, że oferta niskokosztowych mikrokontrolerów sygnałowych w ostatnich latach rośnie bardzo dynamicznie. Układy te mają coraz lepsze parametry, co dotyczy także wbudowanych przetworników ADC. W okresie kończenia przedstawionych badań dostępne stały się już dwurdzeniowe mikrokontrolery sygnałowe z szybkimi 16-bitowymi przetwornikami ADC, w cenie około 10 USD (np. TMS320F28386S). Układy takie pozwoliłyby na uzyskanie parametrów sygnału na wyjściu wzmacniacza odpowiadających jakości zapisu dźwięków w standardzie audio CD. Należy przy tym pamiętać, że wykorzystanie mikrokontrolera do sterowania wzmacniaczem przynosi wymierne korzyści w postaci integracji w jednym układzie powszechnie stosowanych interfejsów komunikacyjnych, jak Ethernet, USB czy CAN, znacznych zasobów pamięci, sporej elastyczności w konfiguracji systemu, możliwości implementacji złożonych mechanizmów diagnostycznych, a także możliwości wykorzystania dopracowanych i powszechnie stosowanych technologii tworzenia oprogramowania wbudowanego, zapewniających krótszy czas oraz niższy koszt prac rozwojowych i wdrożeniowych.

Literatura

- [1] L. de Forest, "The audion," *Edison Medal Present.*, pp. 255–257, 1947.
- [2] J. R. Stuart, "Coding High Quality Digital Audio," *Japan Audio Soc.*, 1997.
- [3] V. R. Melchior, "High resolution audio: A history and perspective," *AES J. Audio Eng. Soc.*, vol. 67, no. 5, pp. 246–257, 2019.
- [4] L. D. Fielder, "Dynamic Range Requirement for Subjective Noise Free Reproduction of Music," in *Audio Engineering Society Convention 69*, 1981.
- [5] R. W. Taylor and W. L. Martens, "Hyper-compression in music production: Listener preferences on dynamic range reduction," *136th Audio Eng. Soc. Conv. 2014*, no. April, pp. 94–103, 2014.
- [6] *Specification of HALCRO dm38 stereo power amplifier*. 2015, p. 1.
- [7] M. L. Stephens and J. P. Wittman, "Switched-Mode Transistor Amplifiers," *IEEE Trans. Commun. Electron.*, no. September, pp. 470–472, 1963.
- [8] Y. Zhang, M. Dong, Q. De Meng, and L. Cai, "The topology analysing of a cascade multilevel class-D power amplifier," *Proc. - 2012 Int. Conf. Control Eng. Commun. Technol. ICCECT 2012*, vol. 2, no. c, pp. 109–112, 2012.
- [9] M. D. L. Cai, Q. Meng, and S. L. Yang, "A cascaded multilevel class-D power amplifier output harmonic," *Proc. 2011 Int. Conf. Electron. Mech. Eng. Inf. Technol. EMEIT 2011*, vol. 3, pp. 1499–1502, 2011.
- [10] Y. Zhang, M. Dong, L. Cai, and Q. Meng, "The analyzing of a cascaded multilevel class-D power amplifier with the carrier-based phase-shifted modulation," *Proc. 2011 Int. Conf. Electron. Mech. Eng. Inf. Technol. EMEIT 2011*, vol. 3, pp. 1283–1286, 2011.
- [11] C. W. Lin, B. S. Hsieh, and C. W. Chung, "PWM-based multilevel class-D amplifier with integrated over-current protection system," *Proc. 2010 5th IEEE Conf. Ind. Electron. Appl. ICIEA 2010*, no. 1, pp. 1394–1398, 2010.
- [12] J. H. Lee *et al.*, "An 80 10W 91%-power-efficiency 0.0023%-THD+N multi-level Class-D audio amplifier with folded PWM," *Dig. Tech. Pap. - IEEE Int. Solid-State Circuits Conf.*, vol. 60, pp. 88–89, 2017.
- [13] A. U. S. Quantization, S. Yu, M. Tseng, and S. Member, "Optimal Control of a Nine-Level Class-D Audio," vol. 58, no. 7, pp. 3069–3076, 2011.
- [14] S. Yang *et al.*, "A Low-THD Class-D Audio Amplifier With Pulsewidth Modulation," *IEEE Trans. Ind. Electron.*, vol. 62, no. 11, pp. 7181–7190, 2015.
- [15] S. H. Yang *et al.*, "A low-THD class-D audio amplifier with dual-level dual-phase carrier pulsewidth modulation," *IEEE Trans. Ind. Electron.*, vol. 62, no. 11, pp. 7181–7190, 2015.
- [16] M. Dong, Y. Zhang, M. Y. Xia, and J. J. Li, "Multilevel dual closed-loop controlling class-D power amplifier with FPGA," *Proc. - 2012 Int. Conf. Control Eng. Commun. Technol. ICCECT 2012*, pp. 421–425, 2012.

- [17] A. M. S. Al-Bayati, S. S. Alharbi, S. S. Alharbi, and M. Matin, "A comparative design and performance study of a non-isolated DC-DC buck converter based on Si-MOSFET/Si-Diode, SiC-JFET/SiC-schottky diode, and GaN-transistor/SiC-Schottky diode power devices," *2017 North Am. Power Symp. NAPS 2017*, 2017.
- [18] F. Koeslag, H. du T. Mouton, H. J. Beukes, and P. Midya, "A detailed analysis of the effect of dead time on harmonic distortion in a class D audio amplifier," *Africon 2007 IEEE*, pp. 1–7, 2007.
- [19] K. Nielsen, "Audio Power Amplifier Techniques With Energy Efficient Power Conversion," vol. I, 1998.
- [20] M. Mauerer and J. W. Kolar, "Distortion Minimization for Ultra-Low THD Class-D Power Amplifiers," *CPSS Trans. Power Electron. Appl.*, vol. 3, no. 4, pp. 324–338, 2018.
- [21] X. Chen, C. Zhang, Z. Yu, H. Qu, and E. Zhang, "A spread spectrum modulation method based on dual-clock for filterless digital class-D audio amplifiers," *Proc. 13th IEEE Conf. Ind. Electron. Appl. ICIEA 2018*, pp. 1992–1995, 2018.
- [22] V. Adrian, C. Keer, B. H. Gwee, and J. S. Chang, "A Randomized Modulation scheme for filterless digital Class D audio amplifiers," *Proc. - IEEE Int. Symp. Circuits Syst.*, pp. 774–777, 2014.
- [23] C. Jin, M. T. Tan, and K. Y. See, "Filterless class-D amplifier with pseudorandomized carrier frequency modulation for EMI reduction," *IEEE Trans. Electromagn. Compat.*, vol. 55, no. 1, pp. 74–80, 2013.
- [24] T. Karaca, M. Auer, G. Winkler, and B. Deutschmann, "Impact of spread spectrum emi-reduction on audio performance of filterless Class-D amplifiers," *22nd Austrian Work. Microelectron. Austrochip 2014 - Proc.*, pp. 0–5, 2014.
- [25] T. Ge and J. S. Chang, "Filterless class D amplifiers: power-efficiency and power dissipation," *IET Circuits, Devices Syst.*, vol. 4, no. 1, p. 48, 2010.
- [26] T. Karaca and B. Deutschmann, "Electromagnetic evaluation of Class-D switching schemes," *2015 11th Conf. Ph.D. Res. Microelectron. Electron. PRIME 2015*, vol. 2, no. 1, pp. 113–116, 2015.
- [27] M. Sobaszek, "Dobór bezpiecznych nastaw mikroprocesorowego regulatora PID w układzie przetwornicy napięcia typu step-down," *Zesz. Nauk. Politech. Rzesz. Nr 289 Elektrotechnika z. 33*, vol. 289, no. 33, pp. 205–214, 2013.
- [28] Texas Instruments, *LC Filter Design (SLAA701A)*, no. October. 2016.
- [29] A. Knott *et al.*, "Modeling Distortion Effects in Class-D Amplifier Filter Inductors," in *AES 128th Convention*, 2010, pp. 1–9.
- [30] K. El Haddad, R. Mrad, F. Morel, G. Pillonnet, C. Vollaïre, and A. Nagari, "Ferrite bead effect on Class-D amplifier audio quality," in *Proceedings of the Mediterranean Electrotechnical Conference - MELECON*, 2014, no. April, pp. 74–78.
- [31] J. Chen and Z. Feng, "X7R dielectric multilayer ceramic capacitors show good micro-actuating properties with little hysteresis," *Electron. Lett.*, vol. 60, no. 7, pp. 538–540, 2014.

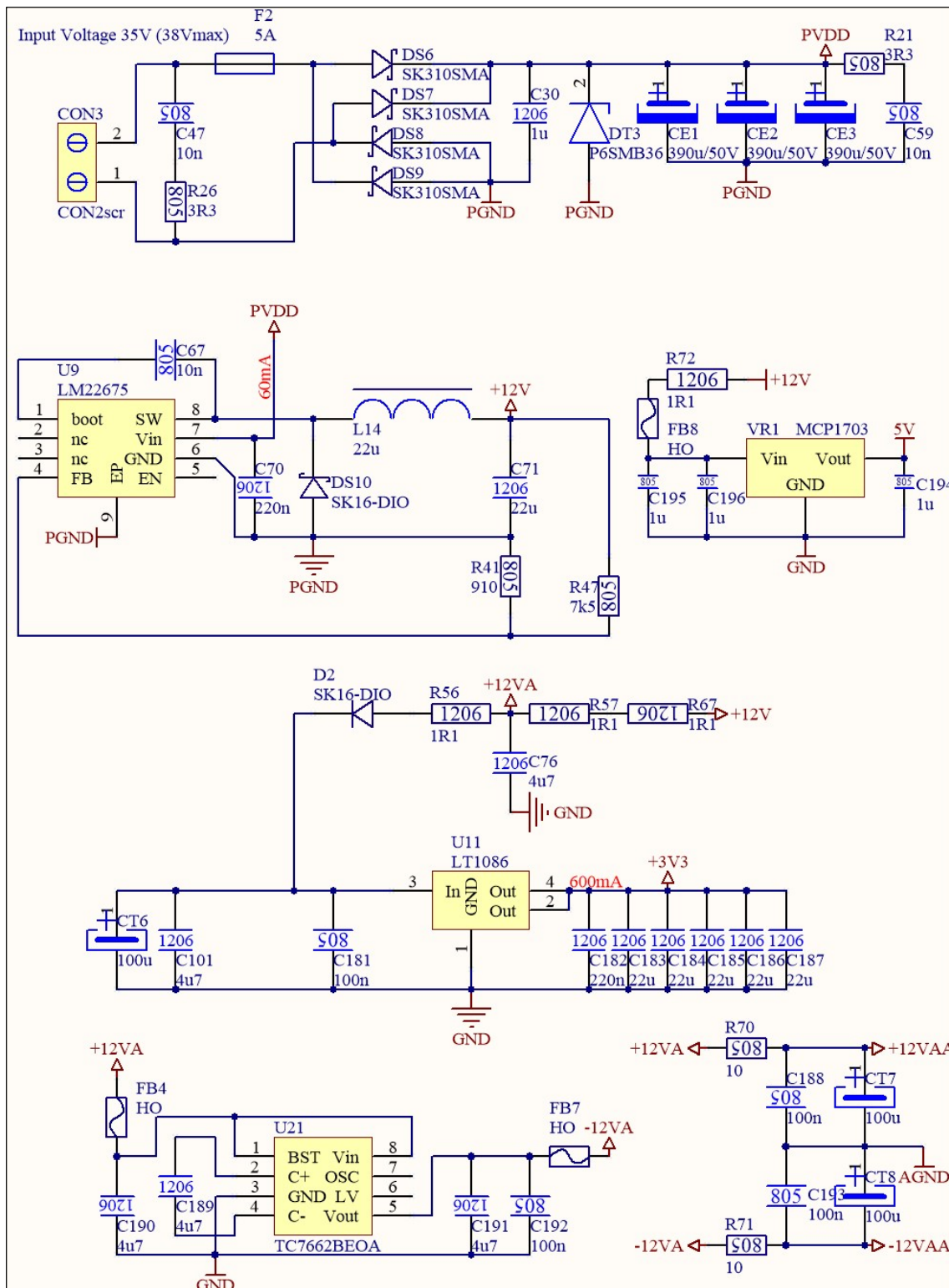
- [32] Z. Song and D. V. Sarwate, "The frequency spectrum of pulse width modulated signals," *Signal Processing*, vol. 83, no. 10, pp. 2227–2258, 2003.
- [33] K. Nielsen, "A review and Comparison of Pulse Width Modulation (PWM) methods for analog and digital input Switching Power Amplifiers," in *Proceedings 4464-102nd Audio Engineering Society Convention - Munich, Germany*, 1997.
- [34] S. Luo and D. Li, "A sixth-order PWM modulator for digital input class-D audio amplifiers," *Proc. - 2013 Int. Conf. Comput. Inf. Sci. ICCIS 2013*, pp. 1253–1256, 2013.
- [35] L. Guo, T. Ge, Y. Kang, H. He, and J. Chang, "Analysis and design of PWM-in-PWM-out Class D Amplifiers," *Midwest Symp. Circuits Syst.*, pp. 254–257, 2014.
- [36] T. Ge and J. S. Chang, "Modeling and technique to improve PSRR and PS-IMD in analog PWM class-D amplifiers," *IEEE Trans. Circuits Syst. II Express Briefs*, vol. 55, no. 6, pp. 512–516, 2008.
- [37] N. El Imane Bellili and K. Bekhouche, "Low Power Class D Audio Amplifier with High Performance and High Efficiency," *Proc. - 2019 6th Int. Conf. Image Signal Process. their Appl. ISPA 2019*, pp. 1–4, 2019.
- [38] M. Hoyerby, J. K. Jakobsen, J. Midtgaard, and T. H. Hansen, "A 2 × 70 W Monolithic Five-Level Class-D Audio Power Amplifier in 180 nm BCD," *IEEE J. Solid-State Circuits*, vol. 51, no. 12, pp. 2819–2829, 2016.
- [39] E. Cope *et al.*, "A 2×20W 0.0013% THD+N Class-D audio amplifier with consistent performance up to maximum power level," *Dig. Tech. Pap. - IEEE Int. Solid-State Circuits Conf.*, vol. 61, pp. 56–58, 2018.
- [40] W. Shu and J. S. Chang, "THD of closed-loop analog PWM Class-D amplifiers," *IEEE Trans. Circuits Syst. I Regul. Pap.*, vol. 55, no. 6, pp. 1769–1777, 2008.
- [41] J. Murakami, H. Inose, and Y. Yasuda, "A Telemetry System by Code Modulation - Δ - Σ Modulation," *IRE Trans. Sp. Electron. Telem.*, vol. 8, no. 3, pp. 204–209, 1962.
- [42] B. A. Abramovici and J. Chapsky, *Feedback Control Systems : A Fast-Track Guide for Scientists and Engineers*, 1st ed. Springer US, 2000.
- [43] R. G. Lyons, *Understanding Digital Signal Processing*, 2nd ed. Prentice Hall/PTR, 2004.
- [44] K. Kang, J. Roh, Y. Choi, H. Roh, H. Nam, and S. Lee, "Class-D audio amplifier using 1-bit fourth-order delta-sigma modulation," *IEEE Trans. Circuits Syst. II Express Briefs*, vol. 55, no. 8, pp. 728–732, 2008.
- [45] C. H. Kuo and S. C. Lin, "A delta-sigma modulator-based class-D amplifier," *2016 IEEE 5th Glob. Conf. Consum. Electron. GCCE 2016*, pp. 1–2, 2016.
- [46] E. Gaalaas, B. Y. Liu, N. Nishimura, R. Adams, and K. Sweetland, "Integrated stereo $\Delta\Sigma$ class D amplifier," in *IEEE Journal of Solid-State Circuits*, 2005.
- [47] P. Junle, Y. Libin, and L. Yong, "A sigma-delta class D audio power amplifier in 0.35 μ m CMOS technology," *2008 Int. SoC Des. Conf. ISOCC 2008*, vol. 1, pp. 5–8, 2008.
- [48] W. Yu, W. Shu, and J. S. Chang, "A low THD analog class D amplifier based on self-oscillating modulation with complete feedback network," *Proc. - IEEE Int. Symp. Circuits Syst.*, pp. 2729–2732, 2009.

- [49] A. Hufenus, G. Pillonnet, N. Abouchi, F. Goutti, V. Rabary, and C. Specq, "A phase-shift self-oscillating stereo class-D amplifier for battery-powered applications," *ISCAS 2010 - 2010 IEEE Int. Symp. Circuits Syst. Nano-Bio Circuit Fabr. Syst.*, pp. 769–772, 2010.
- [50] T. Ge and J. S. Chang, "Bang-Bang Control Class D amplifiers: Total Harmonic Distortion and supply noise," *IEEE Trans. Circuits Syst. I Regul. Pap.*, vol. 56, no. 10, pp. 2353–2361, 2009.
- [51] C. K. Lam, M. T. Tan, S. M. Cox, and K. S. Yeo, "Class-D amplifier power stage with PWM feedback loop," *IEEE Trans. Power Electron.*, vol. 28, no. 8, pp. 3870–3881, 2013.
- [52] K. P. Sozanski, "A digital click modulator for a class-D audio power amplifier," *SPA 2009 - Signal Process. Algorithms, Archit. Arrange. Appl. - Conf. Proc.*, pp. 121–126, 2009.
- [53] M. Auer and T. Karaca, "A Class-D Amplifier with Digital PWM and Digital Loop-Filter using a Mixed-Signal Feedback Loop," *ESSCIRC 2019 - IEEE 45th Eur. Solid State Circuits Conf.*, pp. 153–156, 2019.
- [54] L. Trybus, *Teoria sterowania*. Oficyna Wydawnicza Politechniki Rzeszowskiej, 2005.
- [55] Texas Instruments, *SLVUAT6A - application note for TPA3245 Evaluation Module*. 2018.
- [56] D. Kisling, M. Beardsworth, and Texas Instruments, *TPA324x and TPA325x Post-Filter Feedback Application Report*. 2017.
- [57] J. H. Jeong, H. Seong, J. . Yi, and G. H. Cho, "A class D switching power amplifier with high efficiency and wide bandwidth by dual feedback loops," in *Ieee*, 1995, pp. 428–429.
- [58] S. Nashit, V. Adrian, K. Cui, Q. A. Mai, B. H. Gwee, and J. S. Chang, "A self-oscillating class D audio amplifier with dual voltage and current feedback," *Proc. 14th Int. Symp. Integr. Circuits, ISIC 2014*, pp. 480–483, 2015.
- [59] K. Nielsen, "Pulse Edge Delay Error Correction (PEDEC)-A Novel Power Stage Error Correction Principle for Power Digital-Analog Conversion," in *Pulse Edge Delay Error Correction(PEDEC)-A Novel Power Stage Error Correction Principle for Power Digital-Analog Conversion*, 1997.
- [60] Y. Qiu, K. Yao, Y. Meng, M. Xu, F. C. Lee, and P. Street, "Control-Loop Bandwidth Limitations for Multiphase Interleaving Buck Converters," 2004, vol. 00, no. C, pp. 1322–1328.
- [61] A. Wentzel, O. Hilt, J. Wurfl, and W. Heinrich, "A highly efficient GHz switching GaN-based synchronous buck converter module," *Proc. Eur. Microw. Conf. Cent. Eur. EuMCE 2019*, no. May, pp. 18–21, 2019.
- [62] Z. Xigen, Z. Zhengming, L. Yunfeng, and Q. Chang, "DSP-based fully digital current control for power amplifiers," *Proc. IPEMC 2000. Third Int. Power Electron. Motion Control Conf. (IEEE Cat. No.00EX435)*, vol. 1, pp. 267–271, 2000.
- [63] Y. T. Lin, C. Y. Lee, and Y. Y. Tzou, "Architecture implementation of class-D amplifiers using digital-controlled multiphase-interleaved PWM technique," *Conf. Proc. - IPEMC 2006 CES/IEEE 5th Int. Power Electron. Motion Control Conf.*, vol. 2, pp. 1192–1197, 2007.

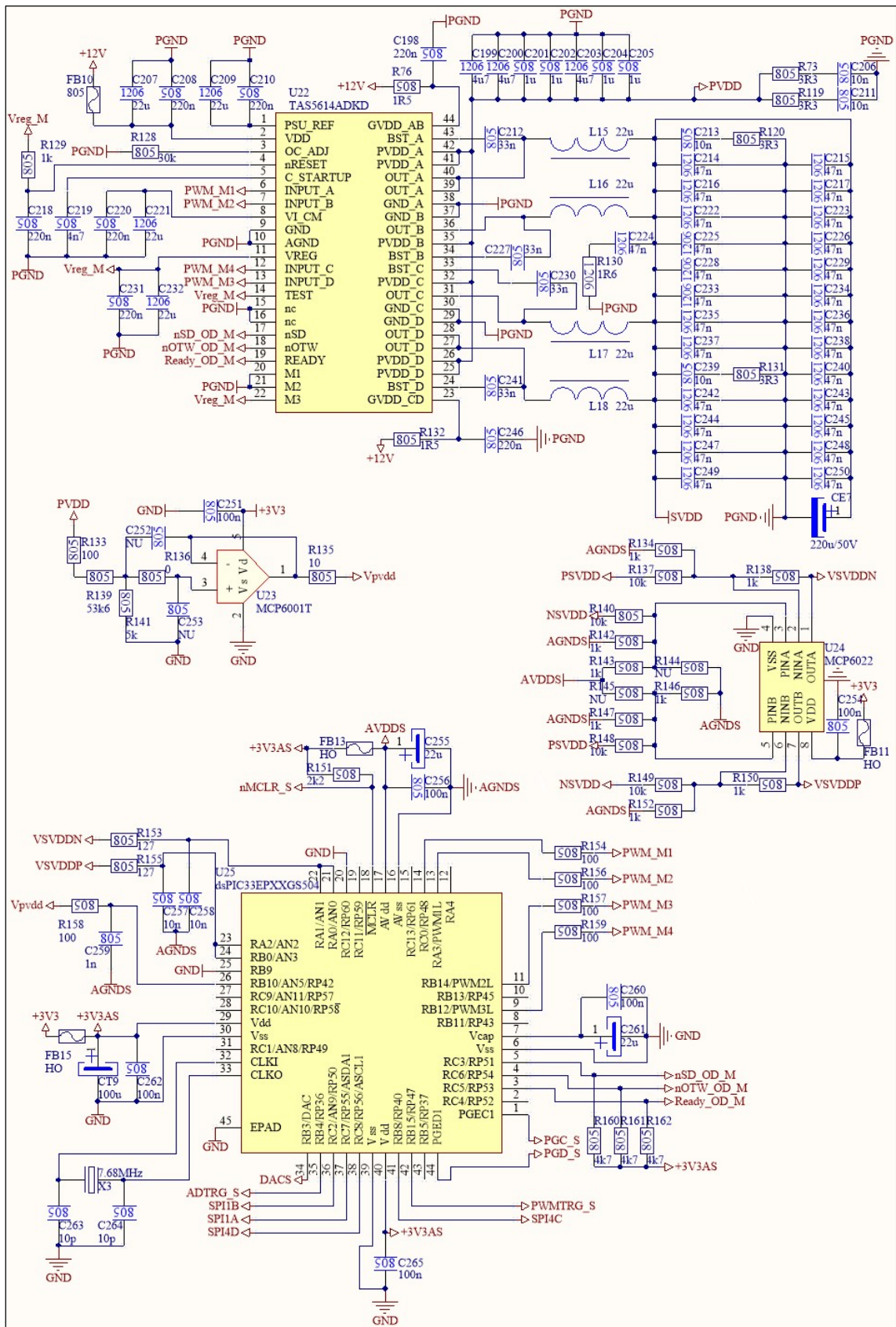
- [64] T. Mouton and B. Putzeys, "Digital control of a PWM switching amplifier with global feedback," in *37th International Conference: Class D Audio Amplification*, 2009, pp. 1–10.
- [65] D. Schinkel *et al.*, "A Multiphase Class-D Automotive Audio Amplifier with Integrated Low-Latency ADCs for Digitized Feedback after the Output Filter," *IEEE J. Solid-State Circuits*, vol. 52, no. 12, pp. 3181–3193, 2017.
- [66] NXP single digital loop Class-D amplifiers TDF853x brochure. 2019.
- [67] M. Jaskuła and W. Mickiewicz, "The effect of lowering the resonant frequency of the loudspeaker during impedance measurement as a function of the signal power .," in *2013 18th International Conference on Methods & Models in Automation & Robotics (MMAR)*, 2013, pp. 701–704.
- [68] Rohm Semiconductor, "Inductor Calculation for Buck Converter IC (AN12027)," 2012.
- [69] J. Depew, "Efficiency Analysis of a Synchronous Buck Converter using Microsoft Office Excel-Based Loss Calculator," 2012.
- [70] M. Oljaca and H. Surtihadi, "Operational amplifier gain stability , Part 1 : General system analysis," *Analog Appl. J. (Texas Instruments Inc.)*, vol. 0, no. 6, 2010.
- [71] K. Blake, "Driving Capacitive Loads With Op Amps AN884," 2003.
- [72] S. Bendaoud and G. Marino, "Ask The Application Engineer—32 Practical Techniques to Avoid Instability Due to Capacitive Loading," *Analog Dialogue 38*, pp. 1–5, 2004.
- [73] W. Kester, *Data Conversion Handbook*. Burlington, MA 01803, USA: Elsevier, 2005.
- [74] J. M. Madapura, *Achieving Higher ADC Resolution Using Oversampling AN1152*. 2008, pp. 1–8.
- [75] S. W. Smith, "Digital Signal Processing A Practical Guide for Engineers and Scientists," pp. 1–3, 2002.
- [76] M. Sobaszek, "The practical design aspects of anti-aliasing filters for the multirate analog-to-digital processing in microcontroller embedded system," *Comput. Technol. Apl.*, vol. 4, no. December, pp. 658–661, 2013.
- [77] G. F. Franklin, J. D. Powell, and A. F. Emami-Naeini, *Feedback Control of Dynamic Systems, Global Edition, 7th Edition*, 7th ed. Pearson, 2014.
- [78] F. J. Seborg, Dale E; Edgar, Thomas F; Mellichamp, Duncan A; Doyle III, *Process Dynamics and Control, 4th Edition*. New York: Wiley, 2016.
- [79] F. Verwaal, *The Design of Electrostatic Loudspeakers*. 2011.
- [80] M. Sobaszek, "Self-Tuned Class-D Audio Amplifier with Post-Filter Digital Feedback Implemented on Digital Signal Controller," *IEEE Trans. Circuits Syst. I Regul. Pap.*, vol. 67, no. 3, pp. 797–805, 2019.

Załączniki

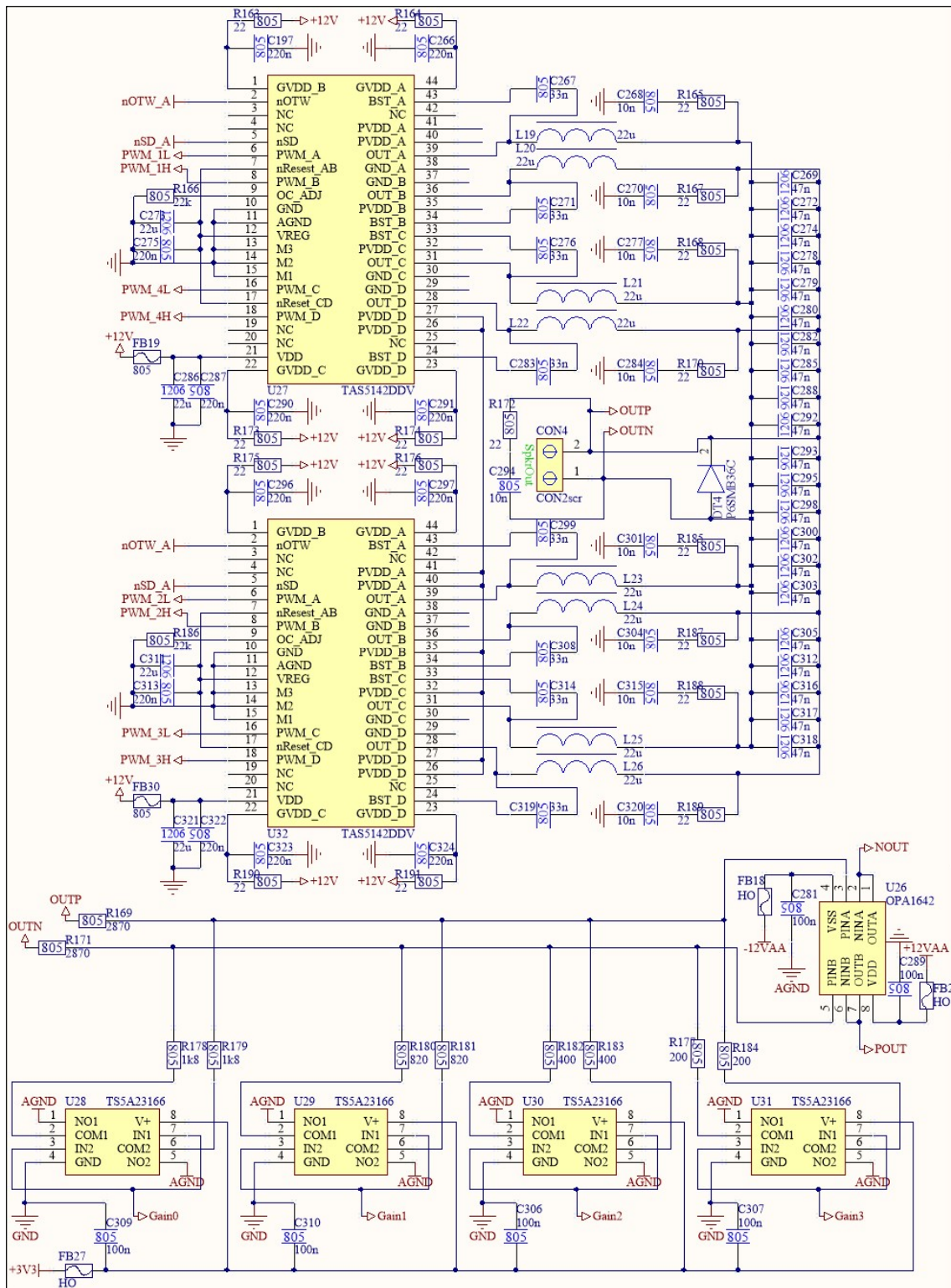
A. Szczegółowe schematy zbudowanego wzmacniacza mocy



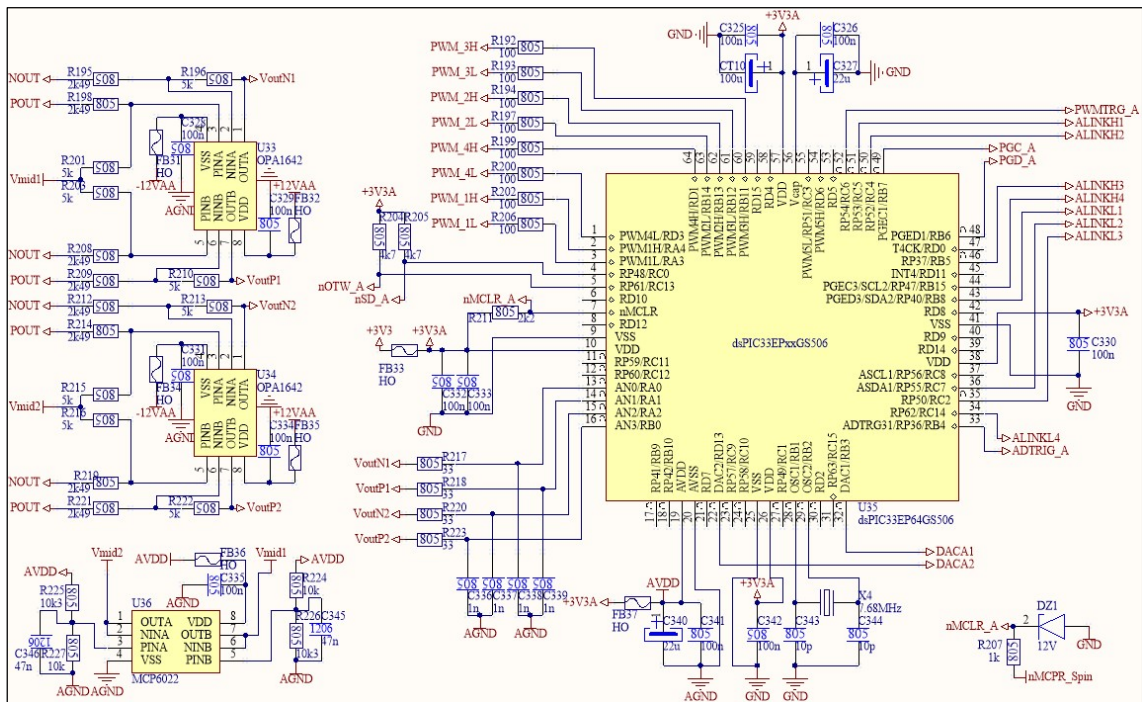
Rys. A.1. Schemat obwodów zasilania



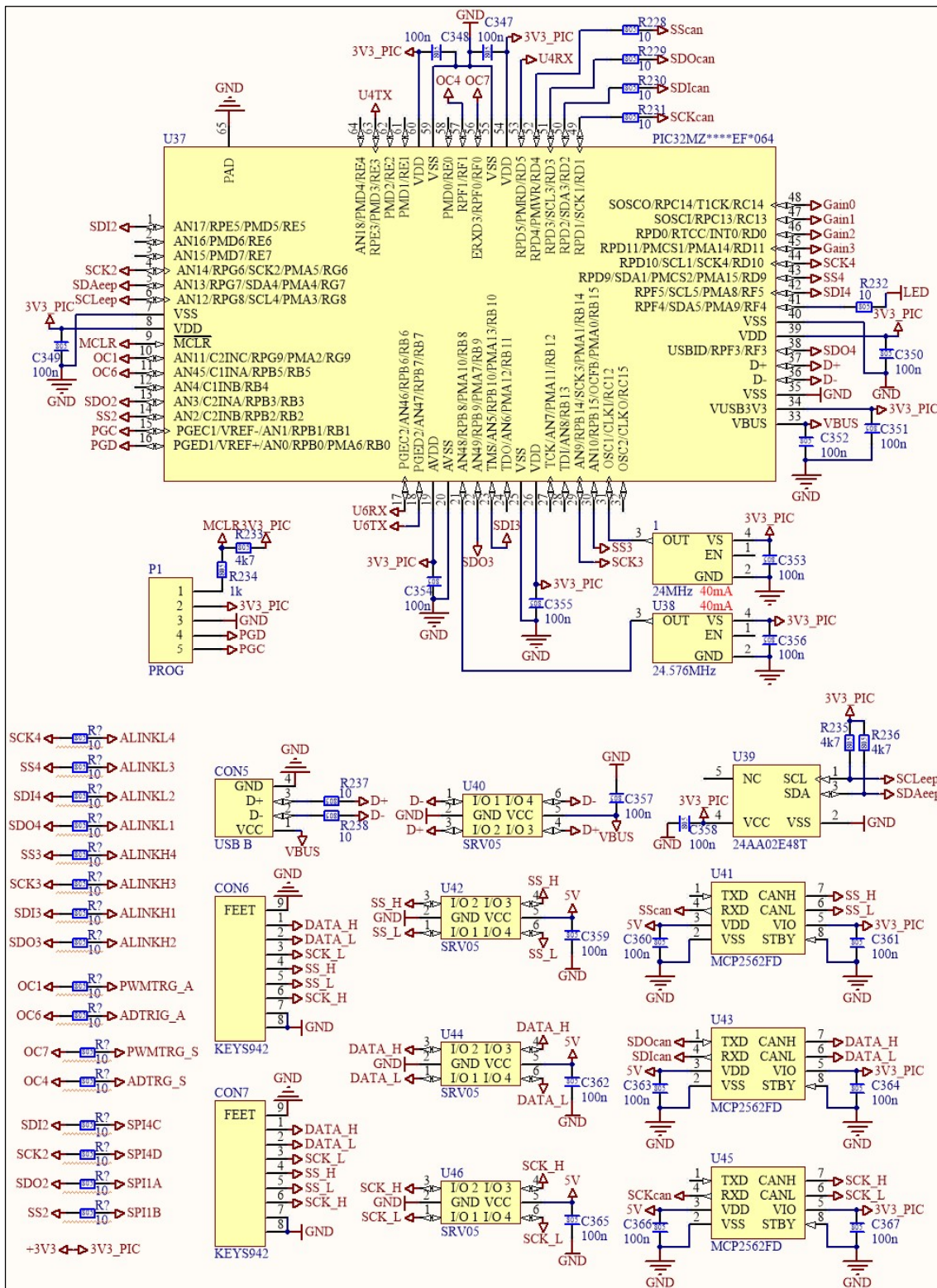
Rys. A.2. Schemat zasilacza stabilizowanego dla stopnia mocy



Rys. A.3. Schemat stopnia mocy klasy D wraz z obwodem regulacji wzmacnienia toru pomiarowego



Rys. A.4. Schemat układu sterowania wzmacniaczem klasy D



Rys. A.5. Schemat układu sterująco-zarządzającego

B. Program sterujący wzmacniaczem z kompensatorem PID

Rdzeń DSP mikrokontrolera wyposażony jest w podwójne magistrale adresowe i danych, X oraz Y. W obszarze adresowym magistrali X zdefiniowano tablicę zawierającą 16-bitowe współczynniki wzmocnień wyznaczonych w sposób opisany w punkcie 6.3: $CntrlGains[] = \{1, K_A, K_B, K_C\}$. W obszarze adresowym magistrali Y zdefiniowano zmienną służącą do zapamiętania wielkości uchybu regulatora z poprzedniego cyklu. Rdzeń jest także wyposażony w szesnaście 16-bitowych rejestrów roboczych W0~W15 oraz dwa 40-bitowe akumulatory AccA i AccB. W rejestrach W0~W4 można zapisywać wyniki, W4~W7 mogą być operandami, a rejestry W8~W11 adresować dane w instrukcjach MAC. Dostępnych jest osiem zestawów rejestrów W0~W15.

Rejestry robocze wykorzystano w następujący sposób:

```
// W0,W8 - rejestry służące do kopiowania danych
// W1 - wartość referencyjna odebrana z interfejsu SPI
// W3 - offset (poziom zerowy) przetwornika ADC
// W4,W5,W6,W7 - rejestry zawierające czynniki operacji typu MAC
// W9 - wykorzystywany do adresowania współczynników wzmocnień w przestrzeni adresowej magistrali X
// W11 - minimalna wielkość współczynnika wypełnienia sygnału PWM
// W12 - maksymalna wielkość współczynnika wypełnienia sygnału PWM
// W13 - offset współczynnika wypełnienia sygnału PWM (dla której sygnał wyjściowy wzmacniacza jest równy zero)
```

Przed rozpoczęciem pracy w pętli regulatora PID realizowane są instrukcje inicjujące:

```
clr a;//czyszczenie akumulatorów AccA i AccB
clr b;
mov #CntrlGains, W9; // wpisanie do rejestru W9 adresu tablicy wzmocnień
mov [W9+2],W7; // wpisanie do rejestru W7 wzmocnienia  $K_A$ 
mov #RefStartVal, W1; // wpisanie początkowej wartości referencyjnej do rejestru W1
mov #ADCOffset, W3; // wpisanie offsetu przetwornika ADC do rejestru W3
mov W3, W0; // kopia offsetu przetwornika ADC w W0
mov #PWMmin, w11; //
mov #PWMmax, w12; //
mov #PWMoffset, w13; //
```

Główną pętlę programu regulatora PID zrealizowano następująco:

```
_SpeedCntrl: // początek pętli regulatora PID
btss ADSTATL, #ADCp0rdy; // oczekiwanie na zakończenie przetwarzania ADC
goto _SpeedCntrl;
subr ADCBUF0, W0; //  $W0=W0-ADC0$  - odejmowanie wielkości zmierzonej na odwracającym wejściu AN0
subr ADCBUF2, W0; //  $W0=W0-ADC2$  - odejmowanie wielkości zmierzonej na odwracającym wejściu AN2
add ADCBUF1, W0; //  $W0=W0+ADC1$  - dodawanie wielkości zmierzonej na nieodwracającym wejściu AN1
add ADCBUF3, W0; //  $W0=W0+ADC3$  - dodawanie wielkości zmierzonej na nieodwracającym wejściu AN1
asr W0,#0x3,W0; //  $W0=W0>>3$  - dzielenie pomiaru przez 8 (pozostawiając 11 „efektywnych” bitów)
sub W1,W0,W5; //  $W5=W1-W0$  - obliczanie aktualnej wielkości uchybu regulacji
```

```

mac W5*W7,A,[W9]+=4,W7;
// AccA+= Err * KA * 2 - obliczanie całki uchybu regulacji i wpisanie wyniku do akumulatora AccA
// W7= 1; - kopiowanie wzmocnienia jednostkowego z tablicy wzmocnień do rejestru W7
// W9+=4 - wskazanie adresu wsp. wzmocnienia KB w rejestrze roboczym W9
sac.r A, #2dN, W4; // dzielenie całki uchybu regulacji przez wsp. N, zaokrąglenie i wpisanie wyniku do W4
mac W4*W7,B,[W9]+=2,W7;
// AccB+= W4 * 1 * 2 - dodanie W4 do akumulatora AccB
// W7= KB; - kopiowanie wartości wzmocnienia KB do rejestru W7
// W9+=2 - wskazanie adresu wsp. wzmocnienia KC w rejestrze roboczym W9
mac W5*W7,B,[W9]-=4,W7;
// AccB+= Err * KB * 2 - dodanie do akumulatora AccB iloczynu uchybu regulacji i wzmocnienia KB
// W7= KC - kopiowanie wartości wzmocnienia KC do rejestru W7
// W9-=4 - wskazanie adresu wsp. wzmocnienia KA w rejestrze roboczym W9
sac.r B, #2dM, w4; // dzielenie akumulatora AccB przez wsp. M, zaokrąglenie i wpisanie wyniku do W4
cpsgt w4, w11; // if(W4>W11) skip next instruction,
mov.w w11, w4; // ograniczenie wyjścia do wartości minimalnej
cpslt w4, w12; // if(W4<W12) skip next instruction,
mov.w w12, w4;
add w4, w13, w8; // W8=W4+PWMoffset - dodanie do wyjścia offsetu PWM i zapisanie w rejestrze W8
mov w8, PWMout; // wpisanie wyjścia regulatora do generatora PWM
mpy W5*W7,B,[w9]-=2, W7;
// AccB= Err*z-1 * KC * 2 - wpisanie do akumulatora AccB iloczynu poprzedniego uchybu i wzm. KC
// W7= KA - kopiowanie wartości wzmocnienia KA do rejestru W7
// W9-=2 - wskazanie adresu wsp. wzmocnienia jednostkowego w rejestrze roboczym W9
btss SPI2STAT, #SpiRxF; // if(SPI Data ready) skip next instruction
goto _EndSpiReception;
mov w0, SpiTxBuf; // wysłanie ostatnio zmierzonej wartości sygnału wyj. wzmacniacza przez interfejs SPI
movSpiRxBuf, w1; // kopiowanie nowej wartości referencyjnej do rejestru roboczego W1
_EndSpiReception:
mov w3, w0; // kopiowanie wartości offsetu przetwornika ADC do rejestru W0
goto _SpeedCntrl;

```

C. Program sterujący wzmacniaczem z kompensatorem PID i predyktorem Smitha

W obszarze adresowym magistrali X zdefiniowano tablicę zawierającą 16-bitowe współczynniki wzmocnień (wyznaczonych w sposób opisany w punktach 6.3 i 9.2): $XCntrlGains[] = \{K_G=1, K_A, K_B, K_C, K_D, K_E, K_F\}$. Wzmocnienia adresowane są rejestrem W9, a przechowywane w rejestrze W7. W obszarze adresowym magistrali Y zdefiniowano tablicę zawierającą poprzednie stany wyjścia modelu obiektu regulacji: $YModelOuts[] = \{O_z^{-1}, O_z^{-2}, O_z^{-3}\}$. Adresowane są one rejestrem W10, a przechowywane w rejestrze W4.

Szesnastobitowe rejestry robocze wykorzystano w następujący sposób:

```

// w0 - wartość zmierzona w układzie przetwornika ADC
// w1 - przechowuje wartość referencyjną odebraną z interfejsu SPI
// w3 - przechowywanie poprzednich wartości wyjścia modelu
// w4 - operand instrukcji MAC

```



```

// w5 - operand instrukcji MAC
// w6 - przechowywanie poprzednich wartości wyjścia modelu
// w7 - operand instrukcji MAC (wsp. wzmacnień)
// w8 - wyjście regulatora z offsetem
// w9 - adres komórki w tablicy XCntrlGains[]
// w10 - adres komórki w tablicy
// w11 - PWM min
// w12 - PWM max
// w13 - PWM offset

```

Przed rozpoczęciem pracy regulatora realizowane są instrukcje inicjujące:

```

clrAccA; // czyszczenie akumulatorów
clr W1;
clr W3;
movXCntrlGains, w9; // W9=&Kg
movYModelOuts, w10; // W10=&Oz^-1
mov [W9+2],w7; // W7=Ka
mov #PWMmin, w11;
mov #PWMmax, w12;
mov #PWMoffset, w13;
mov #ADCOffset, w0;

```

Główną pętlę programu regulatora zrealizowano następująco:

```

_SMITHCntrl:
btss ADSTATL, #ADCp0rdy; // oczekujemy na zakończenie przetwarzania ADC
goto _SMITHCntrl;
subr ADCBUF0, WREG; // odejmowanie (od offsetu) wielkości zmierzonej na odwracającym wejściu ADC
add ADCBUF1, WREG; // dodawanie wielkości zmierzonej na wyjściu ADC
subr ADCBUF2, WREG; // odejmowanie wielkości zmierzonej na odwracającym wejściu ADC
add ADCBUF3, WREG; // dodawanie wielkości zmierzonej na wyjściu ADC
asr W0,#0x3,W0; // dzielenie pomiaru przez 8 (pomiar jest 14-to bitowy, ale „efektywnych” bitów jest 11)
sub W3,W0,W5; // obliczanie aktualnej wielkości uchybu regulacji
mac W5*W7,A,[W9]+=4,W7;
// A+= Err * Ka * 2 - obliczanie całki błędu
// W7= Kg - kopiowanie wzmacnienia jednostkowego do W7
// [W9+=4]=&Kb - wpisanie adresu wzmacnienia Kb do W9
sac.r A, #2dN, W4; // dzielenie całki przez N, zaokrąglenie wyniku i wpisanie go do W4
mac W4*W7,B,[W9]+=4,W7;
// B+= Integral(err) * Kg * 2 - dodanie części całkującej do akumulatora B (jest tam już Err z^-1 Kc)
// W7= Kb - kopiowanie wzmacnienia Kb do W7
// [W9+=4]=&Kd - wpisanie adresu wzmacnienia Kd do W9
mac W5*W7,B,[W9]+=4,W7;
// B+= Err * Kb * 2 - dodanie części proporcjonalnej do akumulatora B
// W7= Kd - kopiowanie wzmacnienia Kd do W7
// [W9]+=4= &Kf - wpisanie adresu wzmacnienia Kf do W9
sac.r B, #2dM, w4; // dzielenie przez M, zaokrąglenie wyniku i wpisanie go do W4
cpsgt w4, w11; // w11=PWMmin
mov.w w11, w4; // ograniczenie wartości wyjściowej

```

```

cpslt    w4, w12; // w12=PWMmax
mov.w   w12, w4;
add w4, w13, w8; // dodanie offsetu do wyjścia (zero napięcia mamy dla PWM=~50%)
mov w8, PWMout; // wpisanie wyjścia regulatora do rejestru PWM
mpy W4*W7,B, [W9]-=2, W7, [W10]-=2, W4;
// B= PIDout * Kd * 2 - wpisanie wyjścia regulatora na wejście modelu
// W7= Kf - kopiowanie wzmacnienia Kf do W7
// W4= Oz^-2 - kopiowanie poprzedniej wartości wyjścia modelu do W4
// [W9-=2]=&Ke - wpisanie adresu wzmacnienia Ke do W9
// [W10-=2]=&Oz^-1- wpisanie adresu poprzedniego wyjścia modelu do W10
mov W4,[W10+4]; // kopiowanie poprzedniego wyjścia modelu na „starsze” miejsce Oz^-2 -> Oz^-3
mac W4*W7,B, [W9]-=4, W7, [W10]+=4, W4;
// B= Oz^-2 * Kf * 2 - obliczanie wyjścia modelu
// W7= Ke - kopiowanie wzmacnienia Ke do W7
// W4= Oz^-1 - kopiowanie poprzedniej wartości wyjścia modelu do W4
// [W9-=4]=&Kc - wpisanie adresu wzmacnienia Ke do W9
// [W10+=4]=&Oz^-3 - wpisanie adresu poprzedniego wyjścia modelu do W10
mov w4,[w10-2]; // kopiowanie poprzedniego wyjścia modelu na „starsze” miejsce Oz^-1-> Oz^-2
mov w4, w6; // kopiowanie poprzedniego wyjścia modelu do obliczania pochodnej
mac W4*W7,B, [w9]-=4, W7;
// B+= Oz^-1 * Ke * 2 - obliczanie wyjścia modelu
// W7= Kc - kopiowanie wzmacnienia Kc do W7
// [W9-=4]=&Ka - wpisanie adresu wzmacnienia Ka do W9
sac.r B, #2dO, W3; // dzielenie wyniku przez O, zaokrąglenie i wpisanie go do W4
mpy W5*W7,B,[w9]-=2, W7;
// B= Err*z^-1 * Kc * 2 - wpisanie do akumulatora B poprzedniego błędu pomnożonego razy Kc
// W7= Ka - kopiowanie wzmacnienia Ka do W7
// [W9-=2]=&Kg - wpisanie adresu wzmacnienia Kg do W9
mov w3,[w10-6]; // kopiowanie poprzedniego wyjścia modelu na „starsze” miejsce Oz^-0-> Oz^-1
sub w3,w6,w3; // obliczanie pochodnej wyjścia modelu W= Oz^-0 - Oz^-T
btss SPI2STAT, #0; // #SPIRBF - sprawdzanie czy w buforze SPI jest nowa wartość referencyjna
goto _EndSpiReception;
mov w0, SpiTxBuf; // wysłanie ostatniej wartości zmierzonej w ADC
movSpiRxBuf, w1; // wpisanie nowej wartości zadanej na wejście regulatora
_EndSpiReception:
mov #ADCoffset, w0; // wpisanie offsetu sygnału z wejścia przetwornika ADC
sub w1,w3,w3; // odejmowanie sprzężenia z predyktoraSmitha od wartości zadanej
goto _SMITHCntrl;

```

D. Streszczenie rozprawy w języku angielskim

Control of class-D power amplifier using negative feedback from output LC filter

Abstract

Detailed goals of the thesis are: 1) construction of class-D audio amplifier driven by low-cost signal processor, 2) method of feedback control using the output of low-pass LC filter, 3) analysis of practical application issues of the amplifier system. The class-D amplifier consists of multi-phase PWM power stage, output LC filter, and feedback loop with differential amplifier, ADC converter, and signal microcontroller. The whole system that provides amplification of the audio signal involves the class-D amplifier, control-management (CM) unit, and stabilized power supply. The amplifier and the CM unit communicate over high speed synchronous interface. Due to the LC filter and calculation time the amplifier is modeled by resonant transfer function with delay. PID algorithm is chosen for feedback control, with settings obtained by pole-zero cancellation and phase margin requirement. Optimized machine language program with pipeline processing implements the algorithm. Robustness with respect to parameters of the LC filter and loudspeaker load are examined. A method for practical application of the loaded audio system is developed, involving fast automatic measurement of frequency characteristics and calculation of controller settings. Performance of the amplifier can be improved by compensating the delay using additional feedback loop with Smith predictor also implemented in machine language. Final measurements demonstrate practical potential of the class-D power amplifier involving feedback with low-cost signal microcontroller.

E. Informacje o dorobku naukowo-dydaktycznym i popularyzatorskim

Publikacje naukowe:

M. Sobaszek, *Dobór bezpiecznych nastaw mikroprocesorowego regulatora PID w układzie przetwornicy napięcia typu step-down*, „Zeszyty Naukowe Politechniki Rzeszowskiej”, 2013, DOI: 10.7862/re.2013.15.

M. Sobaszek, *The Practical Design Aspects of Antialiasing Filters for the Multirate Analog-to-digital Processing in Microcontroller Embedded System*, „Computer Technology and Application”, Volume 4, Number 12, 2013, ISSN 1934-7332.

M. Sobaszek, *Feedback Filtering for Digital Control Applications*, „Computer Technology and Application”, Volume 5, Number 2, 2014, ISSN 1934-7332.

D. Szybicki, K. Kurc, M. Muszyńska, M. Sobaszek, *Dynamika gąsienicowego robota inspekcyjnego*, „Journal of Civil Engineering, Environment and Architecture”, 2014, DOI: 10.7862/rb.2014.37.

M. Sobaszek, M. Markiewicz, *System do pomiaru prędkości regatowej łodzi żaglowej*, „Zeszyty Naukowe Politechniki Rzeszowskiej”, 2016, DOI: 10.7862/re.2016.4.

M. Sobaszek *Self-tuned Class-D audio amplifier with post-filter digital feedback implemented on digital signal controller*, „IEEE Transactions on Circuits and Systems I: Regular Papers”, 2019, DOI: 10.1109/TCSI.2019.2955064.

M. Sobaszek, K. Milewski, *Pomiary wysokości i prędkości lotu małego samolotu bezzalogowego z wykorzystaniem rurki Prandtla*, „Zeszyty Naukowe Politechniki Rzeszowskiej”, 2020, DOI: 10.7862/re.2020.7.

Patenty:

232681, Hydro-elastyczna płetwa mieczowa, POLITECHNIKA RZESZOWSKA IM. IGNACEGO ŁUKASIEWICZA, Rzeszów (PL), SOBASZEK MIROSŁAW, Rzeszów (PL), 2017.

Wykłady na konferencjach naukowych, wyjazdach studyjnych i wydarzeniach popularnonaukowych:

- I Podkarpacka Konferencja Naukowa Doktorantów, 6–7 września 2013 r., „Stopień mocy przetwornicy DC-DC typu buck sterowany mikrokomputerowym regulatorem PID. Dobór nastawy, dynamika, praktyczne aspekty projektowania”.

- XV International Phd Workshop OWD 2013, Wisła, 19–22 października 2013 r., „The practical design aspects of anti-aliasing filters for the multirate analog-to-digital processing in microcontroller embedded system”.

- Wykład wygłoszony na Wydziale Elektrotechniki Uniwersytetu w Ljublanie w ramach projektu Erasmus+, Słowenia, 24 września 2015 r., „Measuring limitations influence on high performance digital regulation”.

- Wielokrotnie wygłaszane w czasie „dni otwartych” uczelni i wydziału wykłady popularyzatorskie na temat roli, ciekawych zastosowań i podstawowych zasad działania układów elektronicznych.

Inne osiągnięcia związane z pracą w Katedrze Podstaw Elektroniki wydziału Elektrotechniki i Informatyki Politechniki Rzeszowskiej:

- Założenie w 2009 r. oraz opieka nad Kołem Naukowym Elektroników działającym przy Katedrze Podstaw Elektroniki Politechniki Rzeszowskiej.

- Współpraca w organizacji i realizacja części prac dotyczących szkoleń dla studentów WEiI w ramach projektu POWR.03.05.00-IP.08-00-PZ2/17.

- Praca w Samorządzie Doktorantów PRz, współorganizacja I PKND 2013.

- Reprezentacja uczelni na Akademickich Mistrzostwach Polski w Żeglarstwie w klasie Omega w 2016 r.

- Udział w uczelnianych biegach o puchar JM Rektora PRz. Reprezentacja uczelni wraz z kolegami z wydziału w biegu sztafetowym PKO Półmaraton Rzeszowski, 14 kwietnia 2015 r.

Opieka nad pracami badawczo-rozwojowymi realizowanymi w ramach prac inżynierskich i magisterskich:

Lp.	Termin obrony	Temat pracy	Autor	Promotor
1	2013	Wzmacniacz m.cz. sterowany cyfrowo	Paweł Jabs	prof. dr hab. inż. Andrzej Kolek
2	2013	Cyfrowy interfejs wzmacniacza m.cz.	Marcin Pazdro	prof. dr hab. inż. Andrzej Kolek
3	2013	Przetwornik cyfrowo analogowy sygnału audio przesyłanego w standardzie S/PDIF	Konrad Siemientkowski	prof. dr hab. inż. Andrzej Kolek
4	2013	Sterowanie wzmacniacza mocy klasy D za pomocą procesora sygnałowego	Jakub Czawa	prof. dr hab. inż. Andrzej Kolek
5	2013	Programowalny zasilacz impulsowy typu step-down sterowany mikroprocesorem	Dominik Ciurej	prof. dr hab. inż. Andrzej Kolek
6	2014	Mikroprocesorowy układ do prezentacji danych z odbiornika GPS na wyświetlaczu LCD	Marcin Karbarz	prof. dr hab. inż. Andrzej Kolek
7	2014	Interfejs do sterowania i prezentacji pracy zasilacza mikroprocesorowego	Maciej Kudyba	prof. dr hab. inż. Andrzej Kolek
8	2014	Mikroprocesorowy układ do transmisji danych w sieci Ethernet	Mateusz Szymański	prof. dr hab. inż. Andrzej Kolek
9	2015	Obciążenie aktywne sterowane mikroprocesorem	Piotr Nykiel	prof. dr hab. inż. Andrzej Kolek
10	2015	Bezczujnikowy sterownik silnika BLDC z interfejsem CAN	Mateusz Sztuczka	prof. dr hab. inż. Andrzej Kolek
11	2015	System sterowania szybocem fly-by-wire	Paweł Turek	prof. dr hab. inż. Andrzej Kolek

12	2015	Serwomechanizm prądowy oparty na silniku DC	Sławomir Leń	prof. dr hab. inż. Andrzej Kolek
13	2015	Ultradźwiękowy miernik odległości	Cezary Wójs	dr inż. Krzysztof Mleczo
14	2015	Układ powiadomienia GSM	Jakub Chmura	dr inż. Krzysztof Mleczo
15	2015	System transmisji bezprzewodowej w układzie zdalnego sterownia szybowcem	Tomasz Dudek	dr inż. Krzysztof Mleczo
16	2015	Regulator prędkości obrotowej wiertarki stołowej WS-15	Paweł Nowak	dr inż. Krzysztof Mleczo
17	2015	Wzmacniacz mocy m.cz. oparty na układach LME	Przemysław Mezgier	dr inż. Krzysztof Mleczo
18	2015	Mikroprocesorowy sterownik serwomechanizmu z silnikiem krokowym	Adam Harasim	dr inż. Piotr Ptak
19	2016	Wzmacniacz mocy z hybrydowym stopniem końcowym	Marcin Kuczma	prof. dr hab. inż. Andrzej Kolek
20	2016	Wzmacniacz mocy audio z cyfrowym przedwzmacniaczem oraz inteligentną korekcją charakterystyki częstotliwościowej	Paweł Jabs	prof. dr hab. inż. Andrzej Kolek
21	2016	Układ sterowania pojazdem mechanicznym za pomocą telefonu komórkowego	Damian Burek	dr inż. Krzysztof Mleczo
22	2016	Sterownik silnika BLDC	Dominik Kulig	dr inż. Krzysztof Mleczo
23	2016	Cyfrowy generator arbitralny	Tomasz Kuc	dr inż. Krzysztof Mleczo
24	2016	Badanie możliwości zwiększenia dokładności wyznaczania pozycji, poprzez nadpróbkowanie i filtrację sygnału z odbiornika GPS	Marcin Karbarz	dr inż. Mariusz Mączka

25	2017	Uniwersalny sterownik programowalny z wyświetlaczem dotykowym	Adam Krakowski	dr inż. Krzysztof Mleczeko
26	2017	Układ sterujący o wysokiej sprawności do bezszczotkowego silnika prądu stałego	Dominik Kulig	dr inż. Krzysztof Mleczeko
27	2017	Adaptacyjny układ do pomiaru i przetwarzania energii z ogniwa fotowoltaicznego	Damian Burek	dr inż. Krzysztof Mleczeko
28	2017	Komputer pokładowy autonomicznego układu sterowania szybowcem	Szymon Danił	dr inż. Krzysztof Mleczeko
29	2017	Zasilacz impulsowy wykorzystujący sprzężenie predykcyjne z wejścia audio wzmacniacza mocy	Marcin Kuczma	dr inż. Krzysztof Mleczeko
30	2017	Wpływ konfiguracji stopnia mocy na parametry wzmacniacza mocy m.cz.	Przemysław Mezgier	dr inż. Krzysztof Mleczeko
31	2018	Cyfrowy przedwzmacniacz audio sterowany mikroprocesorem	Kacper Lisowski	prof. dr hab. inż. Andrzej Kolek
32	2018	Programowalny procesor efektów gitarowych	Dominik Kuźniar	dr inż. Krzysztof Mleczeko
33	2018	Interfejs wzmacniacza audio z wyświetlaczem dotykowym	Patryk Chmura	dr inż. Krzysztof Mleczeko
34	2018	Inteligentna ładowarka akumulatorów	Marcin Kwiatkowski	dr inż. Krzysztof Mleczeko
35	2018	Interfejs użytkownika inteligentnej ładowarki akumulatorów	Tomasz Kita	dr inż. Krzysztof Mleczeko
36	2019	Pomiar prędkości i wysokości samolotu bezzałogowego z wykorzystaniem rurki Prandtla	Krzysztof Milewski	prof. dr hab. inż. Andrzej Kolek

37	2019	Karta dźwiękowa z interfejsem USB	Krzysztof Machnicki	prof. dr hab. inż. Andrzej Kolek
38	2019	Kompaktowy moduł stopnia mocy w układzie H-mostkowym o dużej sprawności energetycznej	Patryk Cetnar	prof. dr hab. inż. Andrzej Kolek
39	2019	Układ nadzoru, balansowania i pomiaru parametrów pracy baterii akumulatorów	Paweł Kotliński	dr inż. Krzysztof Mleczo
40	2019	Sterownik silnika DC do zastosowania w samolocie bezzałogowym	Karol Bator	dr inż. Krzysztof Mleczo
41	2019	Sterownik silnika BLDC do roweru elektrycznego	Krystian Hryców	dr inż. Krzysztof Mleczo
42	2019	Pilot zdalnego sterowania samolotem	Maksymilian Mikłasz	dr inż. Krzysztof Mleczo
43	2019	Moduł komunikacji radiowej do samolotu bezzałogowego	Maksymilian Wala	dr inż. Krzysztof Mleczo
44	2019	Wykorzystanie techniki DSP do pomiaru i odwzorowania charakterystyk częstotliwościowych i amplitudowych nieliniowych układów elektronicznych	Dominik Kuźniar	dr inż. Krzysztof Mleczo
45	2019	Interfejs redundanтной sieci CAN	Michał Pogan	dr inż. Krzysztof Mleczo
46	2019	Wzmacniacz słuchawkowy z cyfrowym interfejsem audio	Krzysztof Machnicki	dr inż. Mariusz Mączka
47	2019	Bezprzewodowy interfejs mikrofonu	Magdalena Pirchała	dr inż. Mariusz Mączka
48	2019	Programowalny moduł zasilacza na bazie mikrokontrolera DSC	Konrad Podgórczyk	dr inż. Mariusz Mączka
49	2019	Układ do sterowania oświetleniem poprzez interfejs Bluetooth telefonu komórkowego	Artur Pszonak	dr inż. Piotr Ptak

50	2019	Mikroprocesorowy sterownik oświetlenia LED	Rafał Bielecki	dr inż. Piotr Ptak
51	2020	Miernik poziomu ciekłego azotu wykorzystujący przetwornik różnicy ciśnień	Tomasz Zdziebło	dr inż. Krzysztof Mleczko
52	2020	Niezawodna synteza sygnału pozycji i prędkości samolotu bezzałogowego	Maksymilian Mikłasz	prof. dr hab. inż. Andrzej Kolek
53	2020	Moduł agregacji danych z czujników bezzałogowego statku powietrznego	Dominik Golec	dr inż. Krzysztof Mleczko
54	2020	Sterownik silnika BLDC do napędu śmigłowego	Tomasz Kita	dr inż. Krzysztof Mleczko
55	2020	Układ ładowania akumulatorów energią z ogniw fotowoltaicznych	Marcin Kwiatkowski	dr inż. Krzysztof Mleczko
56	2020	Bezsensoryczny sterownik silnika BLDC z predyktorem czasu komutacji	Krzystian Hryców	dr inż. Krzysztof Mleczko
57	2020	Układ do inercyjnego pomiaru położenia kąтового	Marcin Makowiec	dr inż. Piotr Ptak
58	2021	Układ do pomiaru położenia z wykorzystaniem dwóch odbiorników GPS	Mateusz Krok	dr inż. Krzysztof Mleczko
59	2021	Układ do pomiaru odległości z wykorzystaniem zestawu czujników typu LIDAR	Przemysław Marek	dr inż. Krzysztof Mleczko
60	2021	Wzmacniacz mocy klasy D	Krzystian Zbronec	dr inż. Krzysztof Mleczko
61	2021	System przetwarzania danych z czujnika poziomu ciekłego azotu	Tomasz Zdziebło	dr inż. Krzysztof Mleczko
62	2021	Moduł do komunikacji stacji bazowej z samolotem bezzałogowym	Maksymilian Wala	dr inż. Krzysztof Mleczko
63	2021	System nawigacji inercyjnej z czujnikiem typu MEMS	Marcin Makowiec	dr inż. Piotr Ptak